Technische Universität Dresden

Pinzuordnungs-Algorithmen zur Optimierung der Verdrahtbarkeit beim hierarchischen Layoutentwurf

Tilo Meister

von der Fakultät Elektrotechnik und Informationstechnik der
Technischen Universität Dresden
zur Erlangung des akademischen Grades eines

Doktor-Ingenieurs
(Dr.-Ing.)

genehmigte Dissertation

Vorsitzender:	Prof. Dr.-Ing. habil. Uwe Frühauf
Gutachter:	Prof. Dr.-Ing. habil. Jens Lienig Prof. Dr.-Ing. Jürgen Scheible
Tag der Einreichung:	Dresden, den 5. Dezember 2011
Tag der Verteidigung:	Dresden, den 10. Februar 2012

Danksagung

Ich danke Herrn Prof. Dr.-Ing. habil Jens Lienig für die strukturierte und zielführende Betreuung sowie die umfangreiche Unterstützung meiner wissenschaftlichen Arbeit.

Weiterhin bin ich den Herren Prof. Dr.-Ing. habil. Dr. h.c. Werner Krause und Prof. Dr.-Ing. Günter Röhrs für die vielen Ratschläge und Hinweise bei der Niederschrift der Arbeit zu Dank verpflichtet. Bei Prof. Dr.-Ing. Jürgen Scheible bedanke ich mich für die Übernahme eines der Gutachten der Arbeit.

Mein besonderer Dank gilt Dipl.-Ing. Gisbert Thomke für die wertvollen und wegweisenden Anregungen zur inhaltlichen Gestaltung der Arbeit.

Danken möchte ich auch den Mitarbeitern des Institutes für Feinwerktechnik und Elektronik-Design für das fördernde Arbeitsumfeld. Dabei gilt mein spezieller Dank Dipl.-Ing. Robert Fischbach für zahlreiche konstruktive Diskussionen. Gleichermaßen danke ich den Mitarbeitern der Abteilung Packaging Development der IBM Deutschland Research & Development GmbH für die Unterstützung der Arbeit.

Schließlich möchte ich meinen Eltern und meinem Bruder danken, die mir jederzeit während der Arbeit beigestanden haben.

Inhaltsverzeichnis

1 Einleitung **1**
1.1 Layoutentwurfsprozess elektronischer Baugruppen 5
1.2 Ziel der Arbeit 10

2 Grundlagen **12**
2.1 Pinzuordnung 12
2.1.1 Definitionen 12
2.1.2 Freiheitsgrad 13
2.1.3 Komplexität und Problemgröße 15
2.1.4 Optimierungsziel 17
2.1.5 Randbedingungen 18
2.2 Reale Entwurfsbeispiele der Pinzuordnung 24
2.2.1 Hierarchieebenen eines Personal Computers 24
2.2.2 Multi-Chip-Module auf Hauptplatine 30
2.3 Einteilung von Algorithmen der Pinzuordnung 30
2.3.1 Klassifikation nach der Einordnung in den Layoutentwurf . . 30
2.3.2 Klassifikation nach Optimierungsverfahren 33
2.3.3 Zusammenfassung 34
2.4 Verdrahtbarkeitsvorhersage 34
2.4.1 Definitionen 35
2.4.2 Vorhersagegenauigkeit und zeitlicher Rechenaufwand 35
2.4.3 Methoden der Verdrahtbarkeitsvorhersage 36

3 Stand der Technik **44**
3.1 Pinzuordnung 44
3.1.1 Einordnung in den Layoutentwurf 44
3.1.2 Optimierungsverfahren 46
3.2 Verdrahtbarkeitsvorhersage 55

3.2.1 Partitionierbarkeit 55
3.2.2 Verdrahtungslänge 59
3.2.3 Verdrahtungsweg 66
3.2.4 Verdrahtungsdichte 67
3.2.5 Verdrahtungsauslastung und Overflow 72
3.2.6 Manuelle optische Bewertung 72
3.2.7 Interpretation und Wichtung der Kriterien 74

4 Präzisierung der Aufgabenstellung 75

5 Pinzuordnungs-Algorithmen 77
5.1 Voraussetzungen 77
5.2 Topologische Heuristiken 78
5.2.1 Wiederholtes Unterteilen 80
5.2.2 Kreuzungen minimieren 82
5.2.3 Projizieren auf Gerade 85
5.3 Lineare Optimierung 87
5.4 Differenzielle Paare 94
5.5 Pinzuordnung in Hierarchieebenen 102
5.6 Nutzen der Globalverdrahtung 104
5.6.1 Methode 105
5.6.2 Layout der Ankerkomponenten 105
5.7 Zusammenfassung 110

6 Verdrahtbarkeitsbewertung während der Pinzuordnung 111
6.1 Anforderungen 112
6.2 Eignung bekannter Bewertungskriterien 113
6.2.1 Partitionierbarkeit / Komplexitätsanalyse 114
6.2.2 Verdrahtungslängen 114
6.2.3 Verdrahtungswege 116
6.2.4 Verdrahtungsdichte 116
6.2.5 Verdrahtungsauslastung 118
6.2.6 Overflow 119
6.2.7 Schlussfolgerung 119
6.3 Probabilistische Verdrahtungsdichtevorhersage 120
6.3.1 Grenzen probabilistischer Vorhersagen 120
6.3.2 Verdrahtungsumwege 121
6.3.3 Verdrahtungsdichteverteilung 123

6.3.4 Gesamtverdrahtungsdichte und Hierarchieebenen 143
6.4 Bewertung der Verdrahtungsdichteverteilung 143
6.4.1 Maßzahlen für die Verdrahtbarkeit eines Netzes 144
6.4.2 Maßzahlen für die Gesamtverdrahtbarkeit 146
6.5 Zusammenfassung 148

7 Pinzuordnungs-Bewertung 149
7.1 Anforderungen 149
7.2 Kostenterme 150
7.3 Normierung 152
7.3.1 Referenzwerte für Eigenschaften der Verdrahtungsdichte . . . 153
7.3.2 Referenzwerte für Verdrahtungslängen 153
7.3.3 Referenzwerte für Signalkreuzungen 154
7.4 Gesamtbewertung der Verdrahtbarkeit 156
7.5 Priorisierung der Kostenterme 156
7.6 Zusammenfassung 157

8 Ergebnisse 158
8.1 Verdrahtbarkeitsbewertung 159
8.1.1 Charakteristik der ISPD-Globalverdrahtungswettbewerbe . . 159
8.1.2 Untersuchte probabilistische Schätzer 162
8.1.3 Kriterien zum Bewerten der Vorhersagegenauigkeit 162
8.1.4 Vorhersagegenauigkeit der probabilistischen Schätzer 165
8.2 Pinzuordnungs-Bewertung 171
8.2.1 Vollständige Analyse kleiner Pinzuordnungs-Aufgaben 171
8.2.2 Pinzuordnungs-Aufgaben realer Problemgröße 185
8.2.3 Differenzielle Paare 186
8.2.4 Nutzen der Globalverdrahtung 189
8.2.5 Hierarchieebenen 195
8.3 Zusammenfassung 199

9 Gesamtzusammenfassung und Ausblick 201

Verzeichnisse 206
Zeichen, Benennungen und Einheiten 206
Abkürzungsverzeichnis 211
Glossar 213

Anhang **229**

A Struktogramme der Pinzuordnungs-Algorithmen **229**
A.1 Wiederholtes Unterteilen 230
A.2 Kreuzungen minimieren 231
A.3 Projizieren auf Gerade 232
A.4 Lineare Optimierung 233
A.5 Zufällige Pinzuordnung 234
A.6 Differenzielle Paare 235
A.7 Pinzuordnung in Hierarchieebenen 240
A.8 Nutzen der Globalverdrahtung 241

B Besonderheit der Manhattan-Länge während der Pinzuordnung **242**

C Weitere Ergebnisse **244**
C.1 Multipinnetz-Zerlegung 244
C.1.1 Grundlagen 244
C.1.2 In dieser Arbeit angewendete Multipinnetz-Zerlegung 246
C.2 Genauigkeit der Verdrahtungsvorhersage 250
C.3 Hierarchische Pinzuordnung 251

Literaturverzeichnis **254**

Kurzfassung

Die vorliegende Arbeit behandelt die Optimierung der Pinzuordnung und die dafür notwendige Verdrahtbarkeitsvorhersage im hierarchischen Layoutentwurf. Dabei werden bekannte Methoden der Verdrahtbarkeitsvorhersage aus allen Schritten des Layoutentwurfs zusammengetragen, gegenübergestellt und auf ihre Eignung für die Pinzuordnung untersucht. Dies führt schließlich zur Entwicklung einer Vorhersagemethode, die speziell an die Anforderungen der Pinzuordnung angepasst ist.

Die Pinzuordnung komplexer elektronischer Geräte ist bisher ein vorwiegend manueller Prozess. Es existieren also bereits Erfahrungen, welche jedoch weder formalisiert noch allgemein verfügbar sind. In den vorliegenden Untersuchungen werden Methoden der Pinzuordnung algorithmisch formuliert und damit einer Automatisierung zugeführt. Besondere Merkmale der Algorithmen sind ihre Einsetzbarkeit bereits während der Planung des Layouts, ihre Eignung für den hierarchisch gegliederten Layoutentwurf sowie ihre Fähigkeit, die Randbedingungen differenzieller Paare zu berücksichtigen.

Die beiden untersuchten Aspekte der Pinzuordnung, Verdrahtbarkeitsvorhersage und Zuordnungsalgorithmen, werden schließlich zusammengeführt, indem die neue entwickelte Verdrahtbarkeitsbewertung zum Vergleichen und Auswählen der formulierten Zuordnungsalgorithmen zum Einsatz kommt.

Abstract

This work deals with the optimization of pin assignments for which an accurate routability prediction is a prerequisite. Therefore, this contribution introduces methods for routability prediction. The optimization of pin assignments, for which these methods are needed, is done after initial placement and before routing. Known methods of routability prediction are compiled, compared, and analyzed for their usability as part of the pin assignment step. These investigations lead to the development of a routability prediction method, which is adapted to the specific requirements of pin assignment.

So far pin assignment of complex electronic devices has been a predominantly manual process. Hence, practical experience exists, yet, it had not been transferred to an algorithmic formulation. This contribution develops pin assignment methods in order to automate and improve pin assignment. Distinctive characteristics of the thereby developed algorithms are their usability during layout planning, their capability to integrate into a hierarchical design flow, and the consideration of differential pairs.

Both aspects, routability prediction and assignment algorithms, are finally brought together by using the newly developed routability prediction to evaluate and select the assignment algorithms.

Kapitel 1

Einleitung

Heutige Schaltkreistechnologien ermöglichen die Herstellung von Bauelementen mit Hunderten Millionen von Gattern. Durch derart hohe Integrationsdichten kann bereits ein einzelner Schaltkreis sehr viele Funktionen vereinen. Es ist eine enorme Herausforderung, solche Bauteile und die darauf aufbauenden elektronischen Geräte zu entwerfen. Ohne die Automatisierung des Entwurfs mittels Computerprogrammen und anderer Werkzeuge wäre diese Aufgabe nicht zu bewältigen. Obwohl ausgefeilte Werkzeuge für den Entwurf entwickelt und eingesetzt werden, klafft oft eine Lücke zwischen dem technologisch Möglichen und den tatsächlich ausgeführten Entwürfen. Diese Lücke wird als Entwurfsschere bezeichnet. Die Entwurfswerkzeuge für integrierte Schaltkreise müssen also zumindest im gleichen Maße wie die technologischen Möglichkeiten weiterentwickelt werden. Auf diese Weise wirkt die *Entwurfsautomatisierung* (EDA) mit nur kleinem finanziellen Aufwand von weltweit etwa 5,8 Milliarden US-Dollar Jahresumsatz [1] wie ein Hebel auf die Elektronikindustrie, auf die Wirtschaft und damit auf unsere Gesellschaft (**Bild 1.1**). Die Entwurfsautomatisierung ist also eine wesentliche Grundlage für deren Weiterentwicklungen. Von den 5,8 Milliarden US-Dollar weltweitem Jahresumsatz der EDA wird ein Anteil von etwa 1,0 Milliarden US-Dollar in Europa, dem Mittleren Osten und Afrika umgesetzt. Im Vergleich dazu hatte allein die Firma Hewlett-Packard im Jahr 2008 einen Jahresumsatz von etwa 118 Milliarden US-Dollar.

Die wachsende Integrationsdichte erlaubt es, immer mehr Funktionen auf engstem Raum bzw. in einem einzelnen Bauteil zu vereinen. Zwangsläufig steigt dadurch die Anzahl der erforderlichen elektrischen Außenanschlüsse pro Bauteil zur Kommunikation mit der Umgebung. Zudem werden die Taktfrequenzen elektronischer

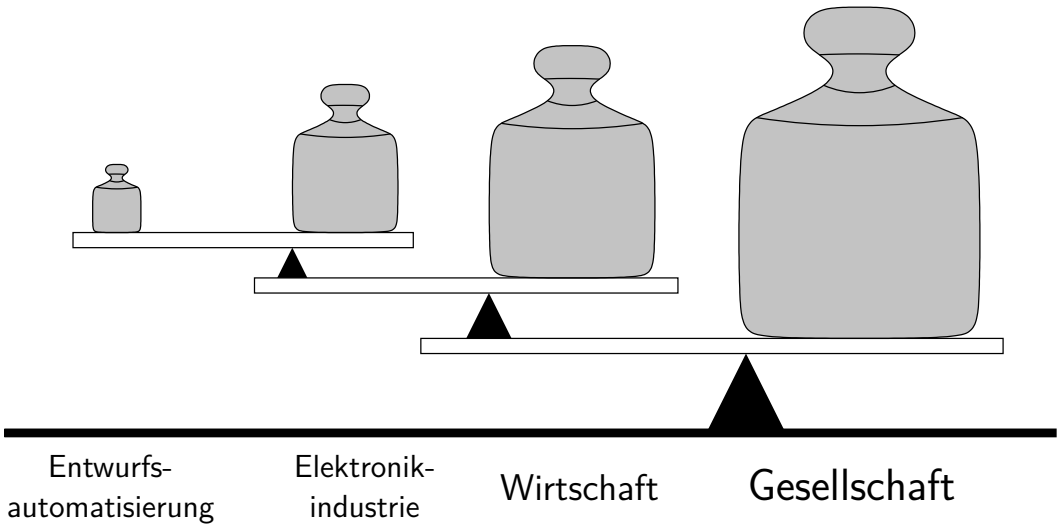


Bild 1.1: Die Entwurfsautomatisierung wirkt über einen Hebel mit wenig Aufwand auf die Elektronikindustrie, die Wirtschaft und damit die Gesellschaft [2].

Schaltkreise erhöht. Infolgedessen gewinnt die Verdrahtung, sowohl im Schaltkreis als auch auf Leiterplatten, gegenüber dem Layout der aktiven Bauteile stark an Bedeutung. Mittlerweile stellt die Verzögerung der Signale entlang der elektrischen Leitbahnen oft den entscheidenden Engpass für die Leistungsfähigkeit digitaler Geräte dar.

Zwei Herausforderungen gewinnen also für die Entwurfsautomatisierung zurzeit an Bedeutung. Zum einen setzen sich elektronische Geräte aus immer komplexeren Bauteilen zusammen, wodurch nicht alle Details jedes Einzelteils beim Geräteentwurf gleichzeitig bearbeitbar sind. Um diese komplexe Aufgabe zu bewältigen, ist der Entwurf hierarchisch, das heißt in verschiedene Entwurfsebenen, unterteilt. Die einzelnen Bauteile und Schaltkreise, aus denen sich ein Gerät zusammensetzt, entstehen deshalb weitestgehend unabhängig voneinander und unterteilen sich gegebenenfalls selbst wieder in mehrere Entwurfsebenen. Beispielsweise betrachtet man die Leiterplatte, auf der diese Bauteile eingesetzt werden, als eine eigenständige Ebene des hierarchischen Entwurfs. In dieser Entwurfsebene bleiben zur Vereinfachung die Interna der Bauteile unangetastet.

Diese Arbeitsweise steht leider im Konflikt mit der zweiten Herausforderung: Die elektrischen Eigenschaften der Verdrahtung beeinflussen signifikant die Leistungsfähigkeit eines elektronischen Geräts. Nur wenn das Layout aller Komponenten aufeinander abgestimmt ist, erreicht das Gerät eine bestmögliche Leistungsfähigkeit. Je nach Gerät, wie zum Beispiel Mobilfunkgerät, Computer oder Mikro-

wellengerät, stehen bei der Leistungsfähigkeit verschiedene Aspekte im Vordergrund. Mobilfunkgeräte müssen für einen geringen Energieverbrauch ausgelegt sein, Computer für hohe Taktfrequenzen und Haushaltgeräte hinsichtlich der Zuverlässigkeit, und all das stets bei niedrigen Herstellungskosten.

Um in digitalen Geräten höchste Taktfrequenzen erzielen zu können, muss die Verzögerung beim Schalten elektrischer Signale möglichst gering sein. Diese Schaltverzögerung (Gatterlaufzeit) eines Transistors unterscheidet sich je nach der am Ausgang angeschlossenen Verdrahtung (Last). Durch die stetige Verkleinerung der Strukturgrößen integrierter Schaltkreise ist die Differenz zwischen der Gatterlaufzeit ohne und mit Last gewachsen. Die elektrischen Eigenschaften der kleineren Strukturen bewirken eine stärkere Erhöhung der Gatterlaufzeiten. So war die Gatterlaufzeit ohne Last in der gegenwärtig bereits überholten 1 µm Al-SiO_2-Technologie etwa 20 ps. Durch die angeschlossene Verdrahtung erhöhte sich diese Zeit um etwa 1 ps pro 1 mm Leitungslänge. In einer aktuellen 35 nm Cu-Technologie beträgt die Gatterlaufzeit ohne Last nur noch etwa 1 ps. Sie steigt jedoch um etwa 250 ps pro 1 mm angeschlossener Leitungslänge.

Analoge und mixed-signal Schaltungen erfordern zusätzliche Maßnahmen bei der Verdrahtung. Beispielsweise sind umfangreichere Vorkehrungen zur Schirmung der Signale zu treffen, um parasitäre Effekte wie Übersprechen zu verhindern. Ein weiteres Beispiel ist das Verwenden zahlreicher verschiedener Leitungsbreiten, wodurch man unter anderem Ground-Bounce und Elektromigration minimiert. Aus solchen Gründen erreicht der analoge Entwurf heutzutage nicht den gleichen Grad der Automatisierung und Komplexität wie der Entwurf digitaler Schaltungen. Der Fokus bei der Automatisierung von Schritten des hierarchischen Layoutentwurfs, und damit dieser Arbeit, liegt dementsprechend auf digitalen Systemen.

An die Verdrahtung eines gesamten Gerätes sind also immer höhere Anforderungen zu stellen. Die großen Herausforderungen dabei sind, dass eine optimale Verdrahtung nur ermittelt werden kann, wenn man alle Hierarchieebenen (Komponenten) des Gerätes gleichzeitig in Betracht zieht. Auch gilt, dass bereits Entscheidungen in frühen Planungsphasen grundlegende Auswirkungen auf die Verdrahtung haben. Deswegen ist die Verdrahtung in allen Phasen des Entwurfs elektronischer Baugruppen zu optimieren. Dabei reicht es nicht aus, die einzelnen Ebenen zu betrachten. Vielmehr ist es notwendig, die Verdrahtung über alle Hierarchieebenen des Gerätes hinweg zu bewerten und zu optimieren. Für ein effektives Arbeiten muss dieses Bewerten und Optimieren automatisch ablaufen. Zudem ist es erforderlich, die herstellungsbedingten Besonderheiten einzelner Hierarchieebenen zu

berücksichtigen, um die Verdrahtung in ihrer Gesamtheit zu optimieren. Gleichzeitig bestimmt die Verdrahtung einen wesentlichen Teil der Herstellungskosten und damit die Wirtschaftlichkeit eines Gerätes. Kann durch Verbessern der Verdrahtung beispielsweise eine Ebene einer Leiterplatte eingespart werden, verringern sich die Kosten signifikant.

Besonders in den frühen Phasen des Layoutentwurfs elektronischer Geräte mangelt es an Methoden, um mit Software-Werkzeugen die Verdrahtung effektiv vorherzusagen und zu bewerten. Die bisher eingesetzten Bewertungskriterien sind einfach und erlauben eine schnelle Optimierung von Designs. Methoden für eine genauere Bewertung der Verdrahtung sind aber notwendig, um Geräte effizienter zu entwerfen. Je genauer die Verdrahtbarkeit bereits während der Layoutplanung vorhergesagt werden kann, desto zielsicherer und schneller lassen sich schlechte und ungünstige Zwischenlösungen ausschließen. Auch kann man damit Entwicklungsarbeit einsparen, die letztlich nicht zum Ziel führen würde.

Die vorliegende Arbeit basiert auf dem heute in der Industrie verwendeten automatischen hierarchischen Layoutentwurf. Dabei setzt sie in zwei Punkten an, um dessen Effizienz zu steigern und die Ergebnisse zu verbessern:

- Es werden Methoden für eine frühzeitige, effiziente Bewertung der Verdrahtbarkeit entwickelt. Wie noch zu zeigen ist, sind diese Bewertungsmethoden für alle Schritte des Layoutentwurfs von großer Bedeutung.
- Die vorliegende Arbeit baut anschließend auf diesen neu entwickelten Bewertungsmethoden auf, um sie bei einem Optimierungsschritt, der Pinzuordnung, konkret anzuwenden. Bei der Pinzuordnung werden die Schnittstellen zwischen den verschiedenen Ebenen hierarchisch entworfener Geräte modifiziert, um die Gesamtverdrahtbarkeit zu optimieren. Konkret wird dabei die Signalbelegung der Außenanschlüsse (Pins) aller Bauelemente so angepasst, dass die Verdrahtung bestmögliche elektrische Eigenschaften aufweisen kann.

Derzeit optimiert man in der Elektronikindustrie die Pinzuordnung noch manuell und mit großem Aufwand. In dieser Arbeit werden zum ersten Mal objektive, quantitative Bewertungskriterien eingeführt, die eine detaillierte und automatisierte Optimierung ermöglichen. An konkreten Beispielen lässt sich zeigen, dass damit der Arbeitsaufwand für die Pinzuordnung von einigen Wochen auf wenige Tage reduziert werden kann (siehe Kapitel 8).

1.1 Layoutentwurfsprozess elektronischer Baugruppen

Der Entwurf elektronischer Bauteile, Baugruppen und Geräte ist eine komplexe Aufgabe, die schrittweise bearbeitet werden muss. Der Entwurfsfluss ist in **Bild 1.2** dargestellt und in [3, 4] genauer beschrieben. Im Allgemeinen ist er für alle Hierarchiestufen (integrierte Schaltkreise, Multi-Chip-Module, Leiterplatten) eines Gerätes gleich. Alle in Bild 1.2 gezeigten Arbeitsschritte teilen sich in weitere Unterschritte auf. Je nachdem welche Entwurfswerkzeuge eingesetzt werden und welche Ziele vorrangig zu verfolgen sind, unterscheidet sich diese weitere Unterteilung.

In dem Schritt *Layoutentwurf* wird eine herstellbare Schaltungsgeometrie erstellt und verifiziert. Das Ergebnis ist eine Anordnung aller Bauelemente und ihrer elektrischen Verbindungen. Eingangsinformationen sind die Netzliste, Bauelement-Bibliotheken und Technologie-Informationen. Ein Schritt im Layoutentwurf ist die *Pinzuordnung*. Dabei legt man fest, wie die elektrischen Anschlüsse eines Bauelementes angeordnet sind. Ziel dieser Zuordnung ist es, die daran anschließenden Verdrahtungsschritte so einfach wie möglich zu gestalten. Eine wichtige Besonderheit für die Pinzuordnung und die Verdrahtung sind *differenzielle Leitungspaare*. Bei dieser speziellen Verdrahtungsgeometrie werden zwei gepaarte Leitungen verwendet, um ein Signal zu übertragen, wodurch man besonders gute elektrische Eigenschaften, vor allem eine geringe Störanfälligkeit, erzielt.

Das Thema der vorliegenden Arbeit ist der Layoutentwurf und konkret die Pinzuordnung. Die Pinzuordnung ordnet sich in den Layoutentwurf, wie in **Bild 1.3** gezeigt, zwischen der Platzierung und der Verdrahtung ein. Zunächst wird in einem Platzierungsschritt die Lage alle Bauteile festgelegt. Daran schließt sich das Optimieren der Pinzuordnung an (**Bilder 1.4**, **1.5** und **1.6**). Dabei wird die Signalbelegung der Bauteilaußenanschlüsse so optimiert, dass die darauf folgenden Verdrahtungsschritte eine bestmögliche Ausgangssituation vorfinden, deren Kennzeichen eine gute *Verdrahtbarkeit* ist.

Der Layoutentwurf ist kein linearer, sondern ein iterativer Prozess. Auf jeden konkretisierenden Syntheseschritt folgt ein überprüfender Analyseschritt. Deckt ein Analyseschritt Mängel bzw. Fehler in der vorangegangenen Synthese auf, müssen ein oder mehrere Syntheseschritte wiederholt werden, um das Layout zu korrigieren. In der Praxis sind daher für das Fertigstellen der endgültigen Layoutgeometrie zahlreiche Schleifen (Iterationen) der Entwurfsschritte nötig.

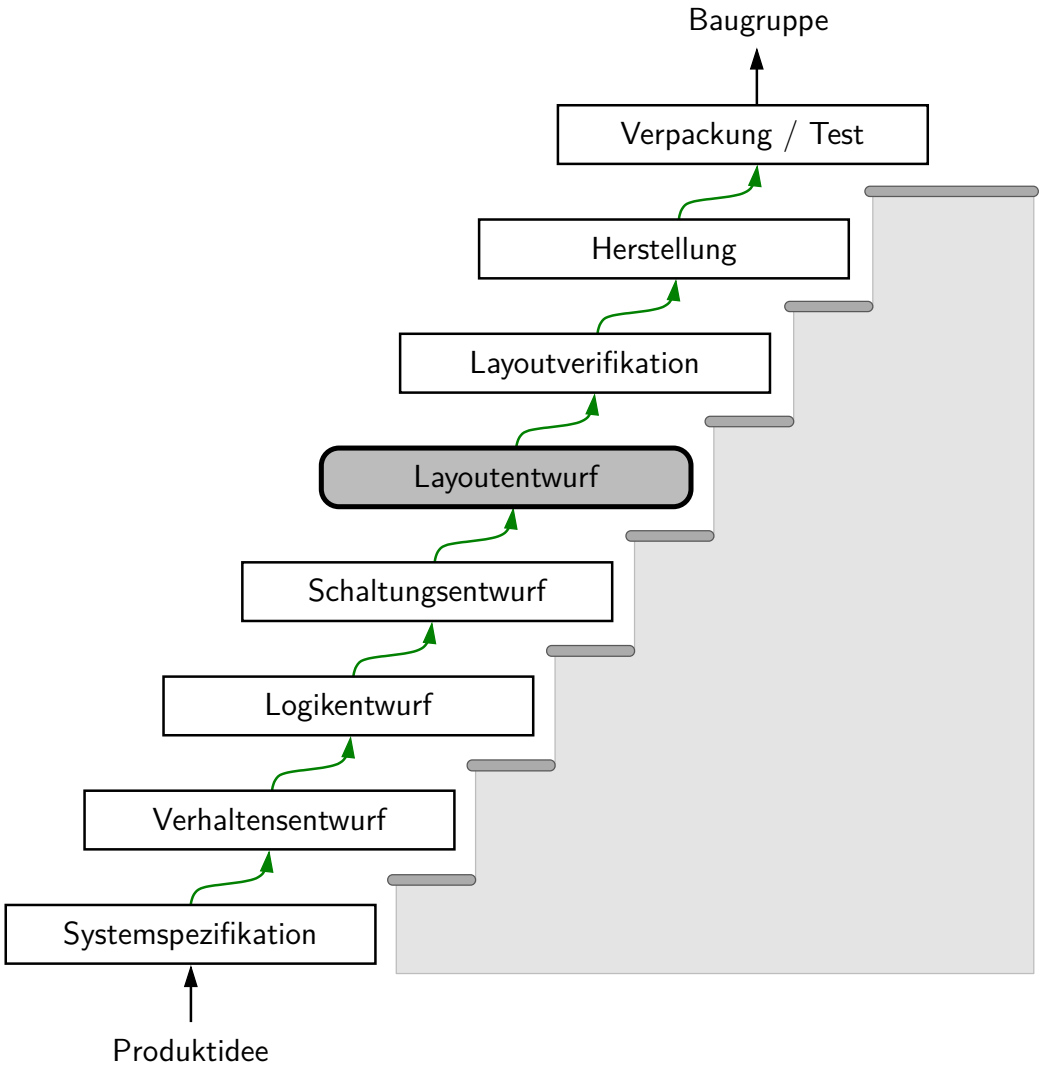


Bild 1.2: Vereinfachter Entwurfsfluss elektronischer Baugruppen und Geräte. Das Bild zeigt die wesentlichen Schritte. Jeder gliedert sich wiederum in Unterschritte auf. Für den Schritt „Layoutentwurf“ ist die weitere Untergliederung in Bild 1.3 dargestellt [3].

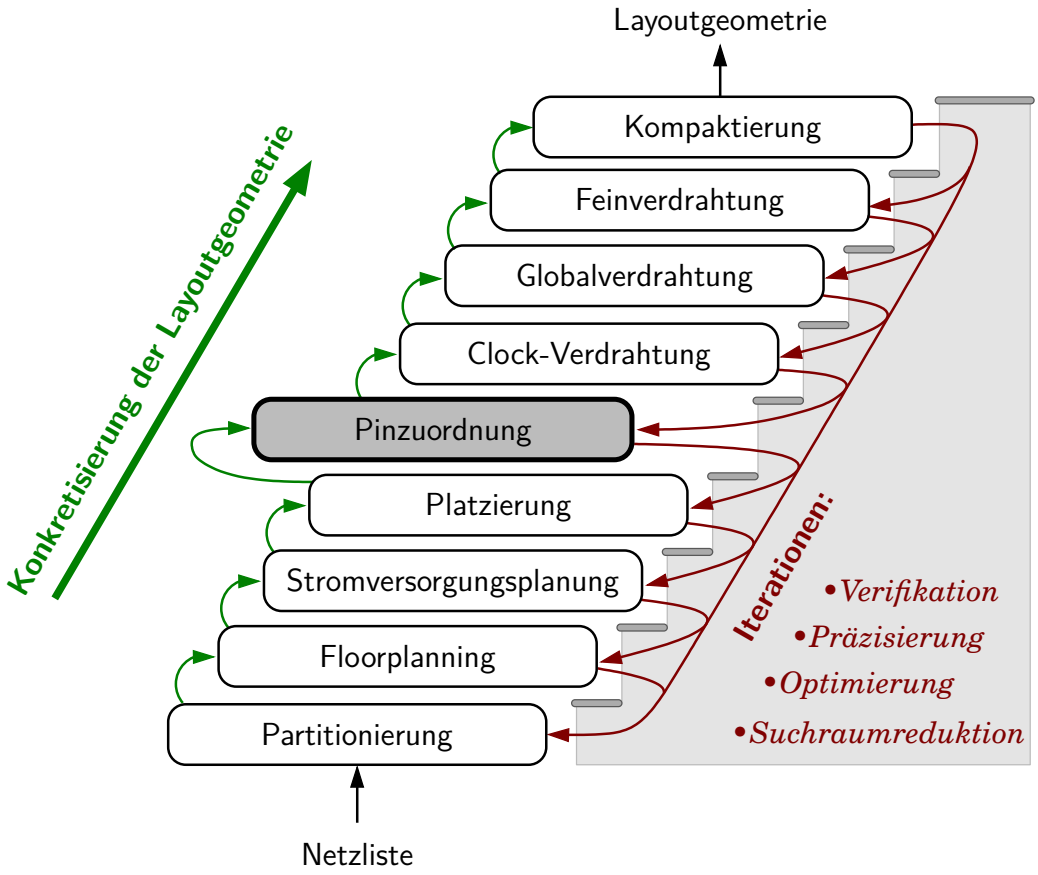


Bild 1.3: Vereinfachter Layoutentwurfsfluss elektronischer Geräte. Dargestellt sind die wesentlichen Stufen mit besonderem Augenmerk auf die Pinzuordnung und die Verdrahtung. Der Layoutentwurf ist kein linearer Prozess, sondern wird in vielen Schleifen (Iterationen) durchlaufen [3].

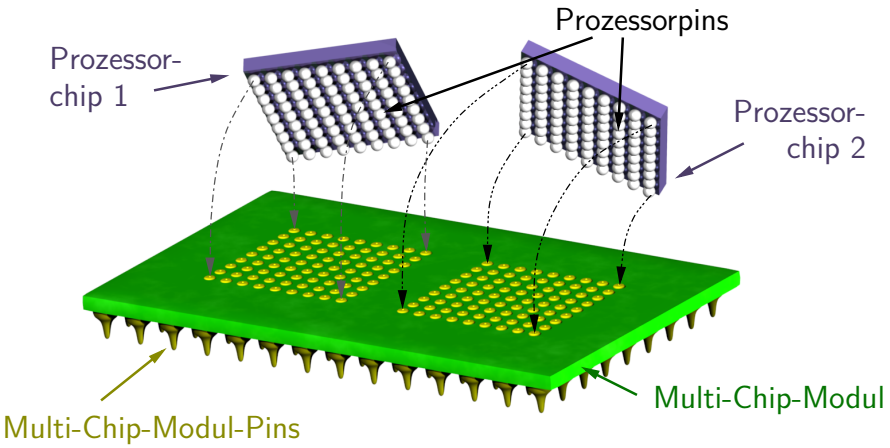


Bild 1.4: Schematische Darstellung eines Multi-Chip-Moduls mit zwei integrierten Schaltkreisen (Chips) auf seiner Oberseite und ganzflächig Pins auf der Unterseite.

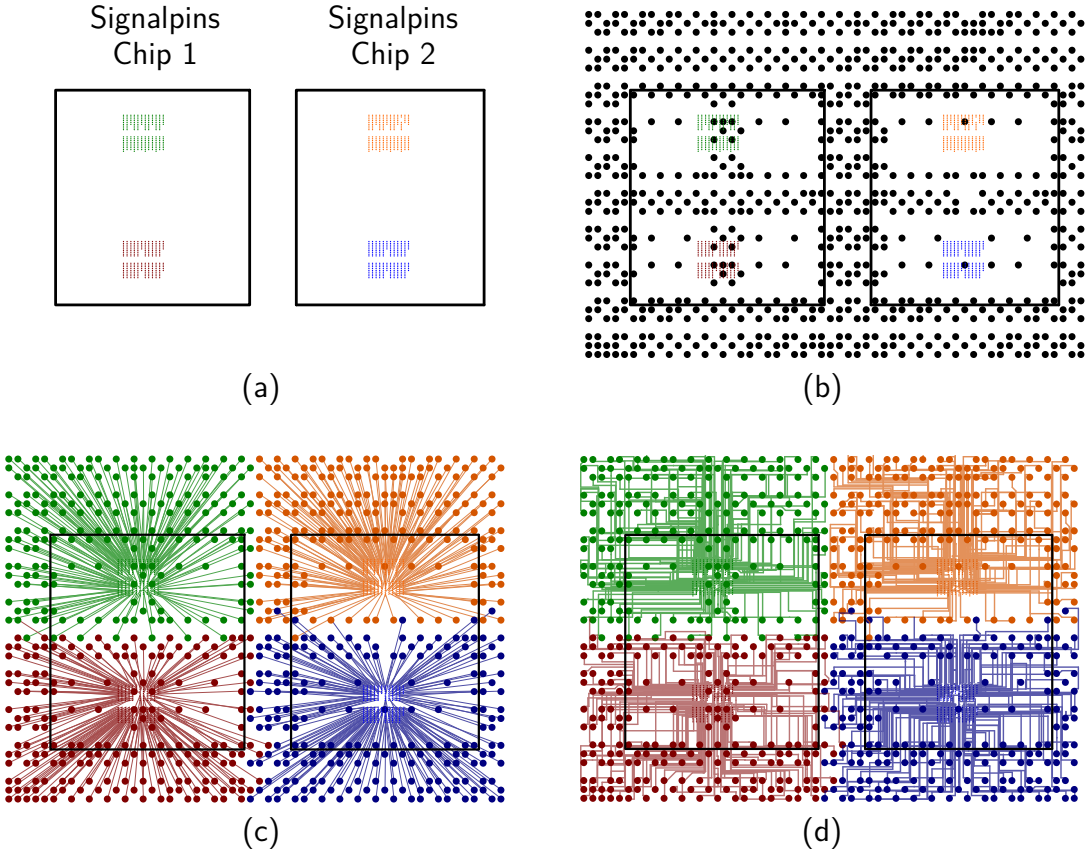


Bild 1.5: Pinzuordnung eines realen Multi-Chip-Moduls. Teilbilder (a) und (b) stellen die Signalpins der Chips bzw. der Chips und des Multi-Chip-Moduls in der Draufsicht dar. Die Spannungsversorgungspins sind ausgeblendet. Die Teilbilder (c) und (d) zeigen eine optimierte Pinzuordnung und ein entsprechendes Verdrahtungsergebnis.

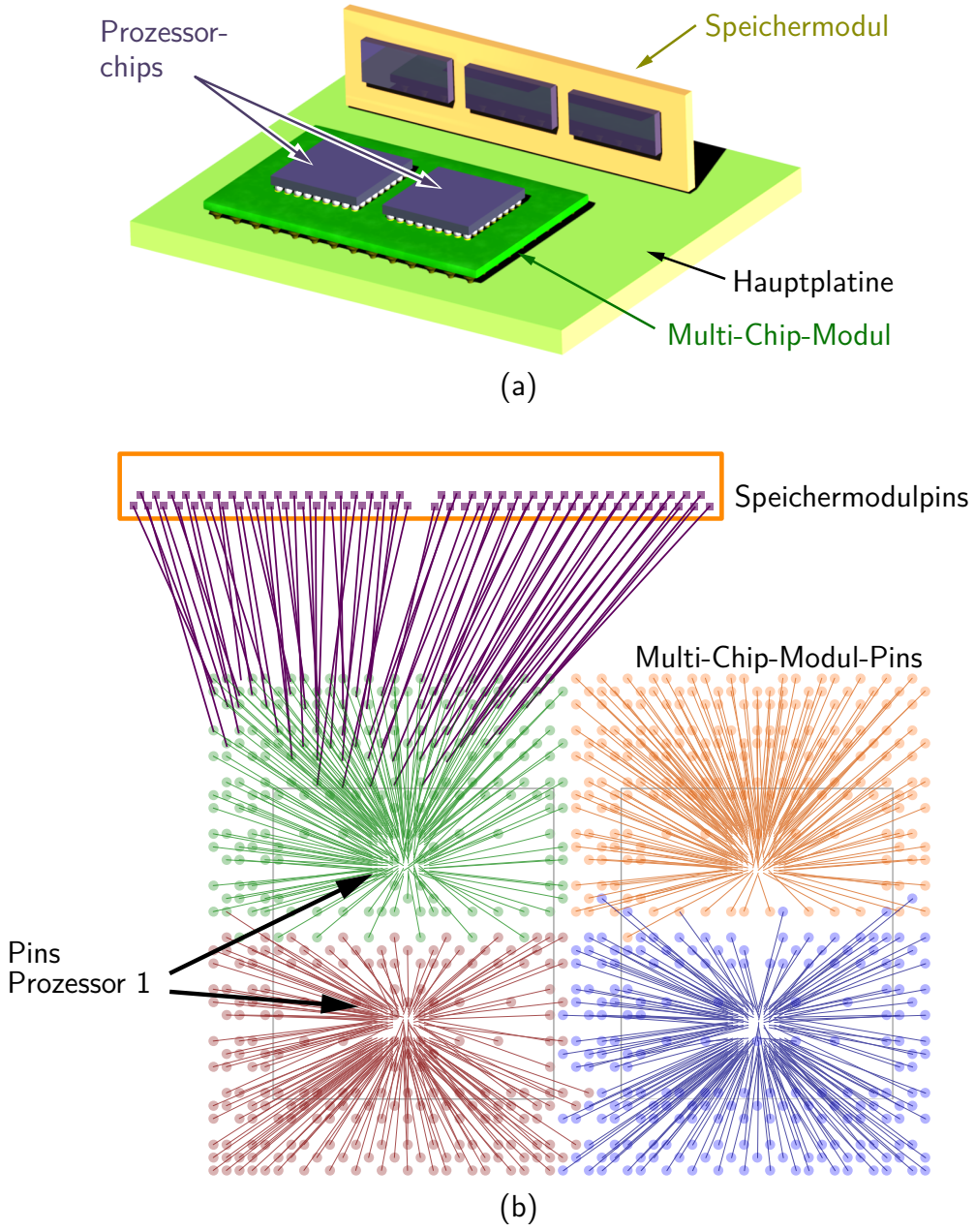


Bild 1.6: Hierarchische Pinzuordnung eines Multi-Chip-Moduls. Teilbild (a) zeigt schematisch das Multi-Chip-Modul aus Bild 1.5 in Verwendung auf einer Hauptplatine, zusammen mit einem Speichermodul. Für die Pinzuordnung des Multi-Chip-Moduls ist zusätzlich zu Bild 1.5 die Hierarchieebene der Hauptplatine zu beachten. In dieser Ebene ist das Multi-Chip-Modul mit dem Speichermodul verbunden. Teilbild (b) stellt eine Pinzuordnung für die Prozessorchips, das Multi-Chip-Modul und das Speichermodul dar.

Das Hauptaugenmerk der vorliegenden Arbeit liegt auf den frühen Iterationen, also der Planungsphase elektronischer Geräte. Zu diesem Zeitpunkt sind beispielsweise die „festgelegten“ Bauteilpositionen im Gerät noch vage, das heißt, die Lage der Bauteile zueinander ist zwar bekannt, aber die Wahrscheinlichkeit, dass diese noch einmal geändert werden muss, ist relativ groß. Die Optimierung der Pinzuordnung während der Planungsphase muss dieser Situation angepasst sein, darf also die Genauigkeit solcher Eingabedaten nicht überbewerten.

1.2 Ziel der Arbeit

Die Optimierung der Pinzuordnung während früher Planungsschritte ist essenziell für komplexe Baugruppen. Nur wenn die Pinbelegungen aller Hierarchieebenen bzw. Komponenten aufeinander abgestimmt sind, erreicht die Baugruppe die bestmögliche Leistungsfähigkeit. Bei ungünstig gewählten Pinbelegungen kann das Fertigstellen einer Baugruppe sogar unmöglich sein. Eine Schwierigkeit dabei ist, dass in frühen Planungsschritten die zugrunde liegenden Daten, wie zum Beispiel Bauelementeplatzierungen und Herstellungsparameter, mit vielen Unsicherheiten behaftet sind; die Wahrscheinlichkeit ist groß, dass sie im Laufe des Entwurfs noch mehrfach geändert werden müssen. Eine weitere Schwierigkeit ist die enorme Vielfalt der möglichen Pinzuordnungen. Für n Netze existieren $n!\cdot n!$ Pinzuordnungen. Deshalb werden effiziente Algorithmen benötigt, die die Verdrahtbarkeit auch mit vielen Tausend Netzen optimieren. Als Grundlage dafür sind Methoden für die Verdrahtbarkeitsvorhersage notwendig. Diese Vorhersagemethoden müssen ebenfalls effizient sein, wofür ein geeigneter Kompromiss zwischen Genauigkeit und Rechenzeit notwendig ist. Außerdem muss die Vorhersage auf die Auflösung und Verlässlichkeit der Eingabeinformationen abgestimmt sein.

Die vorliegende Arbeit entwickelt solche Methoden und Algorithmen zur Bewertung und Optimierung der Verdrahtbarkeit von Signalnetzen, die sich insbesondere für den Einsatz in frühen Phasen des Layoutentwurfs eignen. Sie zeichnen sich für diesen Einsatzzweck durch ihr Abstraktionsniveau und eine schnelle Ausführbarkeit aus. Alle Methoden fügen sich in den hierarchischen Layoutentwurf ein und sind für die Optimierung komplexer Designs mit Tausenden Netze einsetzbar.

Das Problem der Pinzuordnung wird als Optimierungsschritt direkt nach der Platzierung der Komponenten untersucht. Dabei werden nur Signalnetze betrachtet, die in einer Hierarchieebene genau zwei Anschlüsse (Pins) haben. In Logikschaltkreisen machen sie einen Anteil von etwa 65 %[1] aller Netze aus. In modernen

[1] Diese Zahl wurde aus den ISPD-Globalverdrahtungsbenchmarks [5] gewonnen.

digitalen Systemen zur Informationsübertragung, wie zum Beispiel Zwischenverdrahtungsträgern und Leiterplatten, sind sie essenziell und betreffen dort über 95 %[2] der Netze. Damit sind sie wesentlich für die Komplexität eines Systems verantwortlich. Taktnetze und unkritische Signale, wie zum Beispiel zur Temperaturüberwachung, bleiben bei diesen Analysen hingegen unberücksichtigt. Außerdem werden Spannungs- und Massenetze nicht mit einbezogen. Diese lassen sich unabhängig von der Optimierung der Signalnetze betrachten, da man in gängigen Technologien getrennte Verdrahtungsebenen für Signalnetze und für Spannungs-/ Massenetze verwendet.

Spezielles Augenmerk wird bei der Pinzuordnung auf die Anforderungen differenzieller Verdrahtung gelegt. Diese Verdrahtungsgeometrie weist herausragende elektrische Eigenschaften auf und ist deswegen für die digitale Datenübertragung von großer Bedeutung. Alle vorgestellten Algorithmen eignen sich für die Verdrahtbarkeitsoptimierung unter der Berücksichtigung der Randbedingungen für die differenzielle Verdrahtung.

Mit den hier vorgestellten Algorithmen wird zeitaufwendige Handarbeit zu einem großen Teil automatisiert, so dass der eigentliche Optimierungsschritt nur wenige Sekunden Rechenzeit in Anspruch nimmt. Damit lassen sich zum ersten Mal zahlreiche Platzierungsvarianten bewerten, vergleichen und frühzeitig die günstigste für die Weiterarbeit auswählen. Außerdem kann man erstmals, nach nachträglich notwendigen kleinen Modifikationen der Ausgangsplatzierung, die Verdrahtbarkeit mit minimalem Aufwand in ihrer Gesamtheit erneut optimieren. Bisher wurde nach einer solchen Platzierungsmodifikation die aufwendig ermittelte Pinbelegung meist nicht, oder nur soweit absolut notwendig, angepasst.

Um diese Ziele zu erreichen, werden im Rahmen dieser Arbeit zunächst mehrere Algorithmen für die automatische Pinzuordnung entwickelt. Jeder dieser Algorithmen ist für bestimmte praktische Anwendungsfälle zugeschnitten. In ihrer Gesamtheit decken sie alle praktisch relevanten Entwurfssituationen ab. Für die automatisierte Auswahl des günstigsten Vorgehens in einer bestimmten Situation wird ein detailliertes Modell für die Verdrahtbarkeitsvorhersage entwickelt. In seiner Genauigkeit orientiert es sich an der Genauigkeit der zugrunde liegenden Eingangsinformationen und erreicht so eine hohe Effizienz und Vorhersagegenauigkeit. Dieses Vorhersagemodell bildet die Grundlage für ein detailliertes Bewerten und Optimieren von Pinzuordnungen bezüglich ihrer Verdrahtbarkeit.

[2] Diese Zahl beruht auf empirischen Untersuchungen beim Auftraggeber.

Kapitel 2

Grundlagen

Die *Pinzuordnung*[1] ist ein Optimierungsschritt, der die daran anschließenden Verdrahtungsaufgaben erleichtert, indem man günstige Ausgangssituationen herstellt. Die Einordnung der Pinzuordnung ist im vorangegangen Kapitel 1 dargestellt. Die Abschnitte 2.1 und 2.2 dieses Kapitels erläutern die dafür notwendigen Grundlagen. Der anschließende Abschnitt 2.3 klassifiziert die Methoden der Pinzuordnung.

Die Pinzuordnung lässt sich nur effektiv automatisieren, wenn es gelingt, deren Optimierungsziel „*Verdrahtbarkeit*“ algorithmisch zu erfassen. Der Vorhersage der Verdrahtbarkeit kommt deswegen eine besondere Bedeutung zu. Ihre Grundlagen sind Gegenstand des letzten Abschnitts 2.4 dieses Kapitels.

2.1 Pinzuordnung

Dieser Abschnitt führt in die Grundlagen der Pinzuordnung (engl. *pin assignment*) ein. Dazu werden zuerst die Voraussetzungen und die Schwierigkeit der Pinzuordnung in den Abschnitten 2.1.1 bis 2.1.3 erläutert. Die Zielstellung der Pinzuordnung ist anschließend in den Abschnitten 2.1.4 und 2.1.5 beschrieben.

2.1.1 Definitionen

Die *Pinzuordnung* ist die Zuordnung von logischen Signalen zu Außenanschlüssen von Bauelementen bzw. Teilschaltungen. Diese Außenanschlüsse werden als

[1] Kursive Begriffe sind i. d. R. im Glossar beschrieben.

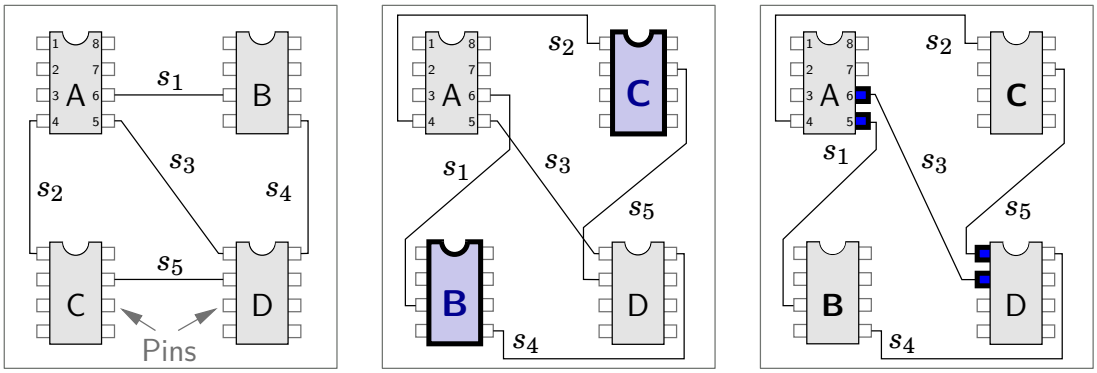


Bild 2.1: Beispiel zum Veranschaulichen der Pinzuordnung und ihres Einflusses auf die Verdrahtbarkeit. Die gezeigte Schaltung besteht aus vier Bauelementen A bis D und fünf Signalen s_1 bis s_5. Die Anordnung (a) ist in einer Ebene verdrahtbar. Werden die Bauelemente B und C wie in (b) vertauscht, ist die Schaltung mit der gleichen Pinzuordnung nicht in einer Ebene verdrahtbar (sofern unter den Bauelementen keine Verdrahtung erlaubt ist). Wird die Pinzuordnung der Signale s_1, s_3 und s_5 wie in (c) modifiziert, ist die Anordnung wiederum in einer Ebene verdrahtbar.

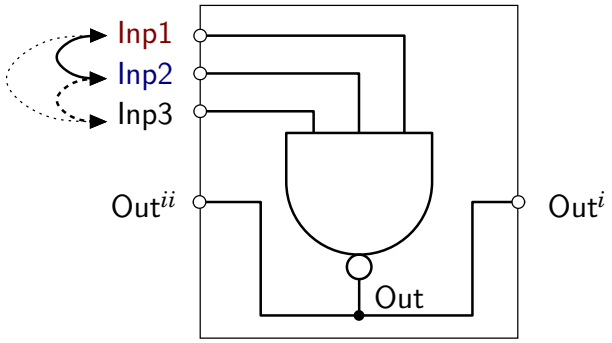
Pins bezeichnet. Die Lage der Pins ist meist fest vorgegeben, jedoch nicht ihre Zuordnung zu logischen Signalen. Die Eingabedaten für die Pinzuordnung sind vorläufige *Netzlisten*. Diese überführt die Pinzuordnung in optimierte Netzlisten. Das Optimierungsziel der Pinzuordnung ist eine bestmögliche *Verdrahtbarkeit* der gesamten Baugruppe, das heißt, die Ausgangssituation für die anschließende *Verdrahtung* ist so weit wie möglich zu vereinfachen.

Bild 2.1 verdeutlicht schematisch die Pinzuordnung und ihren unmittelbaren Einfluss auf die Verdrahtbarkeit anhand einer Schaltung mit vier Bauelementen.

2.1.2 Freiheitsgrad

Die Pinzuordnung eines Bauelementes ist unter folgenden Bedingungen veränderbar:

1. Das Bauelement besitzt logisch äquivalente Eingänge. Die Signale dieser Eingänge lassen sich untereinander vertauschen, ohne die Funktion der Schaltung zu verändern. Solche Bauelemente sind zum Beispiel Speichermodule, OR-Gatter, NAND-Gatter usw. **Bild 2.2** zeigt ein NAND-Gatter mit drei logisch äquivalenten Eingängen Inp1, Inp2 und Inp3. Die *Signalbelegungen* dieser drei Eingänge, und folglich die Zuordnung der logischen Signale



$$\begin{aligned}
\mathrm{Out}^i = \mathrm{Out}^{ii} &= \overline{\mathrm{Inp1} \wedge \mathrm{Inp2} \wedge \mathrm{Inp3}} \\
&= \overline{\mathrm{Inp2} \wedge \mathrm{Inp1} \wedge \mathrm{Inp3}} \\
&= \overline{\mathrm{Inp1} \wedge \mathrm{Inp3} \wedge \mathrm{Inp2}} \\
&= \overline{\mathrm{Inp2} \wedge \mathrm{Inp3} \wedge \mathrm{Inp1}} \\
&= \overline{\mathrm{Inp3} \wedge \mathrm{Inp1} \wedge \mathrm{Inp2}} \\
&= \overline{\mathrm{Inp3} \wedge \mathrm{Inp2} \wedge \mathrm{Inp1}}
\end{aligned}$$

Bild 2.2: NAND3-Gatter mit drei logisch äquivalenten Eingängen Inp1, Inp2 und Inp3. Die drei Eingangssignale lassen sich beliebig vertauschen, ohne das Ausgangssignal Out zu verändern. Das Ausgangssignal Out wird durch zwei äquipotenziale Pins Out^i und Out^{ii} nach außen geführt.

zu den Pins, lassen sich beliebig vertauschen, ohne das Ausgangssignal Out logisch zu verändern.

2. Das Bauelement hat äquipotenziale Pins. Diese gehören also zum gleichen *Netz* und können äquivalent verwendet werden. Das NAND-Gatter in Bild 2.2 hat zwei äquipotenziale Pins Out^i und Out^{ii} für das Ausgangssignal Out.
3. Das interne Layout des Bauelementes kann angepasst werden, um eine bestimmte Signalbelegung der Pins zur Verfügung zu stellen. So lässt sich beispielsweise ein Speicherchip derart entwerfen, dass der interne Aufbau für eine bestimmte, gewünschte Signalbelegung der Pinanschlüsse günstig ist. Das ist meist nur dann möglich, wenn kooperierende Entwicklerteams alle betroffenen Komponenten eines elektronischen Systems entwerfen, weil nur dann eine Abstimmung der Pinzuordnung der einzelnen Bauelemente logistisch möglich ist. Im Gegensatz dazu ist die Pinbelegung von Kaufteilen meist fest vorgegeben und somit nicht veränderbar.
4. Es handelt sich um eine nicht standardisierte Steckverbindung. Die Signalbelegung von Steckern und Buchsen eines elektronischen Systems ist oft frei wählbar. Davon ausgenommen sind standardisierte Steckverbindungen, wie zum Beispiel PCIe-Steckerleisten oder USB-Stecker.

Tabelle 2.1: Theoretische Anzahl der $n!$ bzw. $n!^2$ möglichen Permutationen von Pinpaaren bzw. Pinzuordnungen zwischen zwei Pinmengen mit jeweils n Pins und n Signalen. Alle $n!$ Permutationen zu bewerten und die beste auszuwählen, würde mit einem zurzeit gängigen Arbeitsplatzrechner etwa die Zeit t benötigen und ist nur bis 13 Pins praktikabel. Die Zeiten t wurden bis $n = 10$ bei der Ausführung auf einem gängigen Arbeitsplatzrechner gemessen (siehe auch Tabelle 8.4). Die Rechenzeiten t für $n = 20$ und $n = 30$ wurden aus den Messwerten extrapoliert.

n	6	7	9	10	20	30
$n!$	720	5.040	362.880	3.628.800	$2{,}43 \cdot 10^{18}$	$2{,}65 \cdot 10^{32}$
$n!^2$	518.400	$2{,}54 \cdot 10^{7}$	$1{,}32 \cdot 10^{11}$	$1{,}32 \cdot 10^{13}$	$5{,}92 \cdot 10^{36}$	$7{,}04 \cdot 10^{64}$
t	<1 s	2,3 s	204 s	2244 s	$4{,}8 \cdot 10^{7}$ a	$5{,}2 \cdot 10^{21}$ a

2.1.3 Komplexität und Problemgröße

Die theoretisch mögliche Anzahl der Zuordnungen zwischen zwei gleich großen Pinmengen *FROM-Pins* und *TO-Pins* mit je n Pins ist $n!$. **Tabelle 2.1** zeigt für kleine Pinanzahlen die Anzahl der möglichen Pinzuordnungen. **Bild 2.3a** gibt für ein Beispiel mit $n = 3$ alle möglichen Permutationen der Pinpaare an. Die FROM-Pins sind beispielsweise die Ausgänge von drei Gattern, während die TO-Pins die drei Eingänge eines NAND-Gatters, wie in Bild 2.2, darstellen.

Wäre für das Bewerten einer einzelnen Pinzuordnung eine Zeit von 1 µs erforderlich, dann würde das Optimieren durch Untersuchen aller möglichen Zuordnungen bei $n = 20$ Pins bereits 77.147 Jahre $\left(20! \cdot 1\mu s \cdot \frac{1a}{31.536.000s}\right)$ benötigen. Die Anzahl der möglichen Zuordnungen ist bereits bei nur 42 Pins ($n = 42$ und $n! = 1{,}41 \cdot 10^{51}$) größer als die Anzahl der Atome, die auf der Erde existieren ($6 \cdot 10^{49}$ Atome). In der Praxis sind jedoch Pinzuordnungen für elektronische Systeme mit Pins in der Größenordnung von 100.000 zu optimieren.

Die Anzahl $n!$ ist die Anzahl der möglichen Zuordnungen zwischen FROM- und TO-Pins. Diese beinhaltet jedoch nicht die Zuordnungsmöglichkeiten logischer Signale zu FROM-TO-Pinpaaren. Ist n sowohl die Anzahl der FROM-Pins, der TO-Pins als auch der Netze, dann ist die Anzahl der Pinzuordnungen um den Faktor $n!$ größer als die der Pinpaarpermutationen, insgesamt also $n! \cdot n! = n!^2$ (Tabelle 2.1 und Bild 2.3b).

Bereits diese kleinen Beispiele zeigen, dass das Optimieren der Pinzuordnung nur effektiv ist, wenn man einen drastisch reduzierten Suchraum verwendet. Voraussetzung ist, dass dieser Suchraum die optimale Lösung oder „nahoptimale“

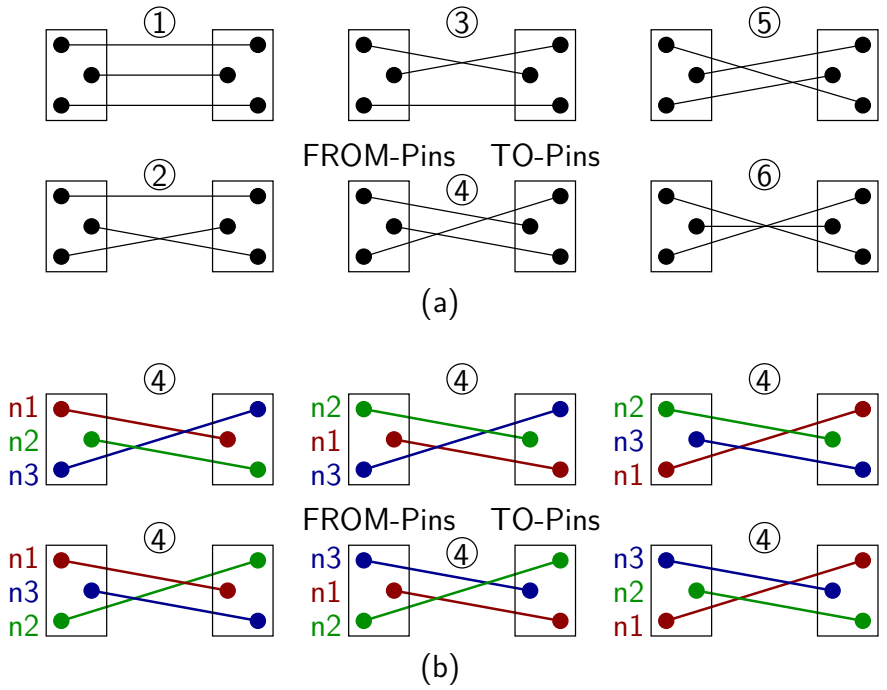


Bild 2.3: Alle sechs möglichen Pinpaarpermutationen für $n = 3$ Pins je Pinmenge (a) und alle möglichen Permutationen der Signalzuordnungen (Signalnamen: n1, n2 und n3) für die vierte Pinpaarpermutation (b). Insgesamt existieren für dieses Beispiel 36 verschiedene Pinzuordnungen.

Lösungen (also Lösungen, die fast so gut wie das globale Optimum sind) enthält. Eine einfache Möglichkeit der Suchraumreduktion ist, wie im Absatz zuvor beschrieben, nur äquipotenziale Paare aus FROM- und TO-Pins zu bilden, aber die Zuordnung bestimmter logischer Signale zu diesen Pinpaaren in einem getrennten Schritt zu ermitteln. Damit lässt sich die Mächtigkeit des Suchraums von $n!^2$ auf $2 \cdot n!$ reduzieren. In Kombination mit *heuristischen Methoden* (siehe Abschnitt 5.2) oder einfacher Intelligenz bei der Lösungssuche (z. B. *A*-Suche*) ist es so möglich, Pinzuordnungs-Probleme, wie sie in der Praxis vorkommen, in wenigen Sekunden nahezu optimal zu lösen.

Die vorliegende Arbeit untersucht ausschließlich das Optimieren der Verdrahtbarkeit durch Permutieren der äquipotenzialen Pinpaare wie in Bild 2.3a und bezeichnet diesen ersten Schritt als Pinzuordnung. Der zweite Schritt (Bild 2.3b), also die Zuordnung logischer Signale zu äquipotenzialen Pinpaare, kann in digitalen Systemen, und damit in dieser Arbeit, vernachlässigt werden. Die Mehrzahl der digitalen Signale wird mit identischen geometrischen Parametern bzw. Abmessungen verdrahtet. Die Zuordnung der Signale zu äquipotenzialen Pinpaaren

beeinflusst die Verdrahtbarkeit also nur unwesentlich. Auf diese Weise reduziert sich die Mächtigkeit des Suchraums in dieser Arbeit auf $n!$.

Randbedingungen, die in Abschnitt 2.1.5 beschrieben sind, schränken den Suchraum auch ein. Sie beschleunigen damit jedoch nicht zwangsläufig den Optimierungsprozess, weil ihre Handhabung zusätzlichen Rechenaufwand erfordert. Der Gewinn durch die verkleinerte Mächtigkeit wiegt diesen zusätzlichen Aufwand nicht notwendigerweise auf.

2.1.4 Optimierungsziel

Die Pinzuordnung ist ein kombinatorisches Optimierungsproblem mit dem *Optimierungsziel*, die Verdrahtbarkeit zu verbessern. Dieses Ziel dient wiederum dem Verbessern der Layouteigenschaften, wie Leistung, Zuverlässigkeit, Herstellbarkeit, Kosten usw. Die Verdrahtbarkeit umfasst dazu zahlreiche, oft widersprüchliche Aspekte und lässt sich algorithmisch nur schwer erfassen. Deswegen wird der Ansatz verfolgt, die einzelnen Aspekte jeweils durch einzelne *Bewertungskriterien* (die man auch als *Kostenterme* oder Optimierungsziele bezeichnet) quantitativ zu erfassen. Eine *Kostenfunktion* wichtet und vereint diese Bewertungskriterien schließlich zu einer *Verdrahtbarkeitsbewertung*.

Algorithmen der Pinzuordnung bauen auf einem oder mehreren der folgenden Bewertungskriterien auf:

- Manuelle optische Bewertung,
- *geschätzte Verdrahtungslänge*,
- geschätzte *Verdrahtungsdichte* und geschätzte Anzahl Signalkreuzungen.

Manuelle optische Bewertung

Das manuelle optische Bewerten der Verdrahtbarkeit durch Entwickler ist bis jetzt wesentlicher Bestandteil der Pinzuordnung. Dazu werden die einzuschätzenden Netze durch Luftlinien (engl. *flylines* oder *rats*) zwischen den Pins dargestellt (siehe Bild 1.5c). Anhand dieser Darstellungen können erfahrene Entwickler topologische Unterschiede erkennen und viele Aspekte der Verdrahtbarkeit gleichzeitig erfassen. Der wesentliche Vorteil dieser Methode ist die herausragende Fähigkeit des Menschen bei der Mustererkennung. Diese Bewertungsmethode hat jedoch viele Nachteile. Sie ist subjektiv, zeitaufwendig, ungenau und erfordert Erfahrung.

Designs mit mehreren Verdrahtungsebenen können nicht in ihrer Gesamtheit übersichtlich dargestellt werden, so dass der Entwickler immer nur einen Teil der Netze gleichzeitig bewerten kann. Zudem zeigt die graphische Darstellung nur Teilaspekte der Verdrahtbarkeit.

Geschätzte Verdrahtungslänge

Die geschätzte Verdrahtungslänge ist das am häufigsten eingesetzte Bewertungskriterium im Layoutentwurf. Beginnend beim Floorplanning bis zur Feinverdrahtung setzt man unterschiedliche Schätzungen der Verdrahtungslängen ein, um Layoutvarianten zu bewerten und zu optimieren. Dabei kommen beispielsweise die Gesamtverdrahtungslänge, die Verdrahtungslängen einzelner (kritischer) Netze und Längenunterschiede zum Einsatz.

Geschätzte Verdrahtungsdichte und geschätzte Anzahl Signalkreuzungen

Die Methoden, welche die Pinzuordnung mit Global- oder Feinverdrahtungsalgorithmen kombinieren, benutzen detaillierte Schätzungen lokaler Verdrahtungsdichten einschließlich der Anzahl der Signalkreuzungen. Diese Kombination ist jedoch nur in späten Phasen des Layoutentwurfs möglich, da erst dann ausreichend Informationen zur Verfügung stehen, um die aufwendigen Verdrahtungsalgorithmen sinnvoll einzusetzen. Pinzuordnungs-Algorithmen, die in einem separaten Entwurfsschritt vor der Verdrahtung ansetzen, können Signalkreuzungen nur stark vereinfacht abschätzen. Dazu approximiert man die Anzahl der Signalkreuzungen zum Beispiel anhand der Kreuzungen der Luftlinien zwischen den Pins eines Netzes.

2.1.5 Randbedingungen

Während Optimierungsziele die Qualität des Entwurfsergebnisses definieren, sichern *Randbedingungen* die Funktionsfähigkeit und Herstellbarkeit. Bereits das Verletzen einer Randbedingung (mit Ausnahme entwurfsmethodischer Randbedingungen) stellt die Funktion und/oder die Herstellbarkeit einer Schaltung in Frage. Die Randbedingungen unterteilen sich in drei Gruppen:

- *Technologische Randbedingungen* ergeben sich aus der Herstellungstechnologie und deren Grenzwerten. Beispiele dafür sind minimale Pinabstände und -durchmesser.

- *Elektrische Randbedingungen* sichern das gewünschte elektrische Verhalten einer Baugruppe. Beispiele dafür sind maximale Kapazitäten und Störempfindlichkeiten von Pins.
- *Entwurfsmethodische Randbedingungen* werden eingeführt, um die Schwierigkeit der Optimierungsaufgaben zu verringern. Sie schränken den Lösungsraum künstlich ein und ermöglichen so erst das algorithmische Bearbeiten der Pinzuordnung. Beispiele dafür sind vorgegebene Verdrahtungsrichtungen zum Anschließen von Pins und regelmäßige Muster für deren Anordnung.

Es ist offensichtlich, dass eine Pinzuordnung vollständig und eindeutig sein muss. Jedes zu kontaktierende Signal muss durch mindestens ein Pin nach außen geführt werden, und kein Pin kann gleichzeitig mit zwei Signalen belegt sein.

Ziel der Pinzuordnung ist eine bestmögliche Verdrahtbarkeit. Viele der Randbedingungen leiten sich also aus denen der Verdrahtung ab. Die wesentlichen Randbedingungen für die Pinzuordnung sind die Folgenden:

- Elektrische Randbedingungen:
  - **Differenzielle Signalübertragung**
  - maximale *Verdrahtungslängen*
  - maximale Signallaufzeitunterschiede
  - minimale Eingangspegel an Gattern
  - maximales Übersprechen
  - Reflexionen
  - . . .
- Technologische Randbedingungen:
  - **Maximale Anzahl Verdrahtungsebenen**
  - minimale Pindurchmesser
  - minimale Pinabstände
  - minimale Leiterzugbreiten
  - minimale Leiterzugabstände
  - . . .
- Entwurfsmethodische Randbedingungen:
  - **Regelmäßige geometrische Anordnung von Pins**
  - **hierarchische Gliederung des Layoutentwurfs**
  - identische *Instanzen* einer Komponente
  - Vorzugsrichtungen für die Verdrahtung
  - . . .

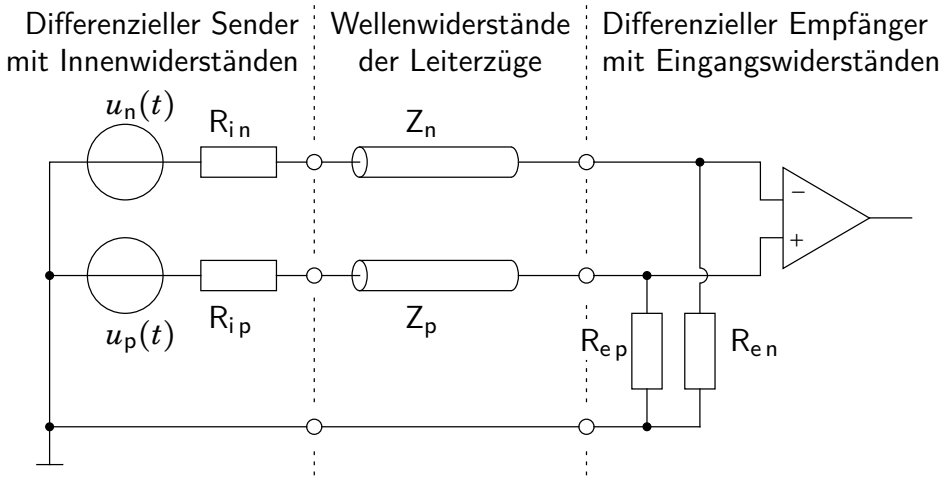


Bild 2.4: Impedanzkontrolliertes differenzielles Paar. Der Innenwiderstand R_{ip} der p-Strecke muss gleich dem Wellenwiderstand Z_{ip} und gleich dem Eingangswiderstand R_{ep} sein. Analog müssen der Innenwiderstand R_{in}, der Wellenwiderstand Z_{in} und der Eingangswiderstand R_{en} der n-Strecke gleich sein. Typischerweise sind außerdem die beiden Wellenwiderstände Z_{ip} und Z_{in} gleich.

Je nach Herstellungstechnologie und Entwurfsfluss unterscheiden sich die Randbedingungen. Die Liste kann deswegen hier nicht vollständig sein, sondern führt die wesentlichen Randbedingungen auf. Im Folgenden werden die oben hervorgehobenen Randbedingungen kurz erläutert, da sie für die Pinzuordnung und die vorliegende Arbeit von besonderer Bedeutung sind.

Differenzielle Signalübertragung

Die differenzielle Signalübertragung wird in digitalen Geräten sehr häufig eingesetzt, weil sie deutlich bessere elektrische Eigenschaften als die Signalübertragung über eine Signalleitung und eine gemeinsame Masseleitung besitzt. Bei der differenziellen Signalübertragung wandelt man ein Signal $S = u_{\text{Sender}}(t)$ in zwei komplementäre Signale $u_n(t)$ und $u_p(t)$ um, Gln. (2.1) und (2.2). Diese beiden komplementären Signale werden auf einem impedanzkontrollierten Leitungspaar ($R_{ip} = Z_{ip} = R_{ep}$ und $R_{in} = Z_{in} = R_{en}$), wie in **Bild 2.4** gezeigt, vom Sender zum Empfänger übertragen. Der Empfänger wandelt die beiden komplementären Signale wieder in das ursprüngliche Signal S zurück. **Bild 2.5** zeigt schematisch das differenzielle Übertragungsprinzip.

Für bestmögliche Eigenschaften müssen die n- und p-Leitungen eines *differenziellen Paares* impedanzkontrolliert sein, weil jede Impedanzänderung Reflexionen ver-

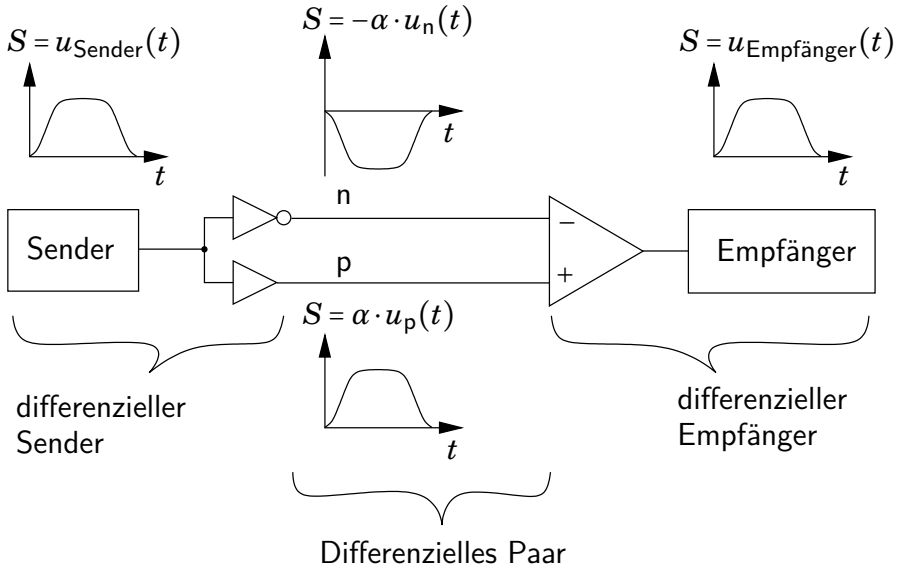


Bild 2.5: Schema der differenziellen Signalübertragung.

ursacht. Außerdem müssen beide Leitungen identische Eigenschaften haben und eventuelle elektrische Störungen $u_{\text{A}}(t)$ identisch einfangen, Gln. (2.3) und (2.4). Sie müssen also, wie in **Bild 2.6** gezeigt, dicht nebeneinander verdrahtet werden, parallele Vias haben und dicht nebeneinanderliegende Pins verwenden. Dadurch haben Störsignale im Idealfall keinen Einfluss auf das übertragene Signal S, und es gilt $u_{\text{Sender}}(t) \propto u_{\text{Empfänger}}(t)$, Gl. (2.5). Eine Pinzuordnung ist also nur dann als gültig anzusehen, wenn allen differenziellen Signalpaaren benachbarte Pins zugewiesen sind (**Bild 2.7**):

$$u_{\text{n}}(t) = -\alpha \cdot u_{\text{Sender}}(t) \tag{2.1}$$

$$u_{\text{p}}(t) = \alpha \cdot u_{\text{Sender}}(t) \tag{2.2}$$

$$u_{\text{nA}}(t) = u_{\text{n}}(t) + u_{\text{A}}(t) \tag{2.3}$$

$$u_{\text{pA}}(t) = u_{\text{p}}(t) + u_{\text{A}}(t) \tag{2.4}$$

$$\begin{aligned} u_{\text{Empfänger}}(t) &= u_{\text{p}}(t) - u_{\text{n}}(t) \\ &= \alpha \cdot u_{\text{Sender}}(t) + u_{\text{A}}(t) - \left(-\alpha \cdot u_{\text{Sender}}(t) + u_{\text{A}}(t)\right) \\ &= 2 \cdot \alpha \cdot u_{\text{Sender}}(t) \ . \end{aligned} \tag{2.5}$$

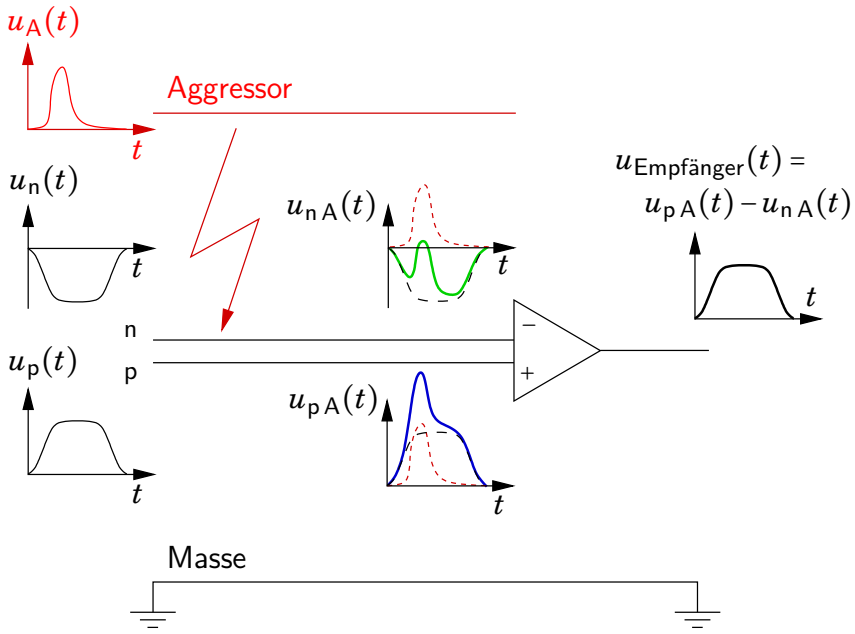


Bild 2.6: Einfluss eines Störsignals $u_A(t)$ auf ein differenzielles Paar. Das Signal $u(t)$ erreicht unverfälscht den Empfänger, wenn das Störsignal in beide Leitungen identisch einkoppelt.

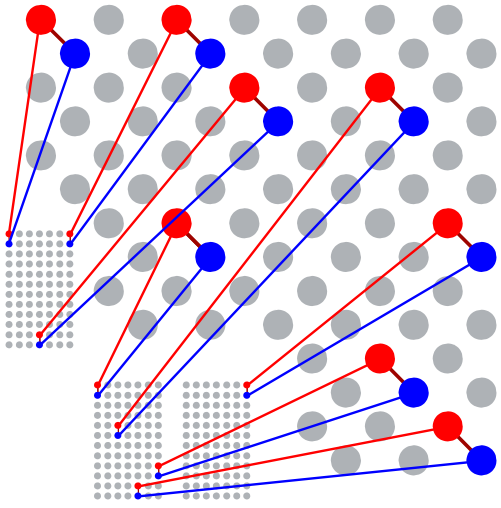


Bild 2.7: Eine Pinzuordnung für differenzielle Signalübertragung.

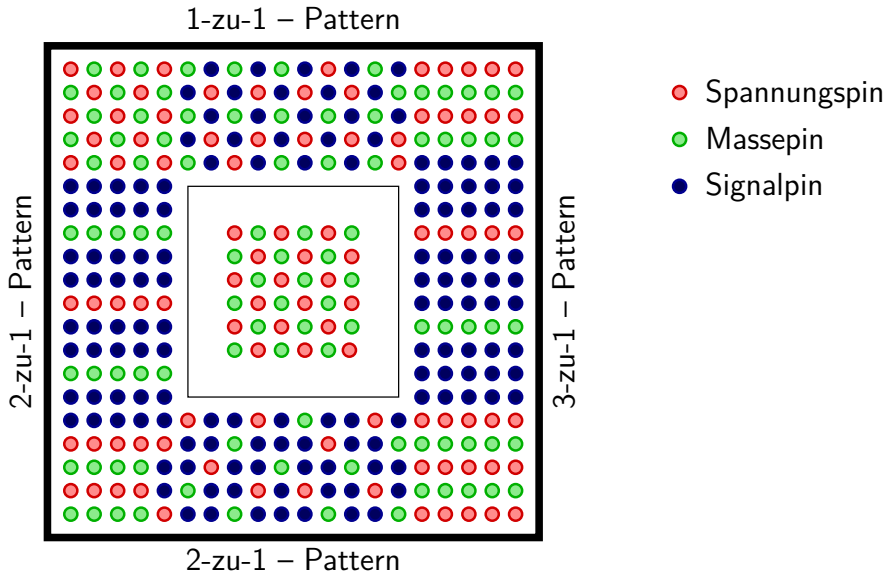


Bild 2.8: Typische Muster (Pattern) für die Anordnung von Signal- und Spannungs-/Massepins.

Regelmäßige geometrische Anordnung von Pins

In elektronischen Geräten muss eine zuverlässige Spannungsversorgung und Schirmung der elektrischen Signale sichergestellt sein. Der entsprechende Nachweis erfordert zeitaufwendige Computersimulationen. Um diesen Aufwand zu minimieren, verwendet man bewährte, regelmäßige Muster (engl. *pin pattern*) für die Anordnung von Spannungs-/Massepins und Signalpins. Eine optimierte Pinzuordnung muss diesen vorgegebenen *Pinpattern* entsprechen. Sechs typische Pattern sind in **Bild 2.8** dargestellt.

Maximale Anzahl Verdrahtungsebenen

Aus wirtschaftlichen und aus technologischen Gründen ist es notwendig, eine maximal erlaubte Anzahl Verdrahtungsebenen festzulegen. Diese ist aus technologischer Sicht eine Randbedingung. Zugleich ist die Anzahl der benötigten Verdrahtungsebenen ein wirtschaftlich begründetes Optimierungsziel. Verbessert man die Verdrahtbarkeit, so dass eine Komponente mit einer Verdrahtungsebene weniger auskommt, verringern sich typischerweise die Herstellungskosten sprunghaft. Oft ist es günstig, ein Design so zu optimieren, dass eine bestimmte Anzahl Verdrahtungsebenen ausreicht und diese gleichzeitig „ausgereizt“ sind.

Hierarchische Gliederung des Layoutentwurfs

Das hierarchische Vorgehen beim Layoutentwurf ist eine entwurfsmethodische Randbedingung, das heißt, sie ist notwendig, um den Layoutentwurf komplexer elektronischer Geräte in praktikabler Zeit zu bewältigen. Mit steigender Integrationsdichte gliedert man elektronische Systeme in immer mehr einzelne, handhabbare Komponenten bzw. Hierarchieebenen. Die Pins stellen dabei den Übergang, also die Schnittstelle zwischen den Hierarchieebenen, dar. Dies bedeutet, dass sich die Anzahl der Pins mit der der benötigten Hierarchieebenen erhöht. Gleichzeitig steigt der Anteil der Netze, die sich über mehr als eine Hierarchieebene erstrecken. Ein Computer mit seinen Hierarchieebenen im Layoutentwurf ist schematisch in **Bild 2.9** dargestellt. **Bild 2.10** zeigt die entsprechende Einteilung des Computers als Graph.

Ziel der Pinzuordnung im hierarchischen Layoutentwurf ist eine optimierte Netzliste, die eine insgesamt bestmögliche Verdrahtbarkeit besitzt. Dazu ist es notwendig, Kompromisse zu finden. Man nimmt also gegebenenfalls in einer oder mehreren Hierarchieebenen Verschlechterungen in Kauf, um global eine bessere Lösung zu erzielen.

2.2 Reale Entwurfsbeispiele der Pinzuordnung

2.2.1 Hierarchieebenen eines Personal Computers

Das Entwurfsbeispiel in diesem Abschnitt (**Bild 2.11**) verdeutlicht, wie die Pinzuordnung die Verdrahtungsgeometrie und damit den Verdrahtungs- und Herstellungsaufwand beeinflusst. Die Pinzuordnungs-Teilaufgaben dieses Beispiels sind die Pinzuordnung der (i) Prozessorpins zu den Pins des *Multi-Chip-Moduls* (MCM), der (ii) MCM-Pins zu den Pins der Speichermodule und die (iii) jeweils identische Pinzuordnung der Pins des Speichermoduls zu den Pins der Speicherchips. Die Teilaufgaben sind in **Bild 2.12** schematisch gezeigt. **Bild 2.13** stellt eine mögliche Pinzuordnung dar. Dazu sind alle Netze durch Luftlinien verdeutlicht. Es ist zu erkennen, dass man die in Bild 2.13 gezeigte Pinzuordnung gut, mit nur wenigen Signalkreuzungen, ähnlich der Draufsicht in **Bild 2.14**, verdrahten kann. Die Verdrahtung der Pinzuordnung aus **Bild 2.15** ist deutlich aufwendiger.

Bild 2.16 verdeutlicht den praktischen Bezug dieses Beispiels. Gezeigt ist eine vergleichbare Anordnung von Bauteilen auf einem kommerziellen Motherboard.

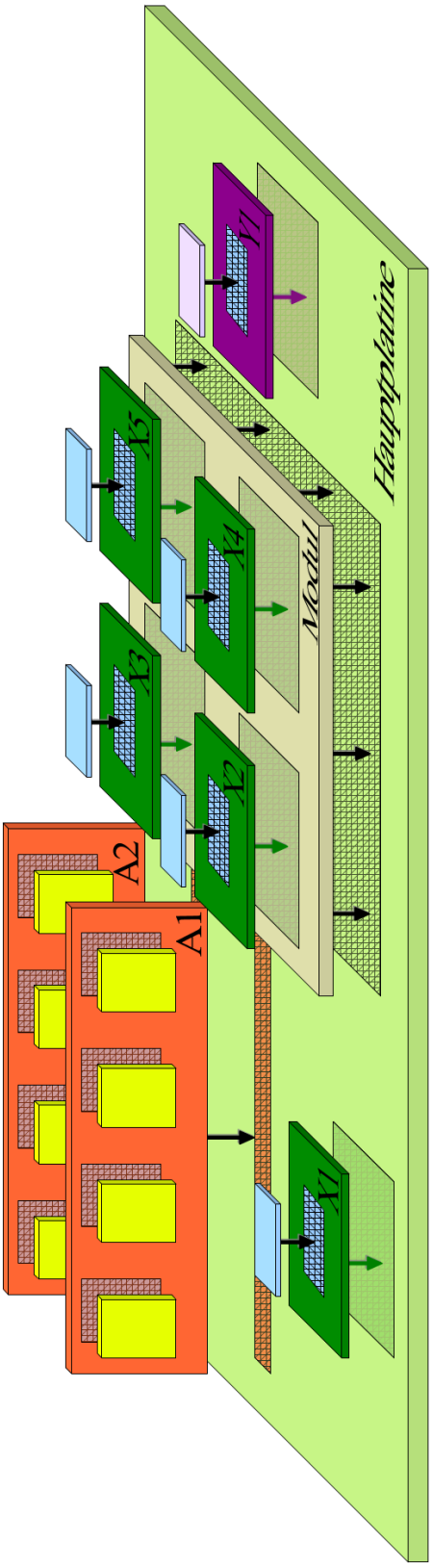


Bild 2.9: Hierarchischer Aufbau eines Computers mit den einzelnen Komponenten.

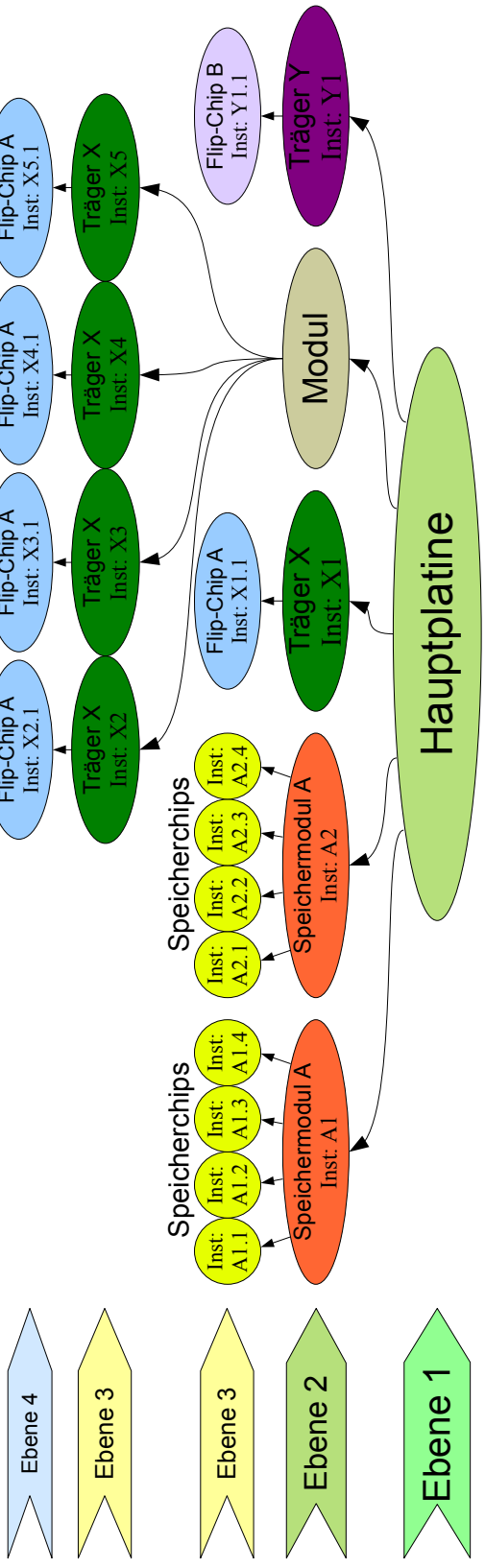


Bild 2.10: Einteilung eines Computers in Hierarchieebenen gemäß Bild 2.9, dargestellt als Graph.

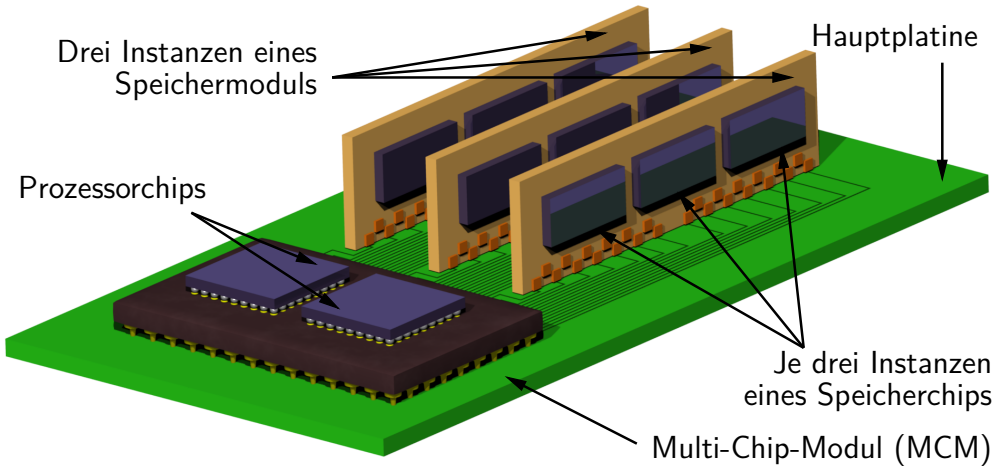


Bild 2.11: Beispiel für ein elektronisches Gerät mit mehreren Hierarchieebenen. Das dargestellte System lässt sich in die folgenden Hierarchieebenen untergliedern: (i) die Hauptplatine mit MCM und drei Speichermodulen, (ii) drei Instanzen eines Speichermoduls mit jeweils drei Speicherchips und (iii) ein MCM mit zwei Prozessorchips.

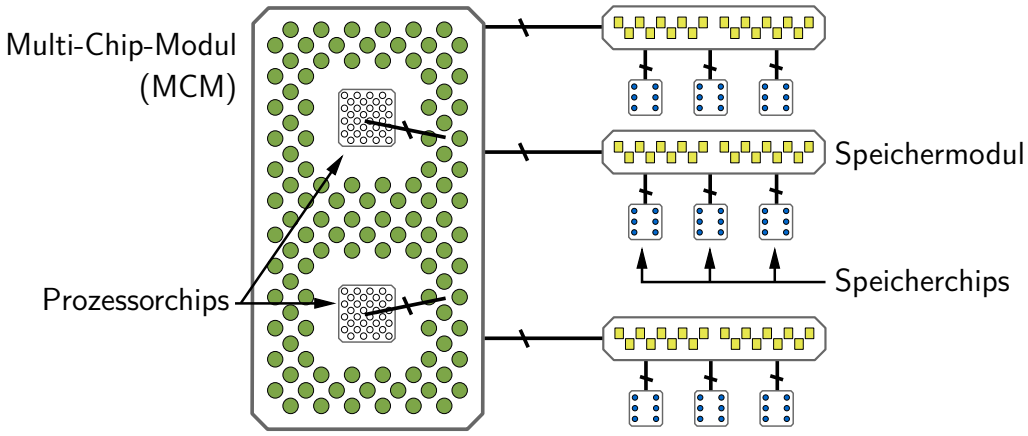


Bild 2.12: Blockdiagramm mit Anschlussflächen für das Beispiel in Bild 2.11. Für jeden der dargestellten *Busse* ( ) muss eine detaillierte Pinzuordnung festgelegt werden. Eine Randbedingung ist, dass die Speichermodule identische Pinzuordnungen haben müssen, weil sie Instanzen der gleichen Komponente sind.

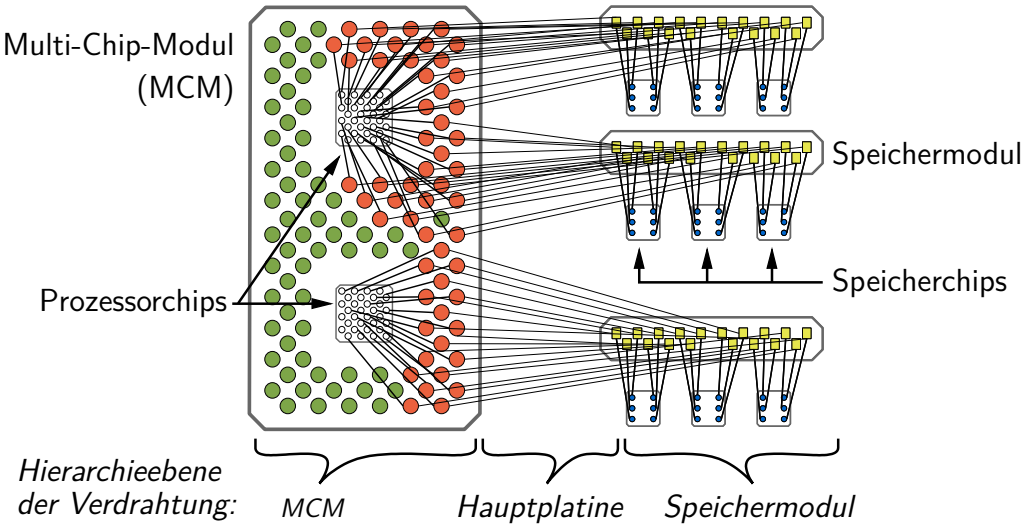


Bild 2.13: Darstellung einer möglichen günstigen Pinzuordnung für alle Netze der Busse aus dem Beispiel in Bild 2.11.

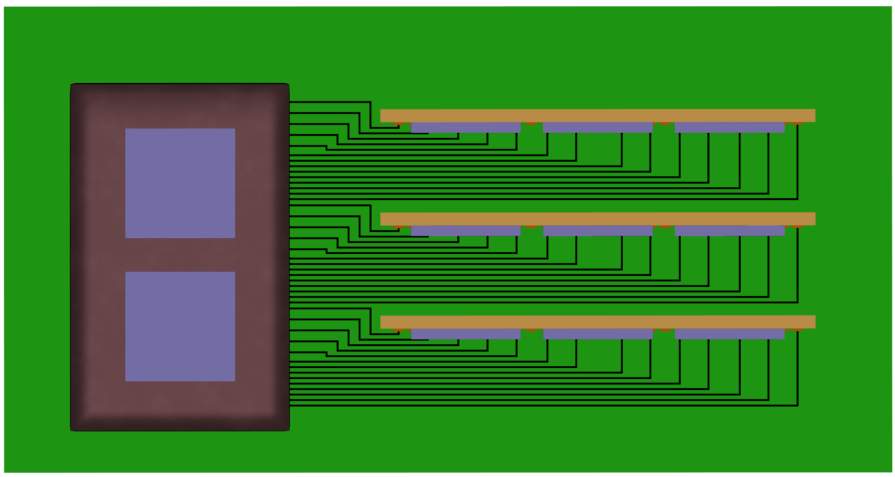


Bild 2.14: Draufsicht auf die oberste Verdrahtungsebene einer optimierten Verdrahtungsgeometrie für das Beispiel in Bild 2.11.

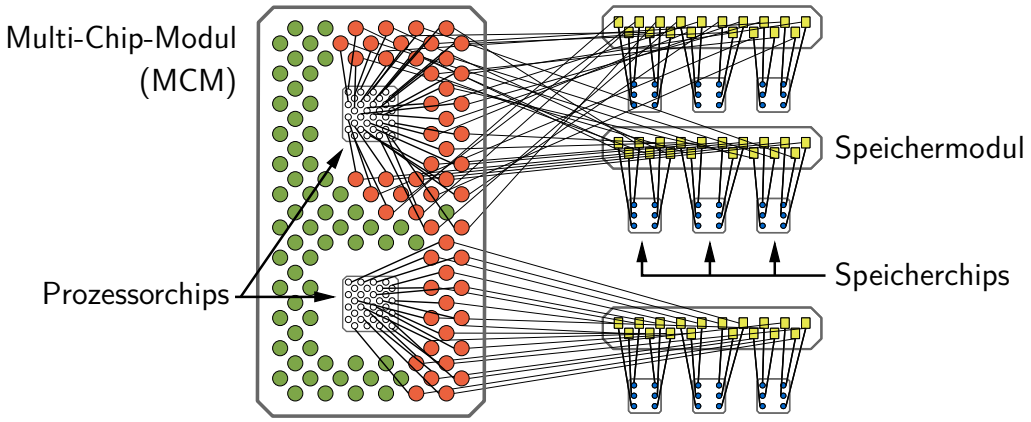


Bild 2.15: Darstellung einer ungünstigen Pinzuordnung für die Netze der beiden oberen Speichermodule für das Beispiel in Bild 2.11.

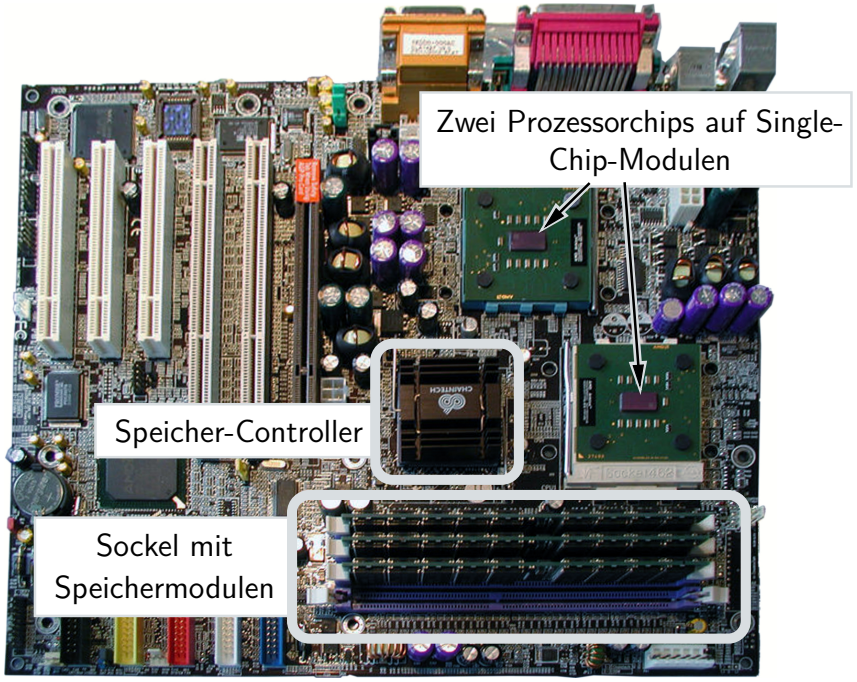


Bild 2.16: Motherboard für zwei Prozessoren ähnlich dem schematischen Beispiel in Bild 2.11. Die beiden Prozessorchips sitzen jedoch nicht auf einem MCM, sondern sind auf zwei getrennten Single-Chip-Modulen untergebracht.

Es unterscheidet sich von dem schematischen Beispiel lediglich dadurch, dass die beiden Prozessoren nicht zusammen auf einem Multi-Chip-Modul untergebracht wurden. Ferner sind die Prozessoren nicht direkt mit den Speichermodulen verbunden, sondern kommunizieren über einen Bus via Speichercontroller (Memory Control Hub) mit dem Speicher.

2.2.2 Multi-Chip-Module auf Hauptplatine

Das zweite Entwurfsbeispiel (**Bild 2.17**) zeigt Entwurfsdaten einer Hauptplatine. Dieses Design spiegelt typische Merkmale praktischer Layoutaufgaben wider. Es gibt eine kleine Anzahl (hier zwei) zentraler Komponenten, die eine große Anzahl (mehrere Tausend) Pinanschlüsse für ihre Peripherie haben. Die zentralen Komponenten stellen selbst wiederum ein komplexes Layout dar (**Bild 2.18**) und erfordern einen hierarchischen Layoutentwurf. Etwa 95 % aller Signalnetze sind in einer Hierarchieebene Zweipinnetze, die für die Datenübertragung bei hohen Frequenzen geeignet sind. Signalnetze mit hohen Anforderungen an die Signalqualität sind als differenzielle Leitungspaare ausgeführt. Die Spannungsversorgung ist in Verdrahtungsebenen unabhängig von den Signalverdrahtungsebenen realisiert. Die Pinzuordnungs-Optimierung der Signalnetze ist deswegen gut von der Verdrahtung der Spannungsversorgung entkoppelt.

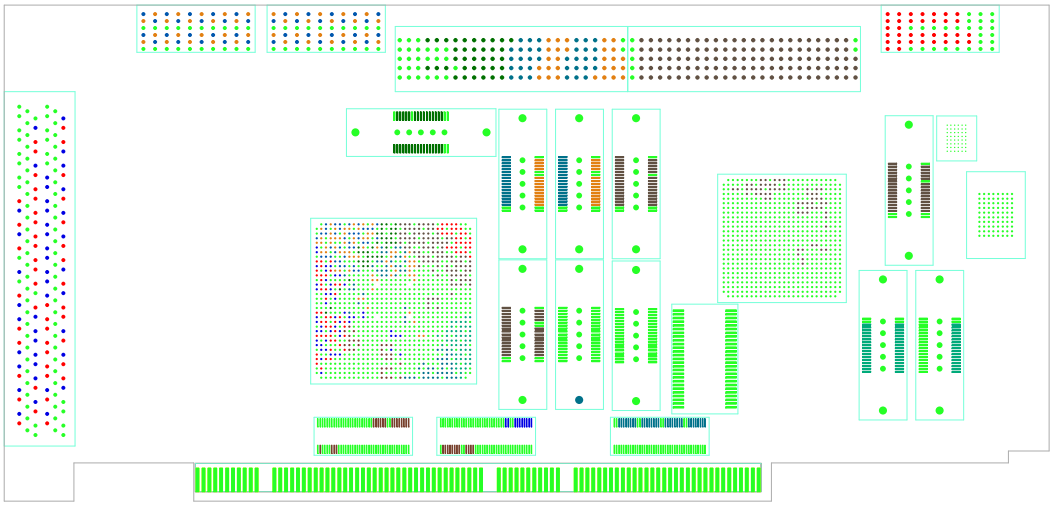
2.3 Einteilung von Algorithmen der Pinzuordnung

Pinzuordnungs-Algorithmen lassen sich nach mehreren Aspekten unterscheiden. Wesentliche Unterscheidungskriterien sind die Phasen des Layoutentwurfs, in der sie eingesetzt werden (siehe Abschnitt 2.3.1) und die verwendeten Bewertungskriterien und Optimierungsverfahren (siehe Abschnitt 2.3.2).

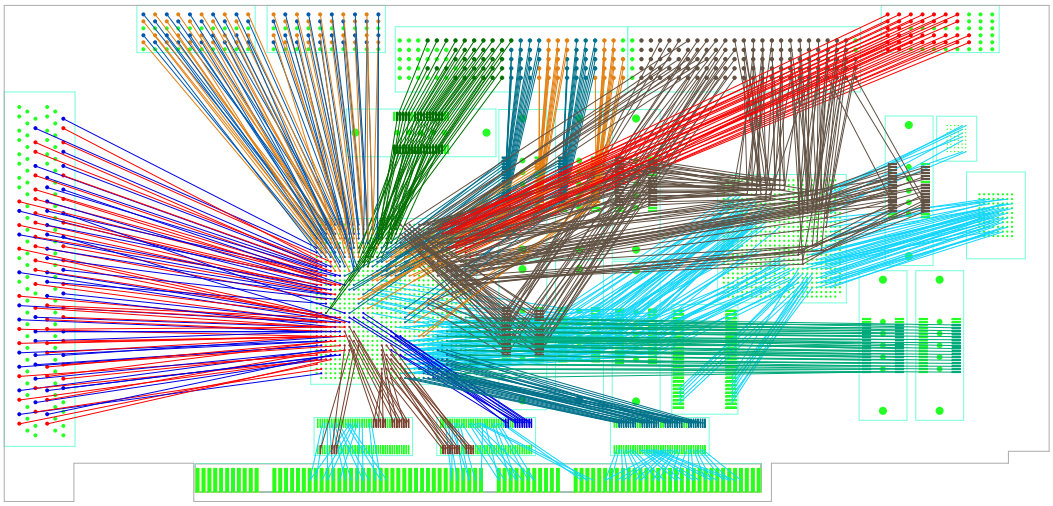
2.3.1 Klassifikation nach der Einordnung in den Layoutentwurf

Anhand der Einordnung in den Layoutentwurf kann man Pinzuordnungs-Algorithmen in die folgenden Gruppen einteilen:

(1) Vor der Bauelementeplatzierung,
(2) nach der Bauelementeplatzierung und vor der Globalverdrahtung,
(3) während der Globalverdrahtung und
(4) während der Feinverdrahtung.

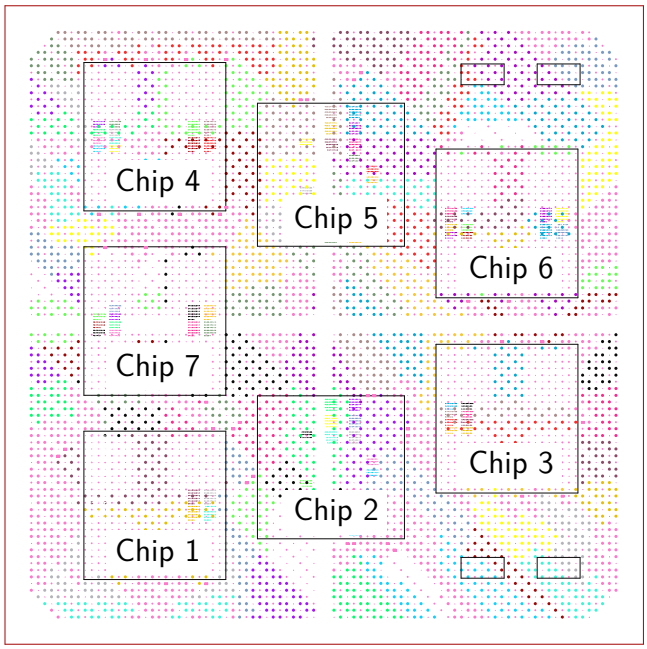


(a)

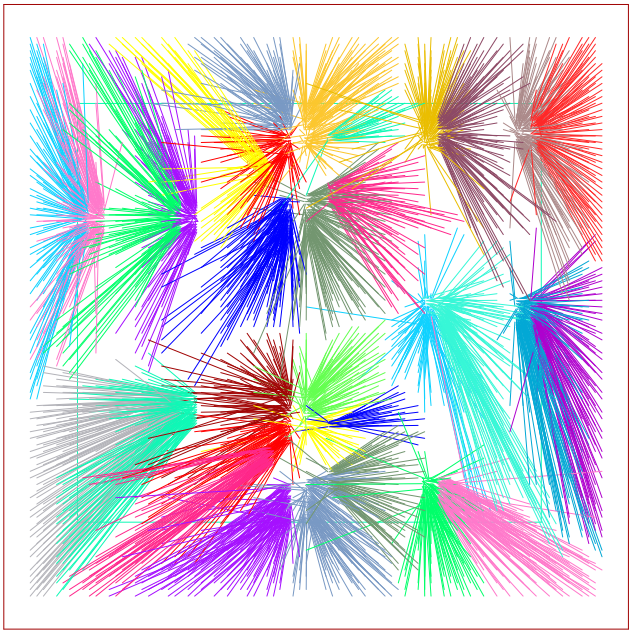


(b)

Bild 2.17: Entwurfsdaten einer realen Hauptplatine. (a) Lage und Anschlussflächen der Bauteile auf der Hauptplatine, (b) Darstellung der Signalnetzliste durch Luftlinien.



(a)



(b)

Bild 2.18: Reales Multi-Chip-Modul, ähnlich wie es auf dem linken quadratischen Sockel in Bild 2.17 verbaut wird. Dieses Multi-Chip-Modul hat 2.930 Signalpins und trägt sieben Prozessorchips. (a) Lage der Signalpins auf der Unterseite des Multi-Chip-Moduls und der Prozessorchips auf der Oberseite, (b) Darstellung der Off-MCM-Signalnetze durch Luftlinien.

Pinzuordnungs-Optimierung vor der Bauelementeplatzierung (1) basiert zum einen auf Erfahrungswerten von Entwicklern, die sich in zahlreichen Layoutentwürfen intuitive Kenntnisse über günstige Pinbelegungen angeeignet haben. Erfahrene Entwickler sind beispielsweise allein anhand der Systemstruktur in der Lage, die Pinzuordnung grob zu planen. Auch kann man eine Pinbelegung bereits vor der Platzierung von Bauelementen für eine gute „Ausfächerbarkeit“ optimieren.

Steht die Platzierung der Bauelemente nach einer Optimierung fest (2), eignen sich Methoden der Verdrahtbarkeitsvorhersage (siehe Abschnitt 2.4), um Pinzuordnungen zu bewerten und zu optimieren. Dazu bildet man vereinfacht das prinzipielle Verhalten der später verwendeten Global- und Feinverdrahtungsalgorithmen nach, um die Qualität des endgültigen Layouts vorherzusagen.

Die Optimierung der Pinzuordnung lässt sich auch vollständig in Verdrahtungsalgorithmen integrieren (3), (4). In diesen späten Phasen des Layoutentwurfs stehen vergleichsweise präzise und verlässliche Informationen zur Verfügung, so dass zum einen die Einhaltung von vielen Randbedingungen (Kanalkapazitäten, Verdrahtungslängen usw.) sicher gestellt werden kann und zum anderen eine detaillierte Bewertung der Verdrahtbarkeit und Layoutqualität (benötigte Verdrahtungslagen, Übertragungsraten usw.) möglich ist. Die umfassende Auswertung der präzisierten Informationen ist jedoch zeitaufwendiger als das Anwenden der Pinzuordnungs-Algorithmen vor der Verdrahtung und nach der Bauelementeplatzierung.

2.3.2 Klassifikation nach Optimierungsverfahren

Die Pinzuordnungs-Algorithmen lassen sich außerdem anhand ihrer Optimierungsverfahren und Bewertungskriterien unterteilen. Beide Klassifizierungen sind eng miteinander verbunden, da bestimmte Modellierungen des Optimierungsproblems für spezielle Optimierungsziele günstiger sind. Gängig für die Pinzuordnung sind Optimierungsmethoden aus den folgenden Gruppen:

(1) Heuristische topologische Optimierung,
(2) heuristische oder analytische Verfahren basierend auf Global- und Feinverdrahtungsalgorithmen,
(3) analytische kraftgerichtete Optimierung.

Metaheuristiken, wie zum Beispiel Schwarmalgorithmen [6], Simulated Annealing [7] und evolutionäre Algorithmen [8] haben bislang keine Bedeutung für

die Pinzuordnungs-Optimierung. Die gängigen Bewertungskriterien (Verdrahtungslänge, Kreuzungsfreiheit, Verdrahtungsdichte) für die Pinzuordnungs-Optimierung lassen sich mit den oben genannten Verfahren effizienter optimieren. Metaheuristiken haben demgegenüber den Vorteil, dass sie beliebige Kostenfunktionen erlauben und Randbedingungen sehr flexibel berücksichtigen. Bisher fehlen jedoch entsprechende detaillierte Kostenfunktionen, die die Verdrahtbarkeit einer Pinzuordnung im Detail abbilden. In der vorliegenden Arbeit wird eine solche Bewertungsmethode erstmals entwickelt.

2.3.3 Zusammenfassung

Für die Pinzuordnung in frühen Entwurfsphasen eignen sich vorwiegend heuristische Algorithmen, die kurze Laufzeiten haben und die wichtigsten Aspekte der Verdrahtbarkeit (Verdrahtungslänge und Signalkreuzungen) optimieren. Außerdem eignen sich lineare Optimierung und quadratische Platzierung (kraftgerichtete Platzierung), um die Verdrahtungslänge zu minimieren. In späteren Entwurfsphasen kombiniert man die Pinzuordnung darüber hinaus mit aufwendigeren Optimierungsverfahren (Globalverdrahtungsverfahren), um die lokale Verdrahtungsdichte in die Optimierung mit einzubeziehen.

Es existiert jedoch kein Pinzuordnungs-Algorithmus, der in einer frühen Entwurfsphase eine detaillierte Kostenfunktion verwendet, die die verschiedenen Aspekte der Verdrahtbarkeit zusammenfasst.

2.4 Verdrahtbarkeitsvorhersage

Der Vorhersage der Verdrahtbarkeit kommt, wie bereits erläutert, eine große Bedeutung zu, denn je genauer diese erfolgt, umso früher können schlechte Zwischenlösungen ausgeschlossen werden. Dadurch lassen sich die guten Lösungen sicher identifizieren, Entwurfszyklen verkürzen, bessere Ergebnisse erzielen und schließlich Kosten einsparen.

Das exakte Messen der Verdrahtbarkeit ist nur möglich, indem man die Verdrahtungsgeometrie vollständig ermittelt (Feinverdrahtung) und anschließend ihre Eigenschaften bewertet. Wesentliche Aspekte, die in dieses „nachträgliche Bewerten“ der Verdrahtbarkeit einfließen, sind:

- Der Anteil der gültig verdrahteten Netze (engl. *completion*),

- die Gesamtverdrahtungslängen bzw. -fläche,
- die Verdrahtungslänge und Signallaufzeiten *kritischer Pfade*,
- *Signal Skew*,
- die Anzahl Vias
- Noise und Übersprechen,
- die benötigte Laufzeit der Verdrahtungsalgorithmen.

Die Feinverdrahtung zu bestimmen und anschließend die Verdrahtbarkeit zu messen, ist für Optimierungsschritte zu zeitaufwendig. Deswegen existieren zahlreiche Methoden, um die Verdrahtbarkeit deutlich schneller vorherzusagen. In den folgenden Abschnitten 2.4.1 bis 2.4.3 sind die Grundlagen dafür zusammengefasst.

2.4.1 Definitionen

Die *Verdrahtbarkeit* ist aus Sicht der Entwurfsautomatisierung und der vorliegenden Arbeit ein *quantitativer Wert* (auch *Verdrahtbarkeitsvorhersage*), der die Güte des späteren Verdrahtungsergebnisses prophezeit. Diesen Wert muss man deutlich schneller als die tatsächliche Verdrahtung ermitteln. Deswegen beruht er immer auf Vereinfachungen.

Der Verdrahtbarkeitswert spiegelt die *Erfolgswahrscheinlichkeit* der späteren Verdrahtung eines Designs oder Netzes wieder. Zugleich gibt er Auskunft über die *erwartete Qualität* des gefundenen Verdrahtungsergebnisses. Der Verdrahtbarkeitswert muss nicht notwendigerweise einen absoluten Bezug besitzen. Es ist ausreichend, wenn der Wert den Vergleich ähnlicher Layouts ermöglicht.

Die Verdrahtbarkeit wird häufig bestimmt, indem man zuerst mit Methoden der *Verdrahtungsvorhersage* geometrische Eigenschaften bzw. die komplette Geometrie der späteren Verdrahtung prophezeit. Diese geometrischen Vorhersagen dienen dann als Grundlage für die Verdrahtbarkeitsvorhersage. Typische Kriterien dafür sind geschätzte Verdrahtungslängen, die geschätzte Anzahl Signalkreuzungen und die geschätzte Verdrahtungsdichte sowie -auslastung.

2.4.2 Vorhersagegenauigkeit und zeitlicher Rechenaufwand

Optimierungsprozesse müssen stets sehr viele Lösungsvarianten anhand ihrer Verdrahtbarkeit bewerten. Je nach verfügbaren Eingabeinformationen, erforderlicher *Vorhersagegenauigkeit* und der verfügbaren Zeit, schätzt man die Verdrahtbarkeit

anhand von Vorhersagen unterschiedlicher Genauigkeit ab. Die Verdrahtbarkeitsvorhersage ist also stets ein Kompromiss aus Rechenzeit und *Genauigkeit* (**Bild 2.19**). In den verschiedenen Entwurfsphasen sind folglich unterschiedliche Schätzmethoden besonders geeignet, denn die Eingabeinformationen dürfen bezüglich ihrer Auflösung und Verlässlichkeit weder über- noch unterbewertet werden. Für eine bestimmte Verlässlichkeit der Eingabeinformationen können die Schätzungen bestenfalls nur eine entsprechende Vorhersagegenauigkeit erreichen. Ist diese Genauigkeit erreicht, kann unabhängig vom aufgebrachten Aufwand unmöglich eine weitere Verbesserung der Genauigkeit erreicht werden. Sind zum Beispiel die Zellen eines Schaltkreises global platziert (die detaillierte Platzierung steht aber noch aus), dann ist die Auflösung der Platzierungsinformationen gering. Die Verlässlichkeit dieser Daten kann aber trotzdem sehr hoch sein. Dies ist der Fall, wenn die globale Platzierung nicht mehr verändert wird. In dieser Situation ist es unangemessen, bei der Verdrahtungsvorhersage exakte Positionen der Zellen vorauszusetzen. Stattdessen sollte man eine grobe Verdrahtungsvorhersage erzeugen, die der Genauigkeit (Kombination aus Auflösung und Verlässlichkeit) der Platzierungsdaten entspricht.

2.4.3 Methoden der Verdrahtbarkeitsvorhersage

Die Methoden der Verdrahtungsvorhersage können, wie in **Bild 2.20** gezeigt, in sechs Klassen eingeteilt werden. Sie stellen jeweils einen anderen Kompromiss aus Rechenaufwand und Vorhersagegenauigkeit dar. Außerdem unterscheiden sie sich in den benötigten Eingabedaten. In den folgenden Abschnitten wird auf jede Klasse eingegangen.

Komplexitätsanalyse

Entwurfsschritte:	Logiksynthese
Auflösung:	lokal
Rechenaufwand:	O(Anzahl Komponenten^3)
Eingabedaten:	Netzliste
Ausgabedaten:	Maßzahl für Vernetzungsgrad bzw. Partitionierbarkeit
Besonderheiten:	vollkommen unabhängig von der Layoutgeometrie

Die Komplexitätsanalyse kommt als einzige Methode der Verdrahtungsvorhersage ohne jegliche geometrische Informationen aus. Sie benötigt als Eingabedaten

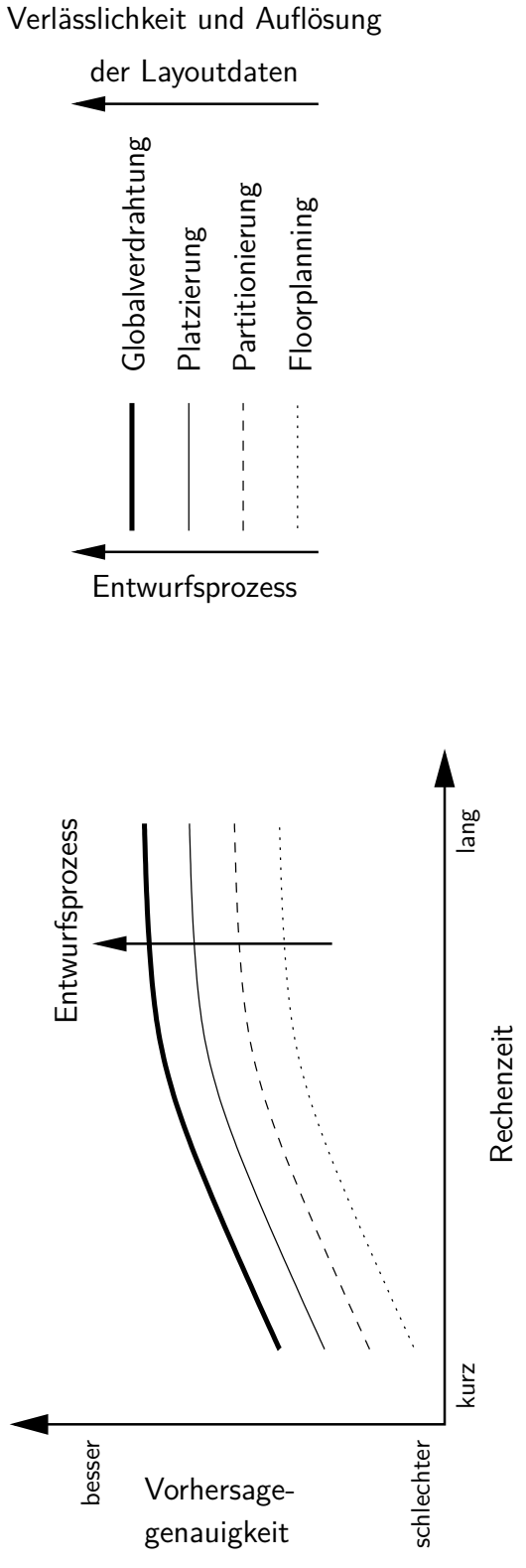


Bild 2.19: Qualitative Darstellung des Kompromisses zwischen aufgebrachter Rechenzeit und der Vorhersagegenauigkeit. Die erreichbare Vorhersagegenauigkeit ist begrenzt durch die *Verlässlichkeit* und *Auflösung* der Eingabedaten. Zudem hängt sie von der aufgewendeten Rechenzeit ab.

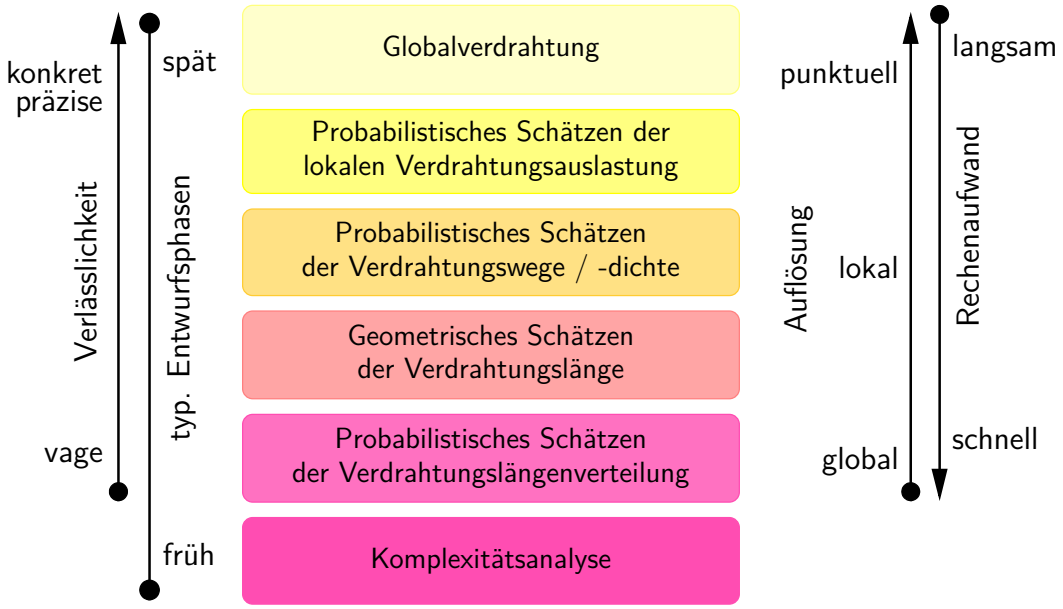


Bild 2.20: Klassifikation der Methoden für die Verdrahtbarkeitsvorhersage. Je nach Entwurfsphase weisen die Methoden eine unterschiedliche Auflösung, Verlässlichkeit und damit Genauigkeit auf und benötigen unterschiedlich viel Rechenaufwand. Die Pfeile Auflösung, Verlässlichkeit und Rechenaufwand zeigen jeweils in die Richtung der bevorzugten Eigenschaft.

ausschließlich die Netzliste einer Schaltung. Damit zeichnet sie sich für die allerersten Entwurfsschritte wie die Logiksynthese aus.

Für die Komplexitätsanalyse wird die Schaltung durch einen Graphen abgebildet. Die Komponenten der Schaltung stellt man durch Knoten und die Netze durch Kanten dar (**Bild 2.21**). Als Verdrahtbarkeitsbewertung dienen verschiedene Eigenschaften dieses Graphen, zu denen die Summe aller *minimalen Schnitte* (engl. *sum of all-pairs min-cut*, SAPMC) [9 bis 12], Adhäsion (Resistenz gegen Zerfallen beim Entfernen von Kanten, engl. *adhesion*), Kohäsion (Resistenz gegen Zerfallen beim Entfernen von Knoten, engl. *structural cohesion* oder *cohesiveness*), Dichte, Grad, Betweenness aller Knoten, Closeness aller Knoten und die Zentralität aller Knoten [13, 14] gehören. Alle diese Werte spiegeln die Partitionierbarkeit und Verdrahtbarkeit der Schaltung wider. Bild 2.21 zeigt zwei logisch äquivalente Schaltungen, deren SAPMC-Wert sich unterscheidet, das heißt, die beiden Schaltungen sind unterschiedlich gut verdrahtbar.

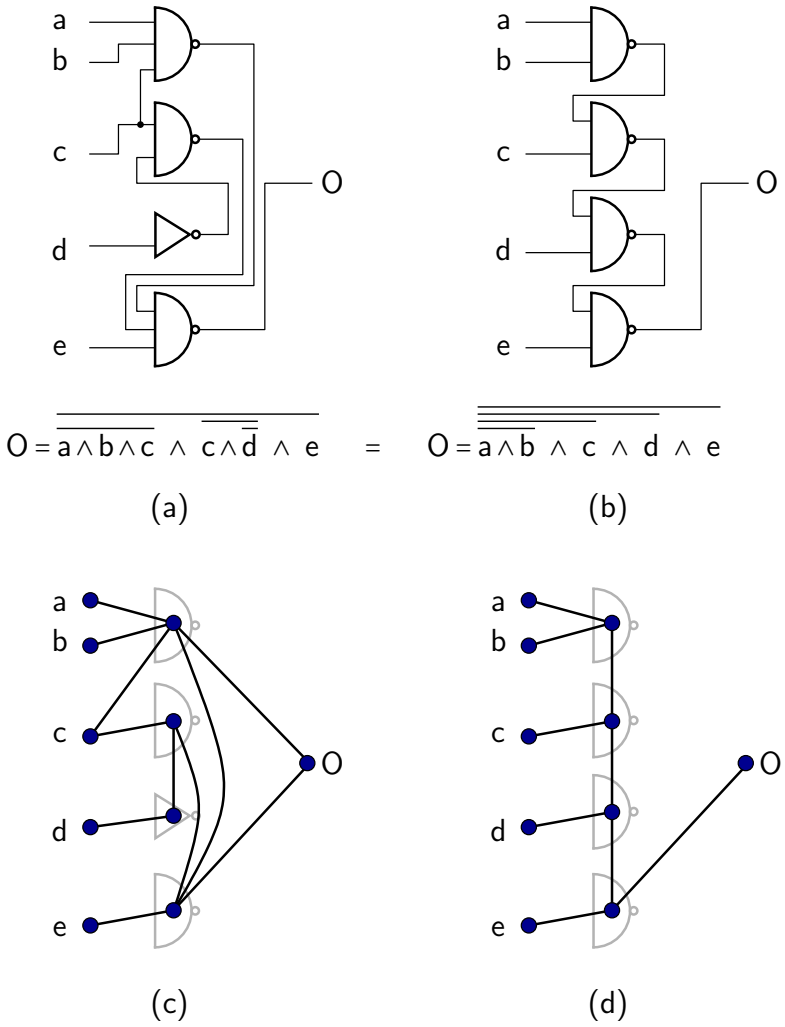


Bild 2.21: Die beiden Schaltungen (a) und (b) sind logisch äquivalent, aber unterschiedlich stark vernetzt. Schaltung (b) hat einen geringeren Vernetzungsgrad und ist deswegen besser verdrahtbar. Die Teilbilder (c) und (d) zeigen jeweils die Graphendarstellung der Schaltungen (a) und (b), die der Komplexitätsanalyse zugrunde liegen [15, 16].

Probabilistisches Schätzen der Verdrahtungslängenverteilung

Entwurfsschritte:	Planung zukünftiger Technologie, Logiksynthese
Auflösung:	global
Rechenaufwand:	minimal
Eingabedaten:	Chipgeometrie, Schaltungstyp, Anzahl Gatter
Ausgabedaten:	Verdrahtungslängenverteilung
Besonderheiten:	empirischer Zusammenhang

Rent's Rule [17] beschreibt den Zusammenhang zwischen der Anzahl der Gatter und der Anzahl der Pinanschlüsse in realen Schaltungen. Basierend auf dieser *empirischen* Regel lässt sich durch *probabilistische* (wahrscheinlichkeitstheoretische) Überlegungen und einfache Annahmen eine Verteilung der Verdrahtungslängen der Netze des Schaltkreises berechnen [18 bis 21].

Prinzipiell wird dazu angenommen, dass man die Gatter eines Schaltkreises gut hierarchisch platziert. Hierarchisch bedeutet, dass die Schaltung zunächst zu partitionieren ist. Mithilfe von Rent's Rule wird für jede dieser Partitionen die Anzahl ihrer Außenanschlüsse vorhergesagt. Gibt man dazu eine Chip-Grundfläche vor, lässt sich aus den Anschlussanzahlen eine Verteilung der Längen aller Netze ableiten.

Diese Methode eignet sich, um ausgehend von Erfahrungen, die anhand aktueller Schaltungen gesammelt wurden, auf die Eigenschaften zukünftiger ähnlicher Schaltungen zu schließen. Eingesetzt werden diese Abschätzungen in frühen Entwurfsphasen, vor der Partitionierung, und für das Formulieren der Anforderungen an zukünftige Herstellungstechnologien.

Geometrisches Schätzen der Verdrahtungslänge

Entwurfsschritte:	alle ab Partitionierung
Auflösung:	global–lokal
Rechenaufwand:	O(Anzahl Netze)
Eingabedaten:	Netzliste und Pinpositionen
Ausgabedaten:	individuelle Verdrahtungslängen
Besonderheiten:	– –

Geometrische Abstände zwischen Pins sind das am meisten ausgewertete Kriterium, um die spätere Verdrahtungslänge abzuschätzen und die Verdrahtbarkeit zu

bewerten. Aus den Pinabständen aller einzelnen Netze kann die Verteilung der Verdrahtungslängen berechnen werden. Außerdem lassen sich Signalverzögerungen kritischer Pfade bewerten. Die Summe bzw. der Mittelwert aller geschätzten Verdrahtungslängen ist proportional zur mittleren Verdrahtungsdichte.

Individuelle Netzlängen

Die geschätzte Verdrahtungslänge (geschätzte *Netzlänge*) für ein individuelles Netz kann anhand der Bauelemente- oder Pinpositionen geschätzt werden. Zwei grundlegende Ansätze existieren. Erstens kann man den Abstand zwischen Pins mit verschiedenen Metriken bestimmen (siehe Abschnitt 3.2.2) und als geschätzte Netzlänge verwenden. Zweitens ist es möglich, einfache Vorhersagen über den Verdrahtungsweg aufzustellen (zum Beispiel minimale rechtwinklige Steinerbäume und Spannbäume) und daraus die Verdrahtungslänge abzuschätzen.

Die individuellen Verdrahtungslängen liefern sehr gute Anhaltspunkte über das Einhalten elektrischer Randbedingungen und maximaler Signallaufzeiten.

Mittlere Netzlänge

Die mittlere Netzlänge wird als arithmetisches Mittel, entweder aus der Verteilung der Netzlängen oder aus allen individuellen Netzlängen, berechnet. Sie liefert einen Anhaltspunkt über die notwendige Gesamtlänge der Verdrahtung.

Hervorzuheben ist, dass die mittlere Netzlänge zwar proportional zur Gesamtverdrahtungsdichte ist, aber keinerlei Bezug zur lokalen Verdrahtungsdichte hat. Oft sind Layoutanordnungen mit der minimalen Gesamtverdrahtungslänge schlecht verdrahtbar, weil sehr hohe lokale Verdrahtungsdichten erreicht werden. Erfahrungsgemäß lässt sich die Verdrahtbarkeit deutlich verbessern, wenn man ein geringfügiges Erhöhen der Gesamtverdrahtungslänge für ein deutliches Verringern der maximalen lokalen Verdrahtungsdichte in Kauf nimmt.

Netzlängenabgleich

Überträgt man einen Datenstrom von einer sendenden Komponente zu einem Empfänger über mehrere parallele Leitungen/Netze (*Bus*), dann dürfen sich die Signalverzögerungen der einzelnen Leitungen typischerweise nur geringfügig unterscheiden. Die Verdrahtungslängen innerhalb eines Busses müssen also, bis auf

eine vorgegebene Toleranz, gleich lang sein (*Netzlängenabgleich*). Die Verdrahtungslänge, die notwendig ist, um diesen Abgleich zu realisieren, kann anhand der individuellen Netzlängen abgeschätzt werden. In Summe mit der mittleren Netzlänge des Busses bzw. im Verhältnis zur mittleren Netzlänge des Busses ergibt sich so ein Bewertungskriterium für die Verdrahtbarkeit.

Probabilistisches Schätzen der Verdrahtungswege, -dichten und -auslastung

Entwurfsschritte:	alle ab Partitionierung
Auflösung:	lokal–punktuell
Rechenaufwand:	O(Anzahl Netze)
Eingabedaten:	Netzliste und Pinpositionen
Ausgabedaten:	Verdrahtungsdichte
Besonderheiten:	– –

Für die probabilistische Verdrahtungsvorhersage werden *Verdrahtungsdichteverteilungen* (siehe Abschnitt 3.2.4) für die einzelnen Netze angenommen. Diese Dichteverteilungen spiegeln vereinfacht das Verhalten der Verdrahtungsalgorithmen und die von ihnen erzeugten Verdrahtungswege wider. Die Verdrahtungsdichte des Gesamtergebnisses berechnet man durch Superposition der einzelnen Dichteverteilungen. Aus dieser Vorhersage der Verdrahtungsgeometrie werden in einem zweiten Schritt Kennzahlen abgeleitet, die als Verdrahtbarkeitsvorhersage dienen. Solche Kennzahlen sind zum Beispiel die mittlere sowie die maximale Verdrahtungsdichte und die Varianz der geschätzten Gesamtverdrahtungsdichte.

Sind die lokal verfügbaren *Verdrahtungsressourcen* bekannt, kann man aus der Verdrahtungsdichte die *Verdrahtungsauslastung* berechnen. Außerdem können dann Hindernisse für die Verdrahtung in die Gestaltung der zugrunde liegenden Dichteverteilungen individuell einfließen.

Globalverdrahtung

Entwurfsschritte:	alle ab Partitionierung
Auflösung:	lokal–punktuell
Rechenaufwand:	sehr viele Varianten
Eingabedaten:	Netzliste, Pinpositionen und Verdrahtungsressourcen
Ausgabedaten:	Verdrahtungsdichte, individuelle Verdrahtungslängen
Besonderheiten:	Netze beeinflussen sich gegenseitig

Die Globalverdrahtung umfasst eine sehr große Menge von Algorithmen. Sie reichen von relativ einfachen bis hin zu aufwendigen Algorithmen, die „ausgeklügelte“ Strategien verfolgen. Alle zeichnen sich, im Gegensatz zu den obigen Methoden, dadurch aus, dass die gegenseitigen Abhängigkeiten der Verdrahtungswege von Netzen berücksichtigt werden. Das setzt voraus, dass dem Globalverdrahtungsalgorithmus stets die lokalen Verdrahtungsressourcen bekannt sind. Diese Ressourcen hängen von der Herstellungstechnologie ab und werden oft als Anzahl der *Verdrahtungssegmente* angegeben, die in einer bestimmten Verdrahtungsregion maximal untergebracht werden können. Gleichzeitig ermöglicht die Globalverdrahtung das Berücksichtigen vieler Randbedingungen, wie maximal erlaubte Signallaufzeiten und weitere technologische Parameter.

Manuelle optische Bewertung

Entwurfsschritte:	alle
Auflösung:	global–punktuell
Rechenaufwand:	– –
Eingabedaten:	graphisch aufbereitete Entwurfsdaten
Ausgabedaten:	Qualitätseinschätzung und Verbesserungsvorschläge
Besonderheiten:	vielseitig, subjektiv, komplexe Mustererkennung möglich

Diese Bewertungsmethode ist eine Besonderheit, weil sie nicht automatisierbar ist. Dennoch ist sie von großer Bedeutung in vielen Entwurfsschritten, weil Entwickler auf diese Weise ihr Expertenwissen einbringen. Der Mensch verfügt über herausragende Fähigkeiten bei der Mustererkennung. Er ist extrem gut in der Lage, Anordnungen und Strukturen, die beispielsweise ein gutes Layout kennzeichnen, wiederzuerkennen. Der Nachteil dieser Bewertungsmethode ist, dass sie subjektiv, nicht reproduzierbar und nicht automatisierbar ist.

Kapitel 3

Stand der Technik

Dieses Kapitel stellt zunächst in Abschnitt 3.1 die aktuellen Methoden für das Optimieren der Pinzuordnung vor. Anschließend sind Methoden der Verdrahtbarkeitsvorhersage übersichtlich zusammengestellt. Diese Übersicht bildet eine Grundlage für Kapitel 6, in dem geeignete Methoden ausgewählt und auf die Pinzuordnung übertragen werden. Das vorliegende Kapitel gibt gleichzeitig eine Literaturübersicht und schafft Grundlagen für die Untersuchungen in der vorliegenden Arbeit.

3.1 Pinzuordnung

Die Algorithmen der Pinzuordnung kann man anhand der Einordnung in die Schritte des Layoutentwurfs und der verwendeten Optimierungsverfahren klassifizieren. Die verwendeten Verfahren hängen wiederum eng mit den angestrebten Optimierungszielen zusammen. Eine Klassifizierung nach Zielen ist deswegen nicht gesondert angegeben.

3.1.1 Einordnung in den Layoutentwurf

Die Pinzuordnung ist eng mit der Platzierung und der Verdrahtung verknüpft. Das spiegelt sich in der Klassifikation der Methoden anhand ihrer Einordnung in den Layoutentwurf wider:

(1) Floorplanning/Platzierung und Pinzuordnung sind in einem Entwurfsschritt zusammengefasst.

(2) Die Pinzuordnung ist in zwei eigenständige Schritte aufgeteilt, einen Schritt vor der Platzierung und einen vor der Verdrahtung.
(3) Verdrahtung und Pinzuordnung sind in einem Entwurfsschritt zusammengefasst.

Die Arbeit in [22] gehört zur ersten Gruppe und beschreibt eine iterative hierarchische Methode zum Platzieren und gleichzeitigem Festlegen der Pinzuordnung. Dabei wechseln sich Floorplanning- und Pinzuordnungs-Schritte wiederholt ab. Der Detailgrad für das Floorplanning wird bei jeder Wiederholung verfeinert, so dass man die gesamte Schaltung hierarchisch platzieren kann. Die Veröffentlichungen in [23, 24] beschreiben, wie sich die Pinzuordnung in die quadratische Platzierung integrieren lässt. Alle veröffentlichten Arbeiten, die in die erste Gruppe gehören, können nur die Pins behandeln, die auf dem Rand von Bauelementen/Blöcken in einer Reihe liegen (wie beispielsweise bei *Dual In-Line Package* und *Quad Flat Package*). Das ist eine wesentliche Einschränkung, weil viele Komponenten ganzflächig angeordnete Pins haben (*Area-Array-Komponente*, wie zum Beispiel das Multi-Chip-Modul in Bild 2.18).

Die Methoden der Gruppe (3) sind sehr flexibel und liefern die besten Endergebnisse. Sie verfügen intern über die detailliertesten Informationen bezüglich der Verdrahtungsqualität und haben den Vorteil, dass sie gegebenenfalls garantieren können, dass eine Schaltung verdrahtbar ist. Dazu benötigen diese Methoden jedoch detaillierte Eingabeinformationen über Bauelementeplatzierungen, Verdrahtungsressourcen und Technologieparameter. Ein Nachteil gegenüber den Gruppen (1) und (2) ist die längere Rechenzeit dieser Methoden.

Die Arbeiten in [25, 26] vereinen Verdrahtung und Pinzuordnung in einem Optimierungsschritt. Dazu werden die Verdrahtungsressourcen und die möglichen Pinzuordnungen als Graph modelliert. Eine optimierte Globalverdrahtungslösung und Pinzuordnung lässt sich dann bestimmen, indem man einen maximalen Netzwerkfluss mit minimalen Kosten (engl. *min-cost max-flow*) ermittelt [27].

Die Methoden der Gruppe (3) sind aufgrund ihres Detailgrades für frühe Iterationen des Layoutentwurfs ungeeignet. Sie berücksichtigen viele Details der Verdrahtung und benötigen dementsprechend viel Rechenzeit. Das Ziel der ersten Iterationen des Layoutentwurfs ist jedoch nicht eine bis ins letzte Detail geplante Verdrahtungsgeometrie, denn die ersten Iterationen sollen möglichst schnell und basierend auf noch unsicheren Platzierungsinformationen durchgeführt werden. Dabei sind erste Informationen zu sammeln, um das Layout einschließlich der

Pinzuordnung planen zu können. Ferner zeigen die experimentellen Ergebnisse in der vorliegenden Arbeit, dass die hier entwickelten Algorithmen mit deutlich geringerem Aufwand nah-optimale Pinzuordnungen erreichen.

Die Methoden der Gruppe (2) teilen die Pinzuordnung in zwei Schritte. Eine erste, vorläufige Pinzuordnung vor der Platzierung der Bauelemente ist notwendig, weil Platzierungsalgorithmen die exakten Pinpositionen und deren Signalbelegung verwenden, um die geschätzte Gesamtverdrahtungslänge zu minimieren. Diese erste, vorläufige Pinzuordnungs-Optimierung beruht wesentlich auf den Erfahrungswerten von Entwicklern. Hierbei kommen Algorithmen zur *Fanout*-Optimierung zum Einsatz. Sie optimieren die Verdrahtbarkeit in dem Bereich, der örtlich unter dem Bauelement liegt. Umgebende Komponenten ignoriert man bei der Fanout-Optimierung. Die Bereiche unter den Bauteilen sind von besonderer Bedeutung für die Verdrahtbarkeit, da dort herstellungsbedingt weniger Verdrahtungsressourcen zur Verfügung stehen. Die Bereiche, die unter einem Bauelement liegen, gehören typischerweise zu der Hierarchieebene, die dem Bauelement übergeordnet ist.

In den Arbeiten [28, 29] wird die ganzzahlige lineare Optimierung in Verbindung mit Globalverdrahtungsmethoden angewendet, um eine optimierte Pinzuordnung und ein Fanout zu ermitteln. Diese Arbeiten sind nicht der Gruppe (3) zuzuordnen, obwohl Globalverdrahtungsmethoden zum Einsatz kommen, weil die Optimierung jedes Bauelementes unabhängig voneinander betrachtet wird. Die Arbeiten in [30 bis 32] stellen ebenfalls Methoden für ein optimiertes Fanout und Pinzuordnung vor. Sie unterscheiden sich von den beiden zuvor genannten durch die Formulierung des Optimierungsproblems als Fluss in einem Graphen.

Pinzuordnungs-Methoden der Gruppe (2) benötigen einen zweiten Optimierungsschritt nach der Partitionierung und Platzierung. Erst dann ist ein detailliertes Bewerten und Optimieren der Verdrahtbarkeit möglich. Die vorliegende Arbeit hat, wie in Bild 1.3 dargestellt, diese Pinzuordnungs-Optimierung nach der Platzierung zum Thema. Bislang wurde diese Optimierung manuell durchgeführt. Bei Bauteilen mit mehreren Tausend Pins liegt der manuelle zeitliche Aufwand dafür in der Größenordnung von mehreren Wochen.

3.1.2 Optimierungsverfahren

Basierend auf der Einteilung der Pinzuordnungs-Algorithmen in Abschnitt 2.3.2 werden in diesem Abschnitt zurückliegende und aktuelle Arbeiten in den folgenden drei Algorithmenklassen vorgestellt:

(1) topologische Pinzuordnung,
(2) Pinzuordnung durch Globalverdrahtung und
(3) kraftgerichtete Pinzuordnung.

Topologische Pinzuordnung

Die frühesten Erwähnungen von Pinzuordnungs-Methoden beschreiben Algorithmen, die für eine kleine Anzahl Pins (Größenordnung: $n < 50$) geeignet sind. Dabei sind die Pins entweder regelmäßig in ein oder zwei Reihen angeordnet (siehe Bilder 2.1 und 3.2) oder liegen auf dem Rand einer Zelle (siehe Bilder 2.2 und 3.8). Diese Algorithmen [33 bis 35] sind einfache heuristische *topologische* Verfahren, die durch geometrische Operationen, wie die Projektion von Pins auf Kreise bzw. Geraden und eine anschließende Interpretation, eine günstige Pinzuordnung finden. Dabei gilt eine Pinzuordnung als gut, wenn eine maximal mögliche Anzahl Netze kreuzungsfrei in ein oder zwei Ebenen verdrahtbar ist. Dass diese Verdrahtung bestmögliche elektrische Eigenschaften besitzt, spielte zunächst keine Rolle. Eine kreuzungsfreie Verdrahtung hatte deutlichen Vorrang vor einer Optimierung anderer Verdrahtungseigenschaften, weil die elektrischen Anforderungen an die Verdrahtung wesentlich geringer waren und die *Herstellungstechnologien* nur sehr wenige Verdrahtungsebenen (ein oder zwei) boten. Beispielsweise war es nötig, verbleibende Signalkreuzungen auf Leiterplatten mit nur einer Verdrahtungsebene durch Drahtbrücken zu entflechten, die wie diskrete Widerstände aufgelötet sind (**Bild 3.1**).

Ohne das Einbeziehen von Hindernissen

Anhand der relativen Positionen (Topologie) von Bauelementen lässt sich für Komponenten mit Pins auf ihrem Rand eine kreuzungsfreie Pinzuordnung finden. Dazu ermittelt man für die Komponenten und Netze, wie in **Bild 3.2** gezeigt, eine günstige Reihenfolge, indem die Komponenten in verschiedene Sektoren eingeteilt werden [34].

Einbeziehen von Hindernissen

Ist es notwendig, Hindernisse einzubeziehen, eignet sich die topologische *Heuristik* aus der Arbeit [35]. Sie setzt Strahlen durch den Mittelpunkt von Komponenten

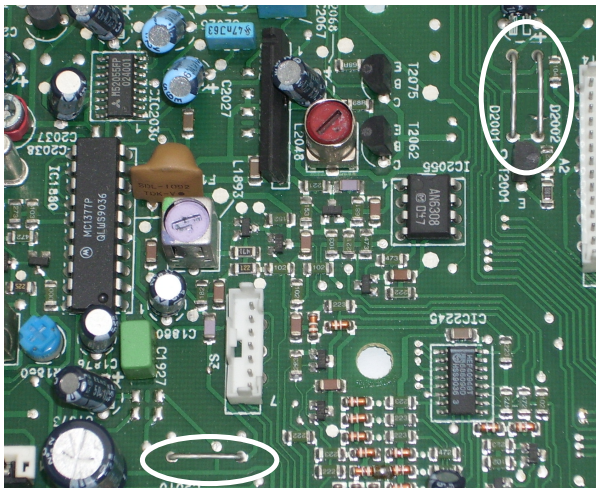


Bild 3.1: Die Platine besitzt aufgelötete Drahtbrücken, die Signalkreuzungen auflösen.

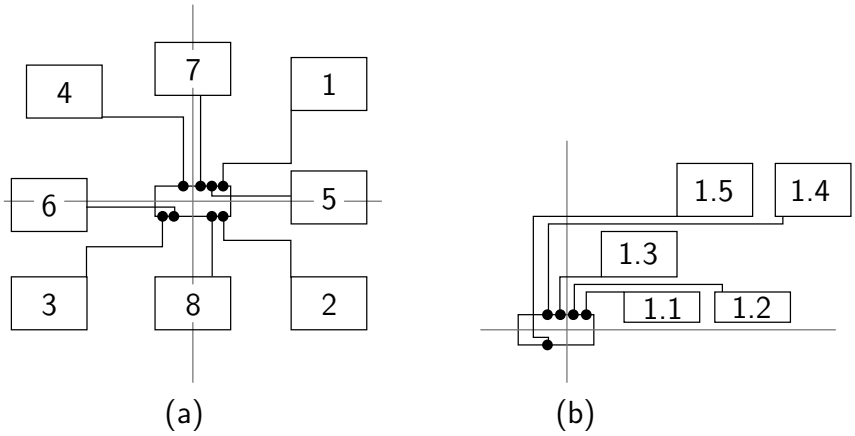


Bild 3.2: Kreuzungsfreies Pinzuordnen für Komponenten mit Pins auf ihrem Rand, basierend auf der Topologie. Teilbilder (a) und (b) zeigen die Reihenfolge, in der die Pins des zentralen Bauelementes zu den Netzen der umgebenden Bauelemente zugewiesen werden. In (a) ist das Bauelement in allen Richtungen umgeben. Teilbild (b) zeigt die Reihenfolge diagonaler Netze untereinander [34].

ein, um Vermutungen anzustellen, auf welcher Seite der Hindernisse ein Netz verdrahtet wird. Solche Vorhersagen bilden die Grundlage für eine Zuordnungsreihenfolge. Diese Heuristik wendet man der Reihe nach auf alle Komponenten an. Sind diese vollständig bearbeitet, wird der Vorgang wiederholt, bis keine „nennenswerten“ Änderungen mehr eintreten. In **Bild 3.3a** sind die Strahlen vom Mittelpunkt eines betrachteten Bauelementes durch die Mittelpunkte der anderen Bauelemente dargestellt. Bild 3.3b zeigt die zugehörige Zuordnungsreihenfolge von Signalen zu Pins.

Pinzuordnung durch Globalverdrahtung

Kombiniertes Floorplanning, Platzierung und Pinzuordnung durch Globalverdrahtung

In der Arbeit [22] wird ein Algorithmus vorgestellt, der Partitionierung, globales Verdrahten und Pinzuordnung verbindet. Zunächst wird die Schaltung in wenige Blöcke partitioniert und platziert. **Bild 3.4a** zeigt, wie die Schaltung in die Partitionen A, B, C und D zerlegt und in dieser Partitionierungsebene platziert wird. Die Platzierung der Unterblöcke D_1, D_2 und D_3 vor der initialen Pinzuordnung ist in Bild 3.4b dargestellt. Die initiale Pinzuordnung wird anhand einer Kostenmatrix ermittelt, welche die Verdrahtungslänge für jedes Signal an jedem Pin enthält. Basierend auf dieser Zuordnung bestimmt man eine Globalverdrahtung, um die Verdrahtungsdichte in den *Verdrahtungskanälen* abzuschätzen. Anhand dieser Schätzung wird die Pinzuordnung verbessert und anschließend mit der nächstfeineren Partitionierungsebene fortgefahren.

Kombinierte Platzierung und Pinzuordnung durch Globalverdrahtung

Ähnlich dem vorherigen Pinzuordnungs-Algorithmus basiert die in der Arbeit [36] vorgestellte Methode auf der Globalverdrahtung. Für die Platzierung werden die Komponenten der Schaltung ihrer Größe nach in Klassen eingeteilt. Das Platzierungs- und Verdrahtungsraster gleicht man an die Abmessungen der größten Klasse an, und alle Komponenten dieser Klasse werden platziert. Dem schließt sich ein Globalverdrahtungsschritt an. In **Bild 3.5** sind das Raster und der globale Verdrahtungspfad (schraffiert) zu sehen. Anhand des Verdrahtungsergebnisses wird eine Kostenmatrix aufgestellt, die für jedes Signal die Verdrahtungslänge an jedem möglichen Pin enthält. Daraus berechnet man eine Pinzuordnung, die eine

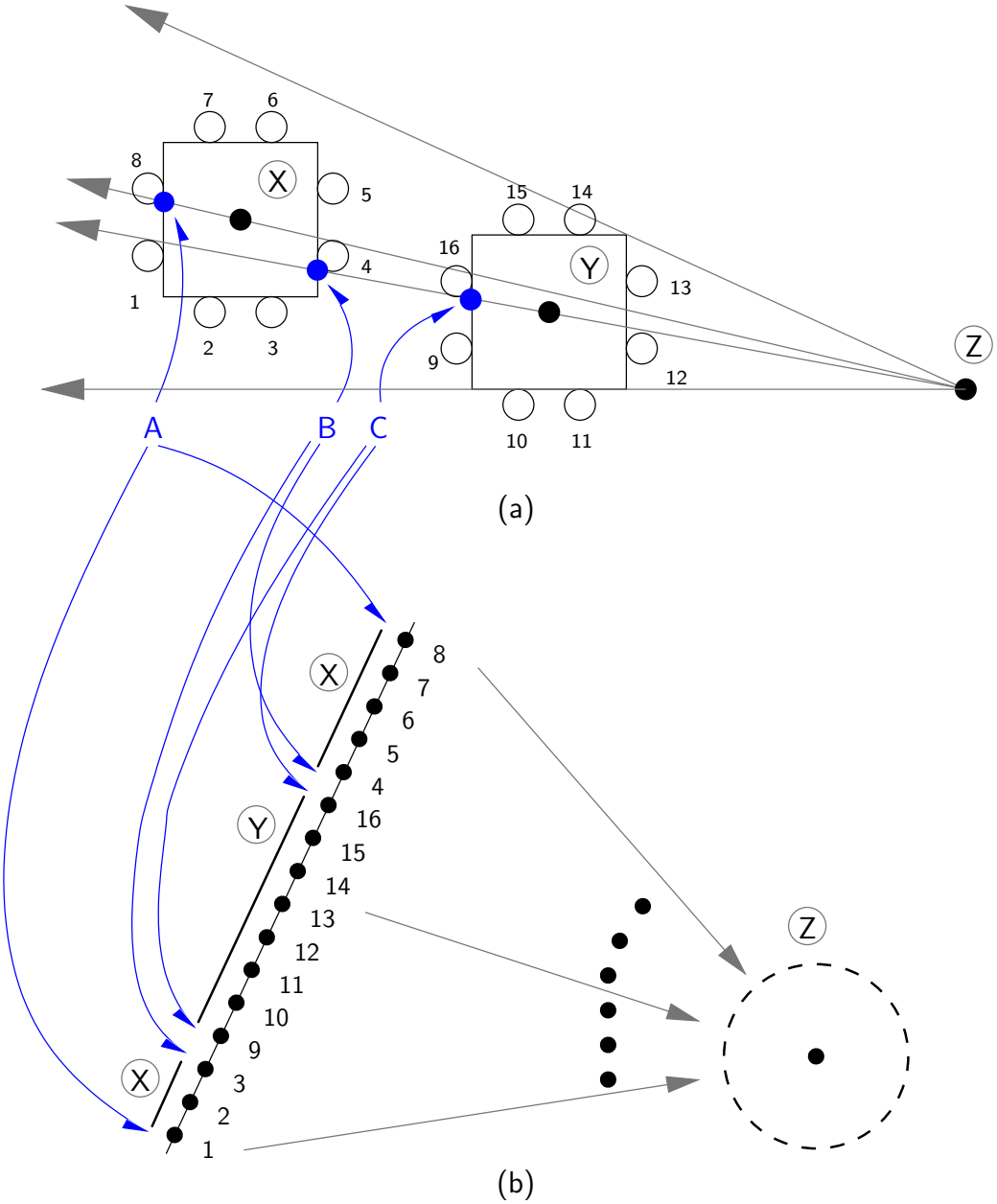


Bild 3.3: Strahlen, ausgehend von Komponente Z, durch die Mittelpunkte der Komponenten X und Y (a) sowie zum Ermitteln der Zuordnungsreihenfolge für die Pins der Komponente Z (b) [35].

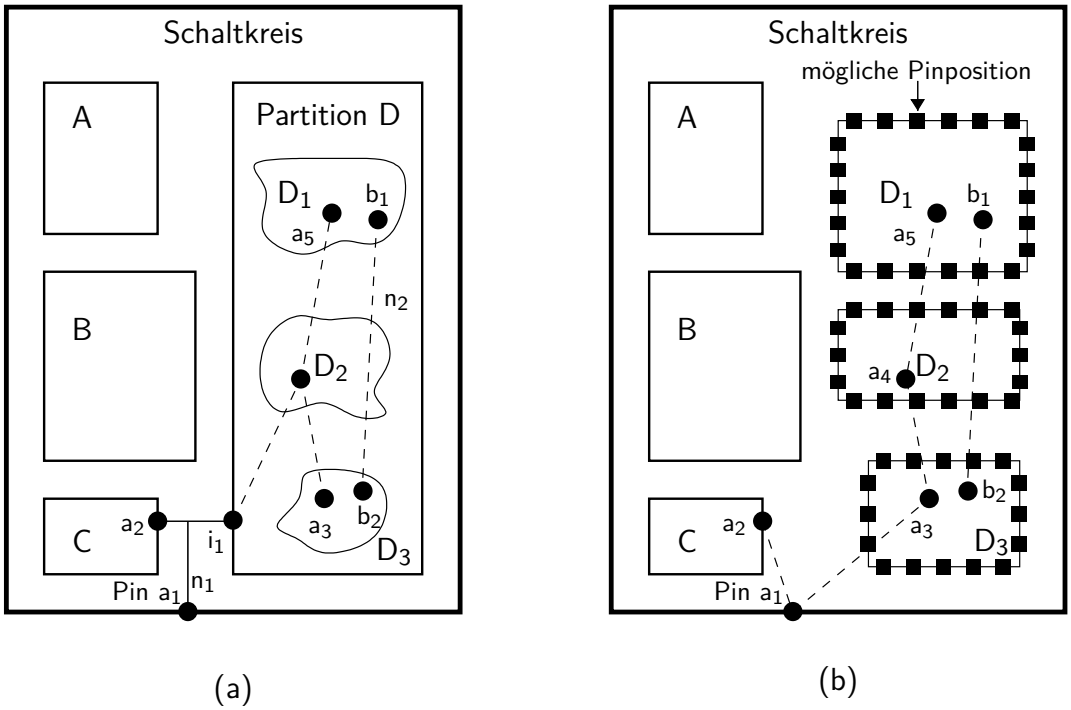


Bild 3.4: Floorplan der gröbsten Partitionierungsebene, bevor die Unterblöcke D1, D2 und D3 platziert wurden (a), partieller Floorplan vor der initialen Pinzuordnung der Unterblöcke D_1, D_2 und D_3 (b) [22].

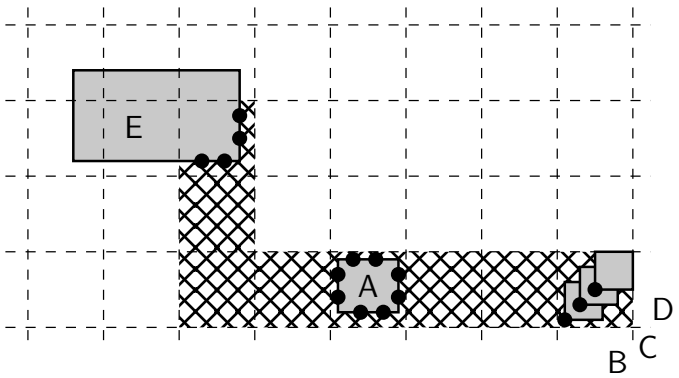


Bild 3.5: Verdrahtungsraster und globaler Verdrahtungspfad (schraffiert) zum Berechnen der Kostenmatrix für die Pinzuordnung [36].

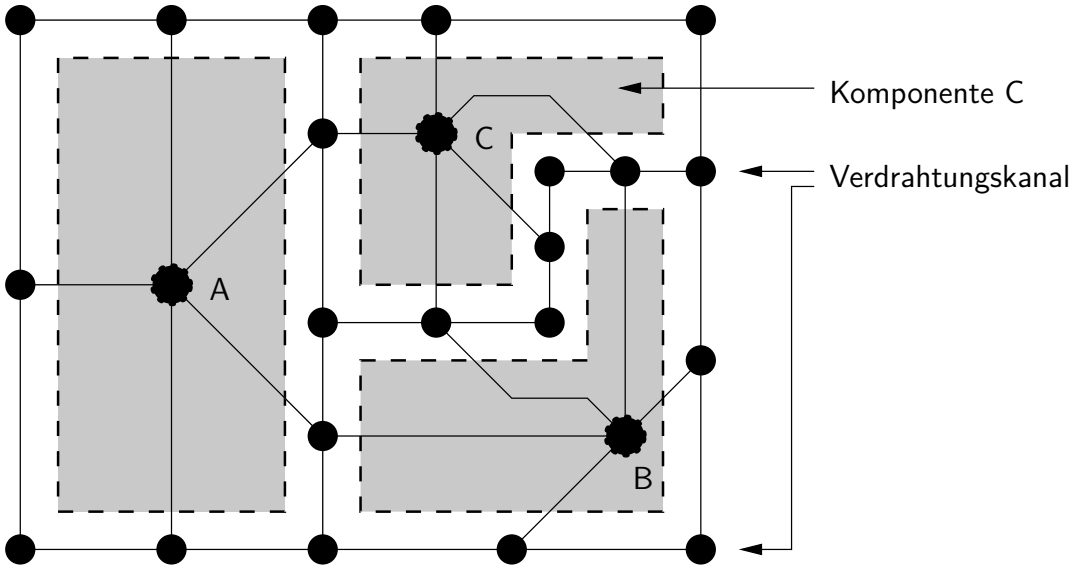


Bild 3.6: Zweidimensionaler *Floor-Connection-Graph*, der die Verdrahtungsressourcen und die Pinanschlüsse von drei Komponenten A, B und C für die globale Verdrahtung und globale Pinzuordnung widerspiegelt.

möglichst geringe Verdrahtungslänge aufweist. Dann wird iterativ mit der nächstkleineren Klasse fortgefahren, bis alle Komponenten platziert und alle Signale einem Pin zugewiesen sind.

Pinzuordnung durch Globalverdrahtung

In den Arbeiten [25, 31, 37 bis 40] werden Algorithmen vorgestellt, welche die Globalverdrahtung mit der Pinzuordnung kombinieren. Alle Ansätze bilden die Bauelemente und Verdrahtungsressourcen durch einen Graphen ab. Die kombinierten Globalverdrahtungs- und Pinzuordnungs-Probleme werden gelöst, indem man Netzwerkflüsse mit minimalen Kosten ermittelt. Die Arbeiten unterscheiden sich in den verwendeten Globalverdrahtungsmethoden und den angestrebten Optimierungszielen. Insgesamt wurden die Optimierungsziele Gesamtverdrahtungslänge, Signallaufzeiten und Vias bearbeitet.

Bild 3.6 zeigt beispielhaft einen solchen Graphen (engl. *floor connection graph*) mit zwei Dimensionen. Der Graph enthält Senken, die die Bauelemente A, B und C darstellen, und Kanten, die die Verdrahtungsressourcen widerspiegeln. Diejenigen Kanten in dem Graphen, die den Rand einer Komponente queren, bilden die Pins der Komponente auf diesem Teil ihres Randes ab. Alle Pins müssen also auf den Rand projiziert werden. Deshalb ist diese Methode für Area-Array-Komponenten

ungeeignet. Um eine detaillierte Pinzuordnung zu erhalten, muss die Modellierung der Verdrahtungsressourcen durch den Graphen verfeinert werden, indem man entsprechend mehr Kanten und Knoten einfügt.

Analog zum zweidimensionalen Graphen verwendet man auch dreidimensionale Floor-Connection-Graphen, die es ermöglichen, mehrere Verdrahtungsebenen abzubilden. Während sich die Struktur des Optimierungsproblems nicht durch das Berücksichtigen der dritten Dimension ändert, steigert sich jedoch die Problemgröße.

Kraftgerichtete Pinzuordnung

Pinzuordnung durch Federsystem

Die Pinzuordnung kann, wie in Arbeit [41] beschrieben, als kraftgerichtete Pinzuordnung formuliert werden. Dazu modelliert man alle Netze als Federn, die an Kreisen angreifen. Die Kreise stellen dabei die Bauelemente dar, und die Angriffspunkte der Federn repräsentieren Pins. Dazu müssen die Pins jedes Bauelementes auf einen Kreis um den Bauelementmittelpunkt projiziert werden. Die Projektion der Pins von Area-Array-Komponenten ist jedoch problematisch.

Die Pinzuordnung wird optimiert, indem man die Kreise so dreht, dass die Summen der Momente an jedem Kreis zu Null werden. Das entspricht dem Minimieren der Gesamtverdrahtungslänge. Abschließend wird die Anordnung der rotierten Kreise wieder auf die Pins der Bauelemente zurück übertragen. Eine Ausgangssituation und die zugehörige Lösung sind in **Bild 3.7** schematisch dargestellt.

Pinzuordnung durch kraftgerichtete Platzierung

Eine weitere Methode der kraftgerichteten Pinzuordnung stellt die Arbeit [23] vor. Dazu wird die kraftgerichtete quadratische Platzierung auf die externen Pins eines Schaltkreises erweitert. Diese Pins müssen auf dem Rand des Schaltkreises liegen und dürfen sich auf diesem entlang verschieben (**Bild 3.8**). Durch eine geeignete Formulierung der quadratischen Platzierung kann eine Pinzuordnung für die Schaltkreispins auf dem Rand gefunden werden. Da sich die Pins nur auf dem Rand bewegen können, ist diese Methode nicht für Area-Array-Komponenten geeignet.

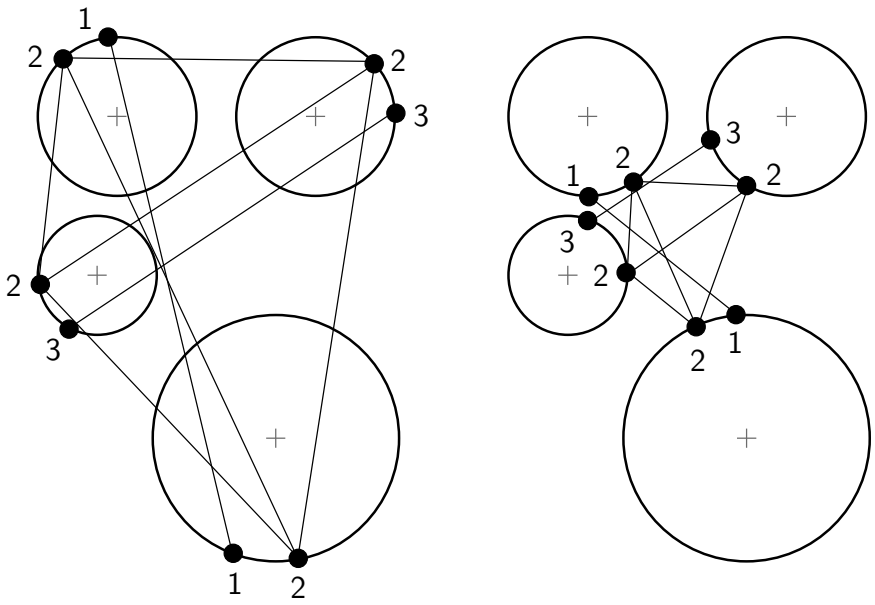


Bild 3.7: Pinzuordnung durch Momente an Kreisen. Ein Beispiel für eine Anfangssituation ist in Teilbild (a) dargestellt. Teilbild (b) zeigt die zugehörige optimierte Rotation der Kreise [41].

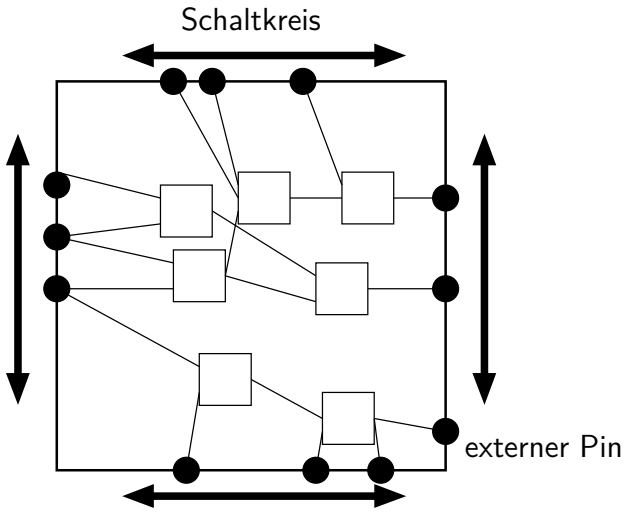


Bild 3.8: Die Erweiterung der quadratischen Platzierung in der Arbeit [23] erlaubt, dass externe Pins entlang der Kanten des Schaltkreises verschoben werden können.

3.2 Verdrahtbarkeitsvorhersage

Wie bereits erläutert, ist die Verdrahtbarkeitsvorhersage für alle Entwurfsschritte essenziell. Die Methoden für diese Vorhersagen im Layoutentwurf verwenden die im Folgenden aufgelisteten Kriterien. Mit Ausnahme der „manuellen optischen Bewertung“ sind die Kriterien hier nach ihrer Genauigkeit geordnet. Die Kennzeichnung ② bis ⑥ wird auch in Tabelle 3.1 verwendet:

⑥ Verdrahtungsweg,
⑤ Verdrahtungsauslastung,
④ Verdrahtungsdichte,
③ Verdrahtungslängen,
② Partitionierbarkeit und
① manuelle optische Bewertung.

Je nach Phase des Layoutentwurfs werden unterschiedliche Kriterien bzw. Kombinationen dieser bevorzugt eingesetzt. **Tabelle 3.1** gibt eine Übersicht, welche Vorhersagemethode welche Kriterien für die Verdrahtbarkeit (als Ausgabedaten bezeichnet) ermittelt. Außerdem listet Tabelle 3.1 die jeweils benötigten Eingabedaten, besondere Eigenschaften und konkrete Methoden für jede Klasse (siehe Bild 2.20) auf.

In den folgenden Abschnitten werden die Bewertungskriterien erläutert, so weit sie für das Optimieren der Pinzuordnung und die vorliegende Arbeit wichtig sind.

3.2.1 Partitionierbarkeit

Die Partitionierbarkeit einer Schaltung spiegelt die Verdrahtbarkeit wider, denn je besser sich die Platzierung und Verdrahtung in unabhängige Teilprobleme zerlegen lassen, umso effizienter können für diese Teilprobleme Teillösungen gefunden werden. Eine schlecht partitionierbare Netzliste deutet dagegen auf eine hohe lokale Verdrahtungsdichte und damit eine schlechte Verdrahtbarkeit hin. Die Partitionierbarkeit wird in frühen Syntheseschritten wie der Logiksynthese als Maß für die Verdrahtbarkeit verwendet. Sie kann allein aus der Struktur der Netzliste bestimmt werden. In die Bewertung fließen dabei keine geometrischen Eigenschaften ein.

Die Algorithmen und Maßzahlen, die die Partitionierbarkeit einer Schaltung abbilden, gehören zur Graphentheorie. Ihre praktische Anwendung ist in der Logiksynthese [11, 42, 43] und der sozialen Netzwerkanalyse [44, 45] üblich. Dazu wird

Tabelle 3.1: Übersicht über Methoden der Verdrahtbarkeitsvorhersage, eingeteilt in die Klassen nach Bild 2.20. Für jede Klasse sind jeweils die benötigten Eingabedaten, die Ausgabedaten und besondere Eigenschaften angegeben.

Klasse (siehe Bild 2.20) – **Methode/Algorithmus**	• **Eingabedaten**	○ **Ausgabedaten** ◆ **Eigenschaften**
Globalverdrahtung – Kette – Spannbaum – Steinerbaum – Dijkstra – Min-Cost Max-Flow – ...	• Netzliste • Pinpositionen • Verdrahtungsressourcen • Technologieparameter	⑥ Verdrahtungswege / Globalverdrahtungspfade ⑤ lokale Verdrahtungsauslastung ④ lokale Verdrahtungsdichte ③ individuelle Verdrahtungslängen ◆ Verdrahtung der einzelnen Netze beeinflusst sich gegenseitig ◆ Grenzen der lokal verfügbaren Verdrahtungsressourcen werden eingehalten ◆ instabil/sprunghaft/unstetig bei kleinen Änderungen der Eingabedaten
Probabilistisches Schätzen der lokalen Verdrahtungsauslastung – Gleichverteilung – *L-Verdrahtung* – *Z-Verdrahtung* – Lou's Verteilung – Westra's Verteilung – Sham's Verteilung	• Netzliste • Pinpositionen • Verdrahtungsressourcen	⑤ lokale Verdrahtungsauslastung ④ lokale Verdrahtungsdichte ③ Gesamtverdrahtungslänge ◆ stabil gegenüber kleinen Änderungen der Eingaben

Tabelle 3.1: (Fortsetzung 1)

Klasse (siehe Bild 2.20) **– Methode/Algorithmus**	• **Eingabedaten**	○ **Ausgabedaten** ◆ **Eigenschaften**
Probabilistisches Schätzen der Verdrahtungswege / -dichte – Gleichverteilung – L-Verdrahtung – Z-Verdrahtung – Lou's Verteilung – Westra's Verteilung – Sham's Verteilung	• Netzliste • Pinpositionen	④ lokale Verdrahtungsdichte ③ Gesamtverdrahtungslänge ◆ stabil gegenüber kleinen Änderungen der Eingaben
Geometrisches Schätzen der Verdrahtungslänge – Manhattan-Länge – Luftlänge – Gordian-L – Log-Sum-Exp – Spannbaum – Kette – Steinerbaum – Clique	• Netzliste • Pinpositionen	③ individuelle Verdrahtungslängen ③ Verteilung der Verdrahtungslängen ③ Gesamtverdrahtungslänge

Tabelle 3.1: (Fortsetzung 2)

Klasse (siehe Bild 2.20) – **Methode/Algorithmus**	• **Eingabedaten**	○ **Ausgabedaten** ◆ **Eigenschaften**
Probabilistisches Schätzen der Verdrahtungslängenverteilung – Rent's Rule – *alle Methoden für die Vorhersage der individuellen Verdrahtungslänge*	• Schaltungstyp (Speicher, Logik, ...) • Grundfläche des Schaltkreises • Anzahl Gatter	③ Verteilung der Verdrahtungslängen ③ Gesamtverdrahtungslänge
Komplexitätsanalyse – Adhäsion (SAPMC) – Kohäsion – Dichte – Zentralität – ...	• Netzliste	② Partitionierbarkeit / Vernetzungsgrad ◆ unabhängig von Layoutgeometrie

die Netzliste als Graph interpretiert. Die Gatter entsprechen den Knoten eines Graphen, die Netze den Kanten. Im Folgenden sind die typischen Maßzahlen, die mit der Partitionierbarkeit einer Schaltung in Verbindung stehen, aufgelistet. Sie können entweder für Knoten, Teile der Netzliste oder die gesamte Netzliste bestimmt werden. Je größer der Wert einer Maßzahl ist, umso mehr muss man bei der Verdrahtung von einer hohen Verdrahtungsdichte und damit einer schlechten Verdrahtbarkeit ausgehen.

- **Adhäsion:** Spiegelt die Anzahl der Kanten wider, die man aus dem Graphen entfernen kann, ohne dass der Graph entbunden wird (ohne dass der Graph in zwei unverbundene Teilgraphen zerfällt). Den Adhäsionswert bestimmt man mit sum of all-pairs min-cut (SAPMC) Algorithmen [9 bis 12, 46].
- **Kohäsion:** Spiegelt die Anzahl der Knoten wider, die man aus dem Graphen entfernen kann, ohne dass der Graph entbunden wird.
- **Nachbarschaftspopulation:** Anzahl der Knoten, die auf einem Pfad erreicht werden können, der nicht mehr als eine vorgegebene (kleine) Anzahl Kanten enthält.
- **Dichte:** Anzahl der vorhandenen Verbindungen im Verhältnis zu der Anzahl aller möglichen Verbindungen im Graphen.
- **Zentralität-Grad:** Anzahl der Kanten pro Knoten.
- **Zentralität-Betweenness:** Anzahl, wie oft ein Knoten auf dem kürzesten bzw. günstigsten Weg zwischen zwei anderen Knoten liegt.
- **Zentralität-Closeness:** Durchschnittliche Entfernung zu allen anderen Knoten.
- **Zentralität-Eigenvektor:** Erster *Eigenvektor* der Nachbarschaftsmatrix der Netzliste [13, 14].

3.2.2 Verdrahtungslänge

Verdrahtungslängen sind das am meisten eingesetzte Bewertungskriterium im Layoutentwurf. Man kann sie auf viele verschiedene Weisen vorhersagen. Sie haben offensichtlich mit der Verdrahtbarkeit zu tun, denn je weniger Verdrahtungslänge auf einer Fläche untergebracht werden muss, desto leichter müsste generell eine gültige Verdrahtungsgeometrie zu ermitteln sein. Darüber hinaus ist sie das Kriterium, um kritische Pfade in einer Schaltung zu analysieren und deren Zeitverhalten zu bewerten.

Der Verdrahtbarkeitsbewertung anhand der Verdrahtungslänge sind jedoch deutliche Grenzen bezüglich der Auflösung gesetzt. Es besteht kein Zusammenhang zwischen Verdrahtungslängen und den lokalen Verdrahtungsdichten. So ist in der Praxis ein gut verdrahtbares Design fast nie die Variante mit der kürzesten geschätzten Verdrahtungslänge, sondern ein Kompromiss aus kurzer Verdrahtungslänge und einer gleichmäßigen Verdrahtungsdichte.

Verdrahtungslängen können von einer lokalen zu einer globalen Auflösung hin unterschiedlich vorhergesagt werden:

(a) Die Verdrahtungslängen einzelner Netze,
(b) die Verdrahtungslängenverteilung und
(c) die Gesamtverdrahtungslänge.

Für diese wiederum gibt es verschiedene Methoden mit kleiner oder größerer Verlässlichkeit:

(1) Probabilistisches Schätzen der Verdrahtungslängenverteilung (basierend auf Rent's Rule),
(2) geometrisches Schätzen der Verdrahtungslänge,
(3) probabilistisches Schätzen der Verdrahtungswege und
(4) Globalverdrahtung.

Die Eingabedaten für die Vorhersagemethoden können je nach Entwurfsschritt unterschiedlich verlässlich sein. Während des Floorplannings und der Platzierung ist es beispielsweise sinnvoll, nicht die exakten Pinpositionen für das Bestimmen geometrischer Abstände zu verwenden, sondern die nötigen Pinpositionen vereinfacht im Zentrum oder auf dem Rand von Blöcken anzunehmen.

Kommt Methode (2), (3) oder (4) zum Einsatz, um die Verdrahtungslänge von Mehrpinnetzen vorherzusagen, sind üblicherweise auch eine oder mehrere der Methoden für deren Zerlegen in Zweipunktverbindungen notwendig. Das Vorhersageergebnis ist dann stark von der Methode abhängig, mit der Multipinnetze in Zweipinnetze zerlegt werden.

Gesamtverdrahtungslänge und mittlere Verdrahtungslänge

Die Gesamtverdrahtungslänge L kann entweder aus allen individuellen Netzlängen $l_i | \{i \in \mathbb{N} | 1 \leq i \leq |\mathcal{N}|\}$

$$L = \sum_{i=1}^{|\mathcal{N}|} l_i \tag{3.1}$$

oder aus der Häufigkeitsverteilung der Verdrahtungslängen $\rho(l)$

$$L = \int_{l=0}^{\infty} \rho(l) \cdot l \tag{3.2}$$

berechnet werden. Die mittlere Verdrahtungslänge $\overline{L}$ hängt mit der Gesamtverdrahtungslänge über die Anzahl $|\mathcal{N}|$ der Netze zusammen:

$$\overline{L} = \frac{1}{|\mathcal{N}|} \cdot L \quad . \tag{3.3}$$

Die Gesamtverdrahtungslänge ist ein globales Bewertungskriterium, das nur in Kombination mit anderen Bewertungskriterien ein sinnvolles Bild über die Verdrahtbarkeit liefert. Zudem hängt die Aussagekraft und Korrelation mit der Verdrahtbarkeit davon ab, wie die einzelnen Verdrahtungslängen geschätzt wurden. Der Abschnitt „Individuelle Verdrahtungslängen“ weiter unten führt diese Unterschiede auf.

Verdrahtungslängenverteilung

Die Häufigkeitsverteilung $\rho(l)$ der Verdrahtungslängen kann aus den einzelnen Verdrahtungslängen l_i bestimmt werden, so dass $\rho(l)$ die Anzahl n der Netze ist, die die Länge l haben:

$$\rho(l) = \left| \{ n \mid l_n = l \} \right| \quad . \tag{3.4}$$

Alternativ lässt sich die Häufigkeitsverteilung $\rho(l)$ basierend auf probabilistischen Überlegungen, einigen Annahmen und dem empirischen Zusammenhang Rent's Rule [17] ermitteln [18 bis 20]. Prinzipiell wird dazu eine gute hierarchische Platzierung der Gatter in einem Schaltkreis angenommen. Mithilfe von Rent's Rule wird für jede Partition der Schaltung die Anzahl ihrer Außenanschlüsse vorhergesagt. Legt man nun noch eine Grundfläche für den Chip fest, dann lässt sich eine Verteilung der Längen aller Netze der Schaltung berechnen.

Wird die Häufigkeitsverteilung der Verdrahtungslängen mittels Rent's Rule bestimmt, lässt sie sich sehr schnell und basierend auf wenigen Informationen berechnen. Man benötigt dann lediglich den Schaltungstyp, die Grundfläche und die Anzahl der Gatter in der Schaltung. Eine so bestimmte Verteilung erlaubt die Analyse neuer, zukünftiger Technologien und kann als Referenzwert für detailliertere Vorhersagen von Verdrahtungslängen herangezogen werden.

Basiert die Häufigkeitsverteilung der Verdrahtungslängen auf individuellen Netzlängen, hat sie einen spezielleren Charakter und einen engeren Bezug zu dem jeweiligen konkreten Design, für das sie berechnet wurde. In diesem Fall eignet sie sich als optisches Feedback für Entwickler, um Tendenzen während einer Optimierung verfolgen zu können. Gleichfalls lassen sich anhand der so aufbereiteten Daten besonders lange oder kurze Netze erkennen. Diese Netze sind günstige Ansatzpunkte, um die Verdrahtbarkeit oder die Leistung eines Designs zu verbessern.

Individuelle Verdrahtungslänge

Die Verdrahtungslänge individueller Netze kann mit Globalverdrahtungsalgorithmen prophezeit werden. Diese Algorithmen zeichnen sich dadurch aus, dass sie lokale Verdrahtungsressourcen und die gegenseitige geometrische und elektrische Beeinflussung der Verdrahtungswege aller Netze berücksichtigen. Typischerweise verletzen Globalverdrahtungsergebnisse nicht oder nur geringfügig das lokale Limit der Verdrahtungsressourcen.

Es gibt ein breites Spektrum von Globalverdrahtungsalgorithmen von einfachen und schnellen Algorithmen geringer Vorhersagegenauigkeit bis hin zu komplexen, aufwendigen, die eine präzise Vorhersage liefern. *Globalverdrahter* sind darauf ausgelegt, die Verdrahtungswege grob zu ermitteln. Sie sind deswegen zu aufwendig, wenn lediglich die Verdrahtungslängen zu bestimmen sind.

Daher werden individuelle Verdrahtungslängen vorrangig anhand von geometrischen Abständen prophezeit. Diese Vorhersage setzt zwei wesentliche Entscheidungen voraus. Zum einen muss eine Norm gewählt werden, um aus der geometrischen Lage zweier Punkte deren Abstand zu bestimmen. Zum anderen müssen Multipinnetze in eine Menge von Zweipunktverbindungen zerlegt werden, um deren Abstand und damit die Gesamtverdrahtungslänge des Netzes vorherzusagen.

Das Zerlegen von Multipinnetzen hat maßgeblich Einfluss auf die Vorhersagen und ist deswegen für das jeweilige Design und die verwendeten Verdrahtungsalgorithmen geeignet zu wählen. Die gängigen Methoden für die Behandlung von Multipinnetzen sind in [3] erläutert.

Es werden verschiedene Normen für die tatsächliche Bestimmung des Abstandes zwischen zwei Punkten verwendet, weil sie

- mit verschiedenen Aspekten der Verdrahtbarkeit korrelieren,

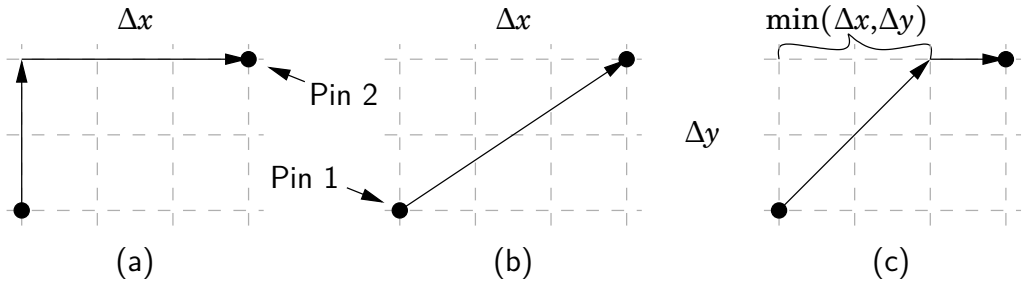


Bild 3.9: Normen zum Bestimmen des Abstandes zwischen zwei Pins. Manhattan-Metrik (a), euklidische Norm (b) und X-Verdrahtung (c).

- die Ergebnisse verschiedene Verdrahtungsalgorithmen unterschiedlich gut vorhersagen,
- sich in Verbindung mit bestimmten Optimierungsalgorithmen besonders günstig implementieren lassen oder
- besonders gutes Konvergenzverhalten bei der Optimierung aufweisen.

Die gängigen Formeln, um die Verdrahtungslänge l zwischen zwei Punkten (x_1,y_1) und (x_2,y_2) bzw. zwischen n Punkten (x_1,y_1) … (x_n,y_n) abzuschätzen, sind im Folgenden mit ihren Merkmalen aufgeführt. Es werden die Abkürzungen $\Delta x = x_2 - x_1$ und $\Delta y = y_2 - y_2$ verwendet.

Manhattan-Länge, halber Rechteckumfang, $L1$-Norm, HPWL

Zweipinnetz:

$$l = \mathrm{HPWL} = |\Delta x| + |\Delta y| \tag{3.5}$$

Multipinnetz:

$$l = \mathrm{HPWL} = \max_{1 \le i,j \le n;\, i<j} |x_i - x_j| + \max_{1 \le i,j \le n;\, i<j} |y_i - y_j| \tag{3.6}$$

Die *Manhattan-Länge* (**Bild 3.9a**, engl. ***h**alf **p**erimeter **w**ire **l**ength*, oft als HPWL abgekürzt) ist eine gute, einfache Schätzung der Verdrahtungslänge. Nachteilig für das Minimieren derselben ist, dass die Manhattan-Länge nicht stetig differenzierbar ist. Optimierungsalgorithmen können deswegen das Optimum nicht effizient finden.

Luftlänge, euklidische Länge, $L2$-Norm

$$l = \sqrt{\mathrm{MH}^2} = \sqrt{\Delta x^2 + \Delta y^2} \tag{3.7}$$

Untersuchungen im Rahmen dieser Arbeit zeigen, dass die *Luftlänge* $\sqrt{\mathsf{MH}^2}$ (Bild 3.9b) sowohl stark mit der Manhattan-Länge als auch sehr stark mit der Anzahl der Signalkreuzungen korreliert. Insofern eignet sie sich besser für die Optimierung der Verdrahtbarkeit als lediglich die Manhattan-Länge oder die Signalkreuzungen.

X-Verdrahtungslänge, XHPWL

$$l = \mathsf{XHPWL} = \Delta x + \Delta y + (\sqrt{2} - 2) \cdot \min(\Delta x, \Delta y) \tag{3.8}$$

Die Länge der X-Verdrahtung entspricht dem halben Umfang des kleinsten umschließenden Parallelogramms (Bild 3.9c), das Kanten in 45°-Winkelabstufungen haben darf [47]. Diese Abschätzung wird in Anlehnung an die Methode des halben Umfangs des kleinsten umschließenden Rechtecks auch als XHPWL abgekürzt. Motiviert ist diese Abschätzung durch *Auto-Router*, die Verdrahtungspfade nicht ausschließlich rechtwinklig, sondern auch in 45°-Winkeln verdrahten. Bisher hat sich diese Schätzung der Verdrahtungslänge in der Praxis nicht durchgesetzt.

Quadratische Länge

$$l^2 = \mathsf{MH}^2 = \Delta x^2 + \Delta y^2 \tag{3.9}$$

Die quadratische Länge setzt man beim Optimieren der Platzierung ein. Beschreibt man die Verdrahtungslängen aller Netze durch die quadratischen Längen MH^2, lässt sich das Platzierungsproblem durch Differenzieren auf ein lineares Gleichungssystem zurückführen. Dieses kann man effizient iterativ lösen und so die Gesamtverdrahtungslänge minimieren [48]. Lange Netze werden dabei übermäßig schlecht bewertet.

Gordian-L

$$l^2 = \sum_{\text{pins}} (x_i - \overline{x})^2 + (y_i - \overline{y})^2 \tag{3.10}$$

Gordian-L ist die Summe der quadratischen Abstände zwischen dem Netzmittelpunkt und den Pins [49]. Analog zur quadratischen Länge setzt man Gordian-L für das Optimieren einer Platzierung ein.

Log-Sum-Exp

$$l = \text{Log-Sum-Exp} = \alpha \cdot \left(\ln \sum e^{x_i/\alpha} + \ln \sum e^{-x_i/\alpha}\right) + \alpha \cdot \left(\ln \sum e^{y_i/\alpha} + \ln \sum e^{-y_i/\alpha}\right) \quad (3.11)$$

Diese Längenabschätzung ist für alle Pins eines Multipinnetzes definiert und benötigt keine zusätzliche Methode für die Multipinnetz-Zerlegung.

Die Tupel (x_1,y_1), (x_2,y_2), … (x_i,y_i) sind die Koordinaten der Pins eines Netzes. α ist ein Glättungsparameter. Je kleiner α gewählt wird, desto genauer entspricht Log-Sum-Exp der Manhattan-Länge HPWL. Für $\alpha \to 0$ gilt Log-Sum-Exp $\to$ HPWL.

Log-Sum-Exp ist im Gegensatz zu HPWL stetig differenzierbar und kann deswegen deutlich effizienter optimiert werden [50].

Lp-Norm

$$l_x = \|x\|_p = \left(\beta + \frac{1}{n}\sum_{i=1}^{n} |u_i|^p\right)^{1/p} \quad (3.12)$$

$$l_y = \|y\|_p = \left(\beta + \frac{1}{n}\sum_{i=1}^{n} |v_i|^p\right)^{1/p} \quad (3.13)$$

Der Glättungsparameter $\beta > 0$ stellt ein Überschätzen der Verdrahtungslänge dar und bewirkt, dass die Längen l_x und l_y um 0 differenzierbar sind. Die Vektoren u_i und v_i bestehen aus den Koordinaten (x_i,y_i) der Netzpins und beinhalten alle paarweisen x- bzw. y-Entfernungen zwischen den Pins des Netzes [51]:

$$u_i = (u_1,u_2,\ldots) = \quad (3.14)$$
$$\begin{pmatrix} x_1-x_1, & x_1-x_2, & \ldots, & x_1-x_n, \\ x_2-x_1, & x_2-x_2, & \ldots, & x_2-x_n, \\ \vdots & & & \\ x_{n-1}-x_1, & x_{n-1}-x_2, & \ldots, & x_{n-1}-x_n, \\ x_n-x_1, & x_n-x_2, & \ldots, & x_n-x_n \end{pmatrix}$$

$$v_i = (v_1,v_2,\ldots) = \quad (3.15)$$
$$\begin{pmatrix} y_1-y_1, & y_1-y_2, & \ldots, & y_1-y_n, \\ y_2-y_1, & y_2-y_2, & \ldots, & y_2-y_n, \\ \vdots & & & \\ y_{n-1}-y_1, & y_{n-1}-y_2, & \ldots, & y_{n-1}-y_n, \\ y_n-y_1, & y_n-y_2, & \ldots, & y_n-y_n \end{pmatrix}.$$

Die Einheitskreise für die L1-, L2-, L3- und L_∞-Norm (p = 1, 2, 3 und ∞) sind in **Bild 3.10** dargestellt. Alle Punkte auf dem Einheitskreis haben in der jeweiligen

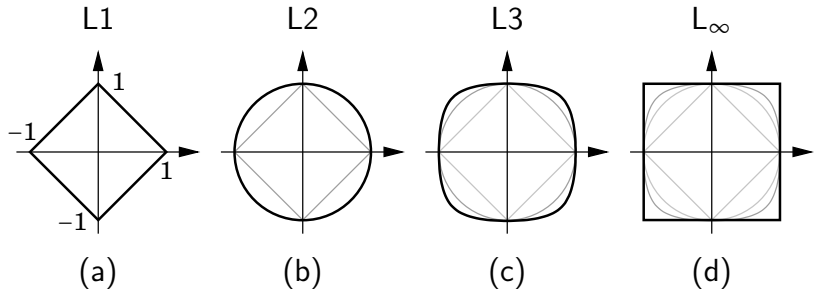


Bild 3.10: Einheitskreise (a) bis (d) für die L1-, L2-, L3- und L_∞-Norm.

Norm den Abstand 1 zum Koordinatenursprung. Hat ein Netz drei Pins und geht β gegen 0, wird l_x zu $l_x = (|x_1 - x_2|^p + |x_1 - x_3|^p + |x_2 - x_3|^p)^{1/p}$ berechnet. Die Längen l_x und l_y sind eine Näherung für $max_{i,j \in \text{ alle Pins}}|x_i - x_j|$ bzw. $max_{i,j \in \text{ alle Pins}}|y_i - y_j|$, die mit wachsendem Wert p und $\beta \to 0$ genauer wird. Für $p = \infty$ und $\beta = 0$ gilt $L_\infty = max_{i,j \in \text{ alle Pins}}|x_i - x_j|$. Die Längen l_x und l_y erlauben eine effiziente Optimierung, weil sie stetig differenzierbar sind. Durch diese Näherungen des x-Anteils und des y-Anteils der Ausdehnung eines Netzes lässt sich der halbe Umfang des kleinsten umschließenden Rechtecks (HPWL) abbilden und optimieren.

3.2.3 Verdrahtungsweg

Der Verdrahtungsweg eines Netzes kann entweder eindeutig vorhergesagt werden oder man ermittelt mehrere mögliche Verdrahtungswege sowie deren Wahrscheinlichkeiten für ihr Auftreten. Dabei lassen sich die Netze und Verdrahtungsressourcen eines Designs folgendermaßen betrachten:

(1) Unabhängig voneinander,
(2) unabhängig voneinander, lokale Verdrahtungsressourcenunterschiede werden berücksichtigt,
(3) Verdrahtungspfade konkurrieren um Verdrahtungsressourcen.

Die Methoden für das Zerlegen von Mehrpinnetzen in Zweipunktverbindungen ermöglichen sowohl den Verdrahtungsweg für ein einzelnes Netz eindeutig vorherzusagen (minimaler rektilinearer Spannbaum, minimaler rektilinearer Steinerbaum, minimale Kette), als auch verschiedene mögliche Verdrahtungswege und deren Wahrscheinlichkeit zu ermitteln (kompletter Graph). Es gibt außerdem Methoden, um vergleichbare Verdrahtungswege mit Umgehen von Hindernissen zu ermitteln [52].

Die dritte Möglichkeit ist die Vorhersage der Verdrahtungswege durch eine Globalverdrahtung. Sie baut auf den gleichen Methoden auf wie das Zerlegen von Mehrpinnetzen und zeichnet sich dadurch aus, dass dabei die Verdrahtungspfade um Verdrahtungsressourcen konkurrieren.

3.2.4 Verdrahtungsdichte

Die Verdrahtungsdichte $\mathcal{U}(x,y,z)$ lässt sich direkt aus den Verdrahtungswegen (siehe oben) und deren jeweiliger Wahrscheinlichkeit bestimmen. Die vorhergesagte Verdrahtungsdichte kann also auf wahrscheinlichkeitstheoretischen (*probabilistischen*) Verdrahtungswegvorhersagen, auf Methoden der Multipinnetz-Zerlegung und auf Globalverdrahtungsergebnissen beruhen. Außerdem gibt es weitere typische Maßzahlen, die mit der lokalen Verdrahtungsdichte korrelieren und eine Bewertung der Verdrahtbarkeit ermöglichen:

- Pindichte,
- *Perimeter Degree* [53],
- geschätzte Signalkreuzungsdichte,
- geschätzte Viadichte.

Probabilistisches Schätzen der Verdrahtungsdichte

Probabilistische Methoden für die Vorhersage der lokalen Gesamtverdrahtungsdichte setzen für jedes Netz n eine Verdrahtungsdichteverteilung $u_n(x,y,z)$ voraus. Basierend auf diesen einzelnen Verteilungen wird die geschätzte Gesamtverdrahtungsdichte $\mathcal{U}(x,y,z)$, an der Stelle (x,y) in der Ebene z bestimmt:

$$\mathcal{U}(x,y,z) = \sum_{n \in \mathcal{N}} u_n(x,y,z) \quad . \tag{3.16}$$

Die Menge $\mathcal{N}$ enthält dabei alle Netze des Layouts. Ist die lokale *Verdrahtungskapazität* $\mathcal{R}(x,y,z)$ bekannt, kann die Verdrahtungsdichte $u_n(x,y,z)$ der einzelnen Netze von den Verdrahtungshindernissen abhängen. Außerdem kann mit der Kenntnis der Verdrahtungskapazität die Gesamtverdrahtungsdichte legalisiert werden, indem man lokale Überschreitungen der Kapazität $\mathcal{U}(x,y,z) > \mathcal{R}(x,y,z)$ nachfolgend beseitigt.

Die Verdrahtungsdichte $u_n(x,y,z)$ eines einzelnen Netzes lässt sich, je nach Anforderungen an die Genauigkeit und eingesetzter Entwurfswerkzeuge, verschieden

bestimmen. Für die Verdrahtbarkeitsvorhersage anhand von Verdrahtungsdichten nimmt man zunächst an, dass ein Netz Pins nur in einer Ebene hat, oder dass die Ebenen, auf die die Pins verteilt sind, und die dazwischenliegenden Ebenen zusammengefasst werden. Die Verdrahtungsdichteverteilung ist Null in allen Ebenen z, außer in der einen Ebene, in der das Netz Pins hat. Typischerweise ist die angenommene Dichte außerhalb des kleinsten umschließenden Rechtecks aller Pins Null. Das Integral der Dichte ist proportional zur geschätzten Verdrahtungslänge l_n des Netzes:

$$\int_{\forall x \forall y \forall z} u_n(x,y,z) \propto l_n \quad . \tag{3.17}$$

Die einfachste vorstellbare und sehr schnell zu berechnende Dichteverteilung ist die Gleichverteilung innerhalb des kleinsten umschließenden Rechtecks $\mathcal{MH}$. Diese ist in der Arbeit [54] unter dem Namen RUDY publiziert. Der Betrag $|\mathcal{MH}|$ bezeichnet die Fläche des kleinsten umschließenden Rechtecks, b_n ist die Verdrahtungsbreite von Netz n:

$$u_n^{\text{gleich}}(x,y,z) = \begin{cases} \frac{b_n \cdot l_n}{|\mathcal{MH}|} & \forall x \forall y \forall z \in \mathcal{MH} \\ 0 & \text{sonst} \end{cases} \quad . \tag{3.18}$$

Der lokale Wert der Gleichverteilung lässt sich, wie in der Arbeit [55] unter dem Namen RISA vorgestellt, zusätzlich noch mit der Anzahl der Pins eines Netzes in Verbindung bringen.

Die angenommene Dichteverteilung eines Netzes kann sich auch an bestimmten Verdrahtungsgeometrien wie L-Verdrahtung (maximal eine Richtungsänderung) und Z-Verdrahtung (maximal zwei Richtungsänderungen) (**Bild 3.12**) oder einer Kombination/Überlagerung [56, 57] beider orientieren. In der Arbeit [58] (Lou's Modell) wird die Verdrahtungsdichte eines Netzes bestimmt, indem jeder mögliche kürzeste *Manhattan-Pfad* als gleich wahrscheinlich angenommen wird. Die resultierende probabilistische Verdrahtungsdichteverteilung für ein Netz ist in **Bild 3.13** dargestellt.

Die zusammengehörenden Arbeiten [59 bis 61] schlagen eine empirische Verdrahtungsdichteverteilung pro Netz vor, die einen Mittelweg zwischen L-Verdrahtung und Lou's Verdrahtungsmodell [58] darstellt. **Bild 3.14** zeigt beispielhaft die Gesamtverdrahtungsdichte $\mathcal{U}(x,y)$ für den Schaltkreis *Adaptec1* [5], die entsteht, wenn die Dichteverteilungen aller Netze aufsummiert werden.

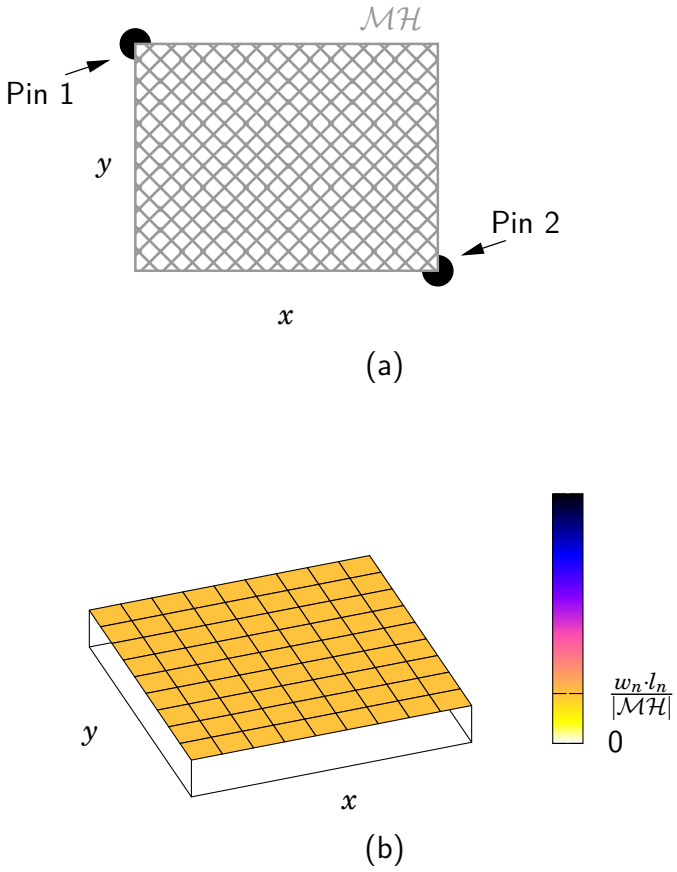


Bild 3.11: Gleichverteilung der geschätzten Verdrahtungsdichte $u_n^{\text{gleich}}(x,y)$. Die geschätzte Verdrahtungsdichte (b) eines Netzes n ist konstant innerhalb des kleinsten umschließenden Rechtecks $\mathcal{MH}$ (a) und Null außerhalb. Die beiden Pins des Netzes liegen in der linken oberen und der rechten unteren Ecke.

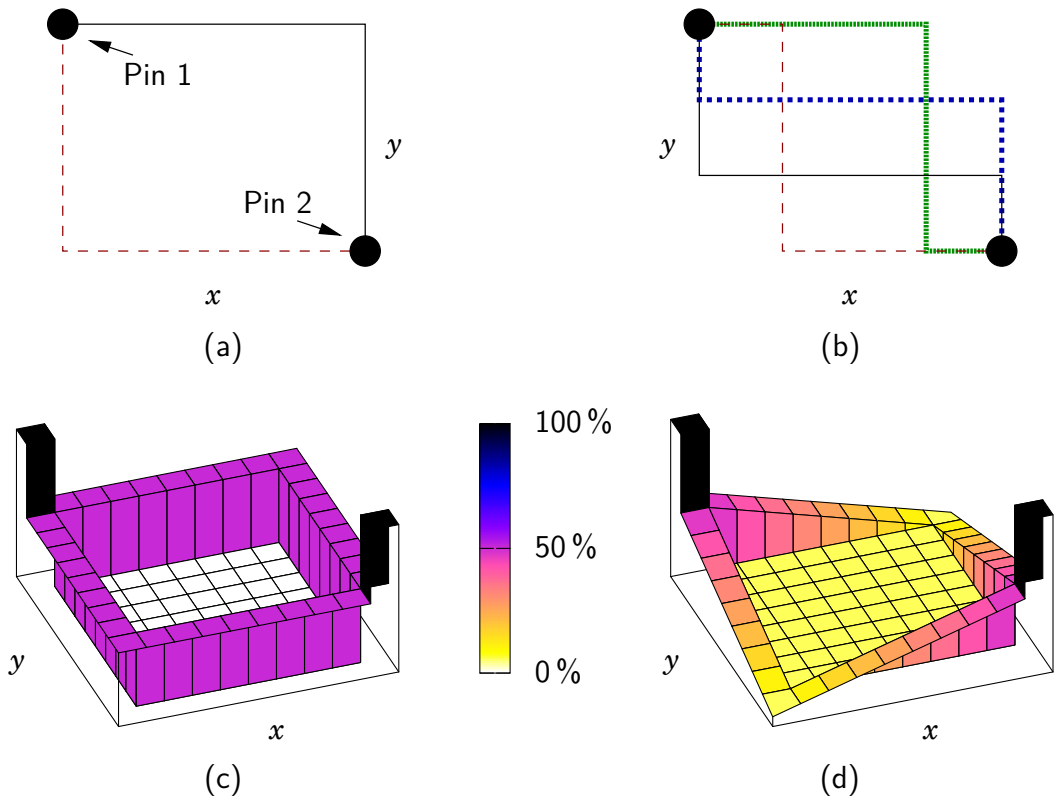


Bild 3.12: Topologie und Verdrahtungsdichteverteilung für L-Verdrahtung und Z-Verdrahtung. Teilbild (a) zeigt die zwei möglichen Verdrahtungspfade in L-Verdrahtung. Beispiele für die Z-Verdrahtung sind in Teilbild (b) gezeigt. Die unteren Teilbilder (c) und (d) zeigen jeweils die entsprechende probabilistische Verdrahtungsdichteverteilung.

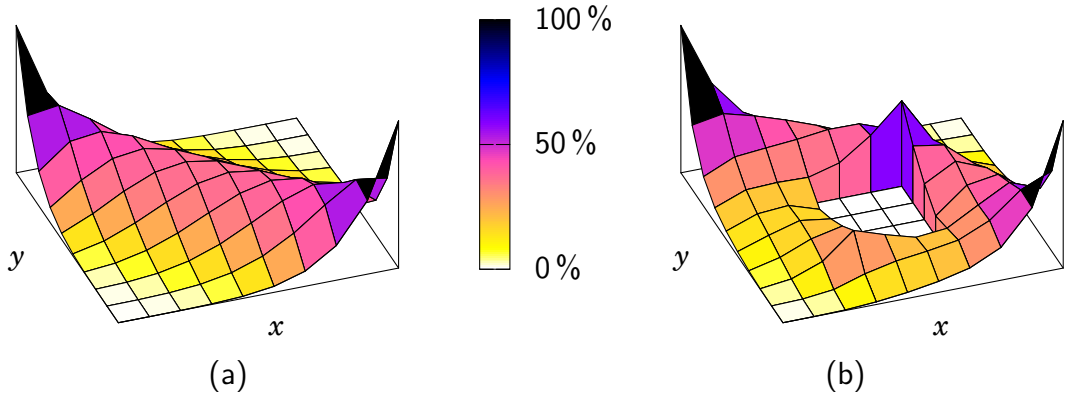


Bild 3.13: Verdrahtungsdichteverteilung bei der alle kürzesten Manhattan-Pfade die gleiche Wahrscheinlichkeit haben, und es gibt (a) keine Verdrahtungshindernisse oder (b) ein Verdrahtungshindernis.

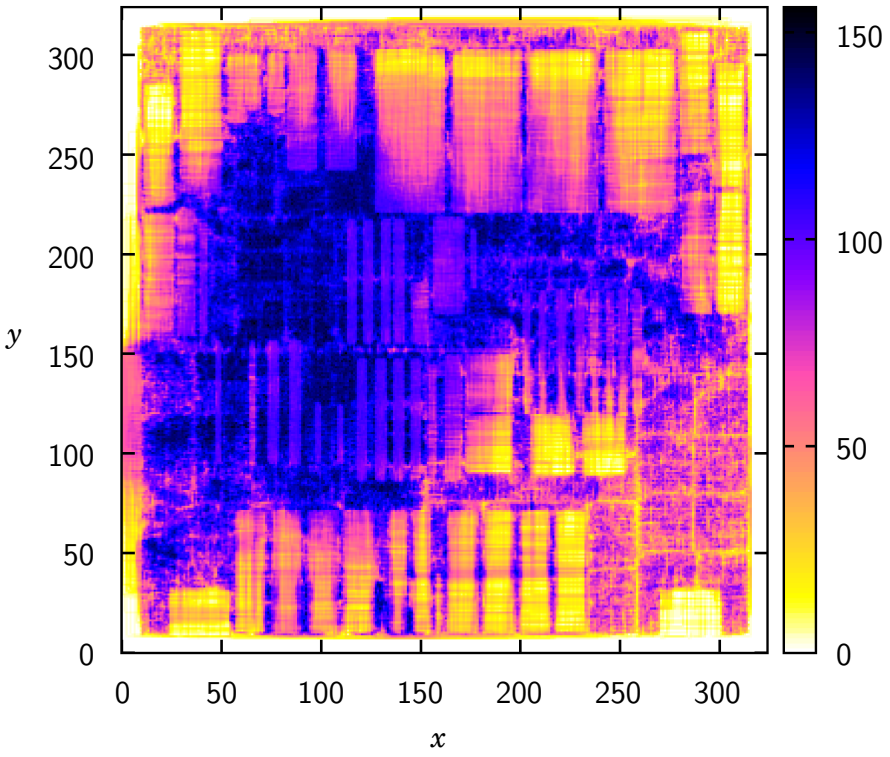


Bild 3.14: Gesamtverdrahtungsdichteverteilung $\mathcal{U}(x,y,z)$ für den Schaltkreis Adaptec1 [5], basierend auf der Verdrahtungsdichteverteilung aus Bild 3.13a.

3.2.5 Verdrahtungsauslastung und Overflow

Die Verdrahtungsauslastung $\mathcal{D}(x,y,z)$ und der damit verwandte Overflow $\mathcal{O}(x,y,z)$ lassen sich aus der Verdrahtungsdichte $\mathcal{U}(x,y,z)$ und der Kenntnis der lokalen Verdrahtungsressourcen $\mathcal{R}(x,y,z)$ bestimmen, Gln. (3.19) bis (3.20). Dazu wird das Layout mit einem Raster in Verdrahtungsregionen eingeteilt, für die man jeweils das Verdrahtungsangebot und die -ressourcen bestimmt:

$$\mathcal{D}(x,y,z) = \frac{\mathcal{U}(x,y,z)}{\mathcal{R}(x,y,z)} \tag{3.19}$$

$$\mathcal{O}(x,y,z) = \begin{cases} 0 & \mathcal{R}(x,y,z) \geq \mathcal{U}(x,y,z) \\ \frac{\mathcal{U}(x,y,z)}{\mathcal{R}(x,y,z)} - 1 & \text{sonst} \end{cases} . \tag{3.20}$$

Besteht keine Notwendigkeit, die Verdrahtungsauslastung $\mathcal{D}(x,y,z)$ und den Overflow $\mathcal{O}(x,y,z)$ individuell für jede Verdrahtungsebene z zu betrachten, werden die Auslastung und der Overflow für alle $|Z|$ Verdrahtungsebenen zusammengefasst, Gln. (3.21) bis (3.24):

$$\mathcal{R}(x,y) = \sum_{l=1}^{|Z|} \mathcal{R}(x,y,z) \tag{3.21}$$

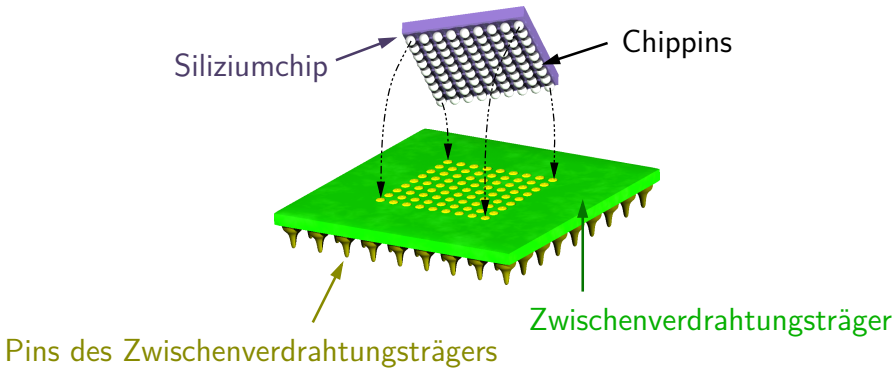
$$\mathcal{U}(x,y) = \sum_{l=1}^{|Z|} \mathcal{U}(x,y,z) \tag{3.22}$$

$$\mathcal{D}(x,y) = \frac{\mathcal{U}(x,y)}{\mathcal{R}(x,y)} \tag{3.23}$$

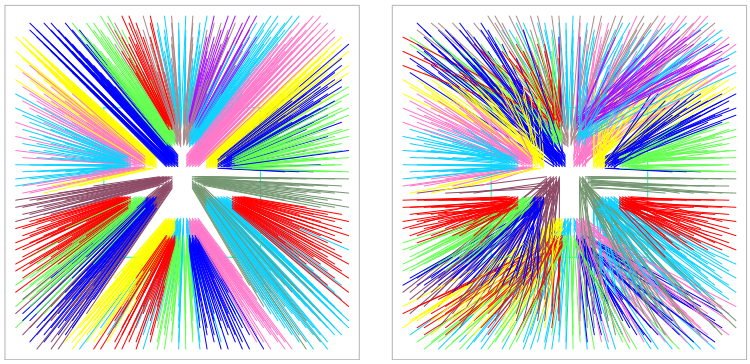
$$\mathcal{O}(x,y) = \begin{cases} 0 & \mathcal{R}(x,y) \geq \mathcal{U}(x,y) \\ \frac{\mathcal{U}(x,y)}{\mathcal{R}(x,y)} - 1 & \text{sonst} \end{cases} . \tag{3.24}$$

3.2.6 Manuelle optische Bewertung

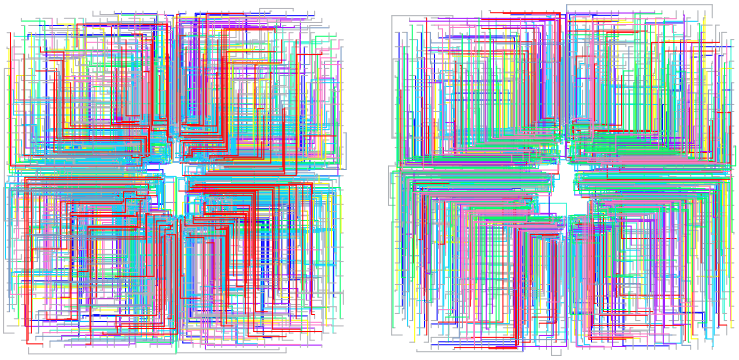
Für die manuelle optische Bewertung stellt man die einzuschätzenden Netze durch Luftlinien (engl. *flylines* oder *rats*) zwischen den Pins graphisch dar. Anhand dieser Visualisierung (**Bilder 3.15b** und **c**) kann ein erfahrener Entwickler topologische Unterschiede auf einen Blick erkennen und somit sehr viele Aspekte der Verdrahtbarkeit gleichzeitig erfassen. Die optische Auswertung erlaubt es jedoch nicht, alle



(a)



(b) (c)



(d) (e)

Bild 3.15: Zwei Pinzuordnungen (b) und (c) in der Draufsicht für ein Single-Chip-Modul (a), dargestellt als Luftlinien zwischen dem Chip-Pin und dem Zwischenverdrahtungsträger-Pin eines Netzes. Die Teilbilder (d) und (e) zeigen die automatisch erstellten Verdrahtungsgeometrien für die beiden Pinzuordnungen (b) und (c).

wichtigen Aspekte zu erkennen und ist stets auf eine Anzahl von Netzen begrenzt, die der Entwickler noch gleichzeitig betrachten kann. Diese Bewertungsmethode ist nicht automatisierbar.

Die beiden Beispiele in den Bildern 3.15b und 3.15c verdeutlichen diese Methode und ihre Einschränkungen. Beide Pinzuordnungen sind für Kreuzungsfreiheit optimiert. Bild 3.15b ist für ein kreuzungsfreies sternförmiges Fanout sehr gut geeignet, während Bild 3.15c für ein kreuzungsfreies, vorrangig horizontales Fanout optimiert ist. Das Beispiel in Bild 3.15c zeigt, dass es manuell optisch nicht möglich ist, ein horizontales Fanout vorherzusehen. Die tatsächlichen Verdrahtungsgeometrien, die nachfolgend ein automatischer *Verdrahter* erstellt hat, sind in Bildern 3.15d und 3.15e gezeigt. In Bild 3.15e ist die hohe horizontale Verdrahtungsdichte im Zentrum deutlich zu erkennen.

3.2.7 Interpretation und Wichtung der Kriterien

Die Zusammenstellung und Beschreibung der Bewertungskriterien in den vorangegangenen Abschnitten gibt einen Überblick über die wesentlichen, im Layoutentwurf verwendeten Maßzahlen für die Verdrahtbarkeit eines Design. Je nach Phase des Layoutentwurfs eignen sich verschiedene Bewertungskriterien besser oder schlechter. Zudem spiegeln die verschiedenen Kriterien verschiedene Aspekte der Verdrahtbarkeit wider. So liefern Signalkreuzungen und Vias Anhaltspunkte für die Verdrahtbarkeit in wenigen Ebenen, während die geschätzten Verdrahtungslängen die Leistungsfähigkeit digitaler Schaltungen widerspiegeln. Daher sind je nach Herstellungstechnologie und Optimierungsziel die geeigneten Bewertungskriterien auszuwählen. Da mehrere der Bewertungskriterien eng miteinander verbunden sind, müssen für eine umfassende Bewertung nicht alle Kriterien untersucht werden, sondern nur die für den jeweiligen Entwurfsschritt am besten geeigneten.

In einem Gerät werden die verschiedenen Hierarchieebenen bzw. Komponenten häufig in verschiedenen Technologien (PCB, MCM, Chip) hergestellt. Damit unterscheiden sich gegebenenfalls die Optimierungsziele von Ebene zu Ebene. Außerdem können sich bestimmte Aufgaben/Probleme/Konflikte in einer Hierarchieebene kostengünstiger auflösen lassen als in einer anderen. Um solche hierarchischen Entwurfsaufgaben zu optimieren, ist folglich eine Verdrahtbarkeitsbewertung jeder Hierarchieebene nötig, die man anschließend zu einer Gesamtbewertung zusammenfasst. Nur so lassen sich global optimierte Lösungen finden.

Kapitel 4

Präzisierung der Aufgabenstellung

Der Layoutentwurf elektronischer Baugruppen lässt sich nur bewältigen, wenn er hierarchisch in Teilentwürfe zerlegt wird. Diese Teilaufgaben wählt man häufig so, dass sie von mehreren Entwicklergruppen parallel, und damit wirtschaftlich, bearbeitet werden können. Dieses parallele Bearbeiten erfordert jedoch exakt definierte Schnittstellen zwischen den Komponenten bzw. Entwicklergruppen. Die Pins der einzelnen Komponenten stellen diese Schnittstellen dar. Wie bereits festgestellt, hat ihre Lage und Signalbelegung, also die Pinzuordnung, maßgeblichen Einfluss auf die Verdrahtbarkeit der gesamten elektronischen Baugruppe. Die Pinzuordnung zu einem fortgeschrittenen Zeitpunkt des Layoutentwurfs zu korrigieren, betrifft immer mehrere Komponenten der Baugruppe und bedeutet oft einen sehr großen Aufwand, weil die Komponenten bereits für eine bestimmte Pinzuordnung entworfen wurden.

Es ist also notwendig, den Layoutentwurf einer elektronischen Baugruppe frühzeitig in Teilaufgaben zu zerlegen. Damit stehen dann aber für die Schnittstellendefinitionen, also für die Pinzuordnung, nur wenige Informationen zur Verfügung. Bekannt sind zu diesem Zeitpunkt Systemstruktur und Netzliste. Im besten Fall wurden die ersten Entwurfsschritte, wie Floorplanning und Platzierung, grob vorausgeplant. Die Pinzuordnung während der frühen Planungsphase kann also lediglich auf die Netzliste und auf nur vage Platzierungsinformationen zurückgreifen. Ferner dürfen nur möglichst wenige herstellungsbedingte Eigenschaften für die Pinzuordnung notwendig sein, denn oft steht in der Planungsphase die Herstellungstechnologie der einzelnen Komponenten noch nicht fest.

Bisher entstehen Pinzuordnungen, auch für komplexe Systeme wie Großrechner, manuell. Der zeitliche Aufwand beträgt mehrere Wochen. Das gewonnene Wissen

über methodisches Vorgehen bei diesen manuellen Entwürfen soll in der vorliegenden Arbeit in Algorithmen formuliert und automatisiert werden. Dazu sind für praktisch relevante Layoutaufgaben und -größen Algorithmen zur automatisierten Pinzuordnung zu entwickeln.

Für das objektive, quantitative Bewerten der Qualität, bzw. der Verdrahtbarkeit, einer Pinzuordnung existieren bisher nur sehr unpräzise Metriken. Deswegen ist eine effektive Optimierung bisher unmöglich. Um die Pinzuordnung einer detaillierten Bewertung zugänglich zu gestalten, soll eine Verdrahtbarkeitsbewertung für die Pinzuordnung während der frühen Planungsphase des Layoutentwurfs entwickelt werden. Dafür sind bekannte Bewertungsmethoden für die Verdrahtbarkeit auf ihre Eignung zu untersuchen. Darauf aufbauend ist eine geeignete Methode an die speziellen Anforderungen der Pinzuordnung anzupassen. Die entwickelte Bewertungsmethode wird dann zum Qualifizieren der Pinzuordnungs-Algorithmen eingesetzt.

Bei der Bearbeitung dieser Aufgabe kommt der hierarchischen Struktur des Layoutentwurfs, den Zweipinnetzen und der differenziellen Signalübertragung eine besondere Bedeutung zu. Deswegen sind alle Methoden für die Pinzuordnungs-Optimierung im hierarchischen Layoutentwurfsfluss zu konzipieren. Ferner müssen die Algorithmen die Randbedingungen differenzieller Signale berücksichtigen.

Auf Grund der Tatsache, dass Netze, die sich über mehrere Hierarchieebenen erstrecken, eine Kettentopologie aufweisen (siehe Abschnitt 5.5), wird diese Mehrpunktstruktur in der vorliegenden Arbeit betrachtet. Das Behandeln von Mehrpinnetzen beliebiger anderer Topologien ist von untergeordneter Bedeutung, da in digitalen Systemen oft mehr als 95 % aller Netze Zweipinnetze bzw. Netze in Kettentopologie sind.

Insgesamt wird damit das Ziel verfolgt, mittels im Rahmen dieser Arbeit zu schaffenden Werkzeugen bereits während der Layoutplanung im Allgemeinen, und der Pinzuordnung im Speziellen, die Verdrahtbarkeit von hierarchischen Systemen zu optimieren. Dies dient dazu, die Anzahl der notwendigen Iterationen im Entwurfsprozess zu verringern sowie verdrahtungsrelevante Layoutmerkmale zu verbessern.

Kapitel 5

Pinzuordnungs-Algorithmen

Dieses Kapitel beschreibt Methoden, um optimierte Pinzuordnungen automatisch zu erstellen. Solche Methoden beinhalten stets einen Kompromiss zwischen Qualität der Lösung und Rechenaufwand. Das vorliegende Kapitel stellt Methoden vor, die an die Anforderungen der frühen Pinzuordnung während der Planungsphase des Layoutentwurfs angepasst sind. Sie benötigen also einen geringen Rechenaufwand und setzen als Eingabedaten nur wenige, gegebenenfalls auch unsichere Informationen voraus.

Keine der entwickelten Methoden ist für alle praktisch relevanten Pinzuordnungs-Aufgaben gleich gut geeignet. Für jede konkrete Aufgabe muss man die jeweils am besten geeignete Methode wählen. In ihrer Gesamtheit ermöglichen die vorgestellten Pinzuordnungs-Methoden das Berechnen einer optimierten Pinzuordnung für jede reale Layoutaufgabe. Die entwickelten Methoden orientieren sich in ihrem Vorgehen an den Erfahrungen von Entwicklungsingenieuren. In der Praxis lässt sich so die bisher manuelle Pinzuordnung automatisieren.

Die in den folgenden Abschnitten 5.2 bis 5.6 beschriebenen Methoden für die Pinzuordnung sind in Anhang A als Struktogramme notiert.

5.1 Voraussetzungen

Die in diesem Kapitel vorgestellten Algorithmen ordnen sich in den Entwurfsfluss (siehe Bild 1.3) nach der Platzierung und vor der Verdrahtung ein. Es wird davon ausgegangen, dass eine Komponentenplatzierung bekannt, diese aber noch mit Unsicherheiten behaftet ist. Nach Möglichkeit werden keine herstellungsbedingten

Eigenschaften (absolute Verdrahtungsressourcen, Abmessungen der Pins usw.) in die Pinzuordnung einbezogen. Dies ist möglich, solange man Hierarchieebenen mit ähnlichen Verdrahtungsressourcen betrachtet.

Jeder Pinzuordnungs-Algorithmus erwartet als Eingabe zwei Pinmengen (auch *Pinfelder* oder Ports genannt), die in der vorliegenden Arbeit immer mit *FROM-Pins* und *TO-Pins* bezeichnet sind. Welche der zwei Pinmengen den Bezeichner FROM und welche TO trägt, ist willkürlich und dient allein der sprachlichen Unterscheidung. Die Mächtigkeiten n_{FROM} und n_{TO} beider Mengen sind gleich groß ($n_{\mathrm{FROM}} = n_{\mathrm{TO}}$) und entsprechen der Anzahl n der Zweipinnetze. Die Ausgabe ist eine bijektive (eineindeutige) Zuordnung zwischen beiden Pinmengen FROM und TO, wie in Bild 2.3a dargestellt. Die jeweiligen logischen Signale werden den so entstandenen Netzen (zusammengehöriges FROM- und TO-Pin) noch nicht zugeordnet. Die einzige Ausnahme bildet die Pinzuordnung durch lineare Optimierung (siehe Abschnitt 5.3), sie setzt $n_{\mathrm{FROM}} = n_{\mathrm{TO}}$ nicht voraus.

Das Optimieren der Pinzuordnung einer Baugruppe mit drei Komponenten, wie in **Bild 5.1a**, lässt sich mit zwei Strategien bearbeiten:

(1) Man fasst die Pins der beiden kleinen Komponenten, wie in Bild 5.1b gezeigt, zu einer TO-Menge zusammen, während die Pins der größten Komponente die FROM-Menge bilden. Die Pinzuordnung wird dann in einem Schritt, mit einem der im Folgenden vorgestellten Algorithmen, optimiert. Das Beispiel einer Zuordnung ist in Bild 5.1d dargestellt.

(2) Man teilt die Pins der Komponenten, wie in Bild 5.1c gezeigt, in Ports auf. Die Pinzuordnung dieser Portpaare wird sequenziell, jeweils mit einem der im Folgenden vorgestellten Algorithmen, optimiert. Das Festlegen der Ports erfolgt entweder manuell, mithilfe der Strategie (1) oder mit einer Kombination aus beidem.

Enthalten die beiden Pinmengen nicht jeweils die gleiche Anzahl Pins, dann werden aus der größeren Menge so viele Pins entfernt, bis die Anzahl gleich ist. In der Praxis stimmt diese Anzahl typischerweise überein, weil Komponenten nur so viele Pins aufweisen, wie unbedingt notwendig sind.

5.2 Topologische Heuristiken

Die hier entwickelten topologischen Heuristiken bilden das manuelle Vorgehen der Entwickler bei den drei praktisch relevanten Pinzuordnungs-Problemklassen ab:

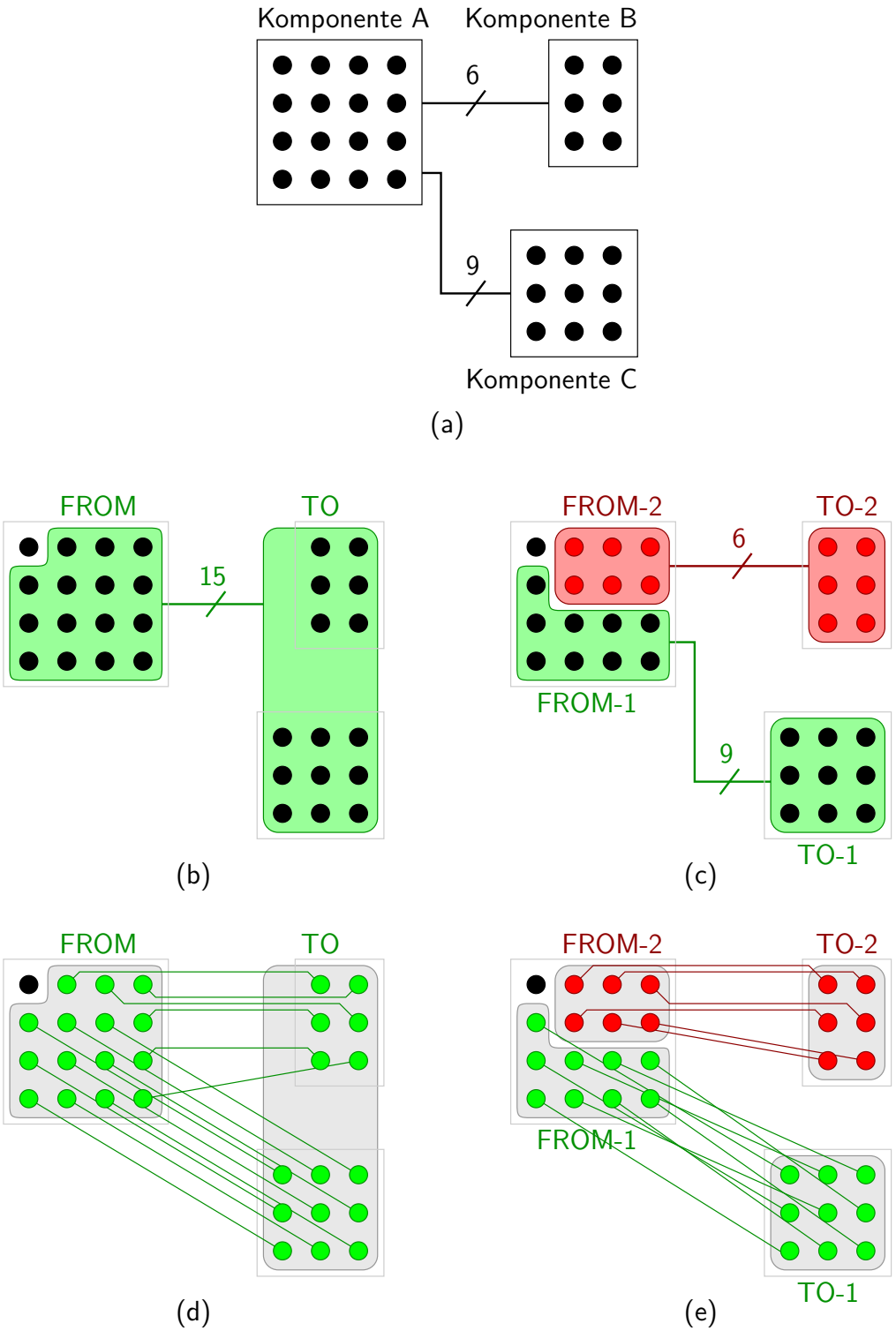


Bild 5.1: Zwei Varianten (a-b-d) und (a-c-e), um die Pinzuordnungs-Aufgabe (a) mit drei Komponenten unter den gegebenen Voraussetzungen zu bearbeiten.

(1) FROM- und TO-Pinmenge liegen im Vergleich zu ihren Ausdehnungen weit auseinander. Praktisch ist das der Fall, wenn zwei Komponenten auf einem Modul bzw. einer Leiterplatte platziert sind und weit auseinander liegen. Dies tritt besonders oft auf, wenn eine der beiden Komponenten eine Steckverbindung ist.
(2) FROM- und TO-Pinmenge liegen im Vergleich zu ihren Ausdehnungen nah nebeneinander und überlappen sich nicht. Praktisch ist das der Fall, wenn zwei Komponenten auf einem Modul nebeneinander platziert sind.
(3) FROM- und TO-Pinmenge überlagern sich. In der Praxis wird die Fläche der einen Pinmenge die andere Pinmenge fast immer komplett umschließen. Das ist der Fall, wenn eine oder mehrere Komponenten auf der Oberseite eines Zwischenverdrahtungsträgers platziert sind und dieses Modul auf der Unterseite (ganzflächig) Pins zum Kontaktieren einer Hauptplatine besitzt.

5.2.1 Wiederholtes Unterteilen

Der Algorithmus mit wiederholtem topologischen Unterteilen der Pinfelder ist besonders schnell, skaliert linear mit der Anzahl Pins und weist gute Eigenschaften bezüglich Signal Skew und dem Längenabgleich von Netzen eines Busses auf.

Die beiden Pinfelder werden wiederholt abwechselnd horizontal und vertikal unterteilt, bis in jedem Teilfeld genau ein Pin enthalten ist (**Bild 5.2**). Die Teilung wählt man so, dass sich die geteilten Pins in ihrer Anzahl nicht oder um den Wert Eins unterscheiden. Ist eine ungerade Anzahl Pins aufzuteilen, wird dem linken bzw. dem oberen Teilfeld ein Pin mehr zugewiesen. Liegen Pins exakt auf der teilenden Gerade, ordnet man die oberen/linken Pins dem linken/oberen Teilfeld zu.

Die erste Teilung orientiert sich an dem Seitenverhältnis des kleinsten umschließenden Rechtecks. Ist dieses breiter als hoch, so ist die Orientierung der ersten Teilung vertikal, sonst horizontal.

Bei jedem Unterteilungsschritt wird für jeden Pin vermerkt, auf welcher Seite der Teilung der jeweilige Pin angeordnet ist. Liegt ein Pin bei einer horizontalen Unterteilung über der Hälfte, vermerkt man eine Null, liegt der Pin unterhalb der Hälfte vermerkt man eine Eins. Analog speichert man bei vertikalen Unterteilungen für Pins links der Hälfte eine Eins und für Pins rechts der Hälfte eine Null. Diese Folge von Nullen und Einsen repräsentiert den „Platz“ des Pins.

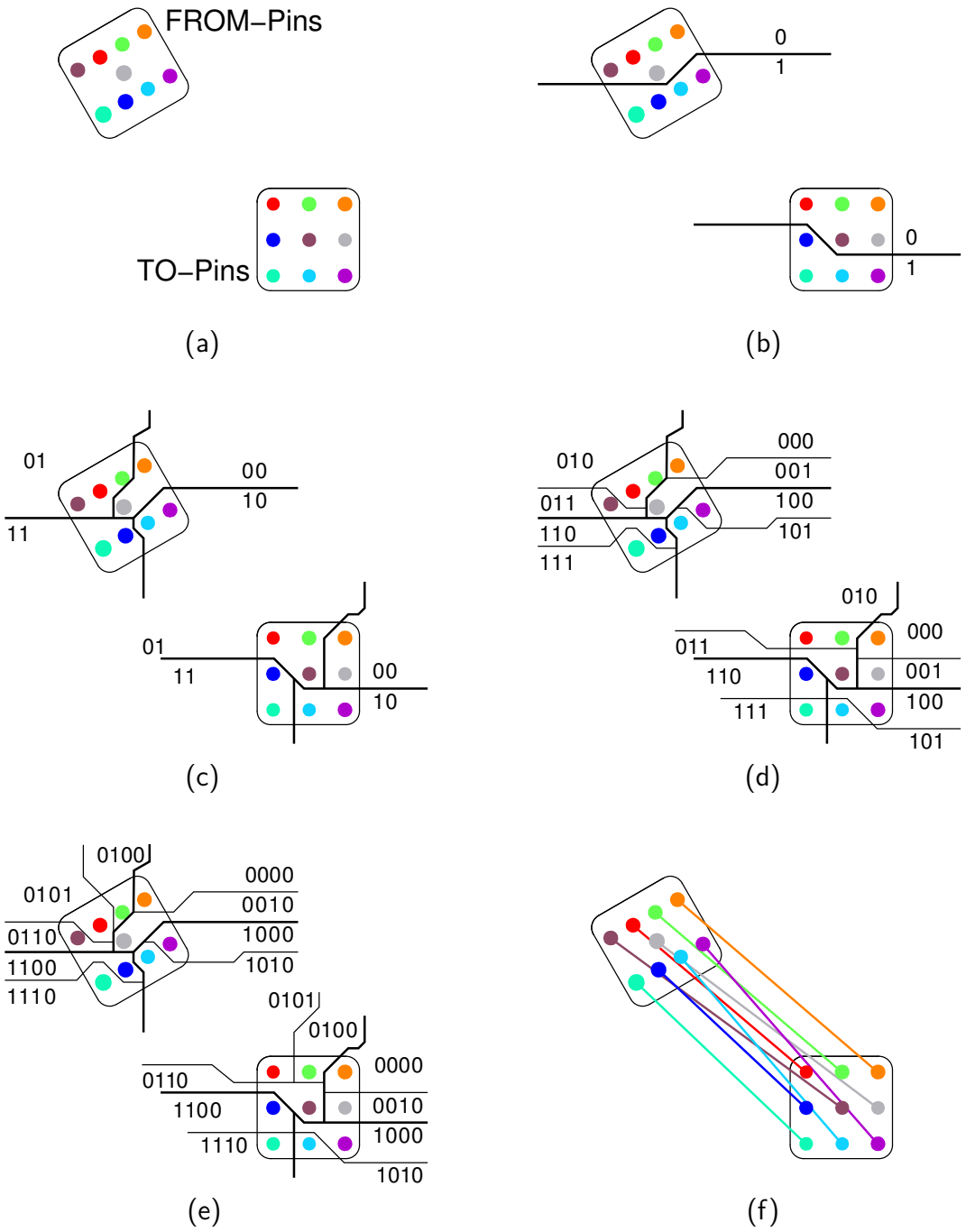


Bild 5.2: Pinzuordnung durch wiederholtes Unterteilen. Teilbild (a) zeigt die Ausgangssituation, die Teilbilder (b) bis (e) illustrieren die Zwischenschritte und Teilbild (f) zeigt die resultierende Pinzuordnung.

Die „Platznummern“ zweier Pinfelder ergeben eine Pinzuordnung, indem das FROM-Pin und das TO-Pin mit der gleichen Platznummer einander zugeordnet werden. Sind die Pinfelder ähnlich, entsteht eine Pinzuordnung, bei der Pins aus gleichen Regionen einander zugeordnet sind (Bilder 5.2 und **5.3**). Die Pinzuordnung ist stets unabhängig von der relativen Lage der Pinfelder.

5.2.2 Kreuzungen minimieren

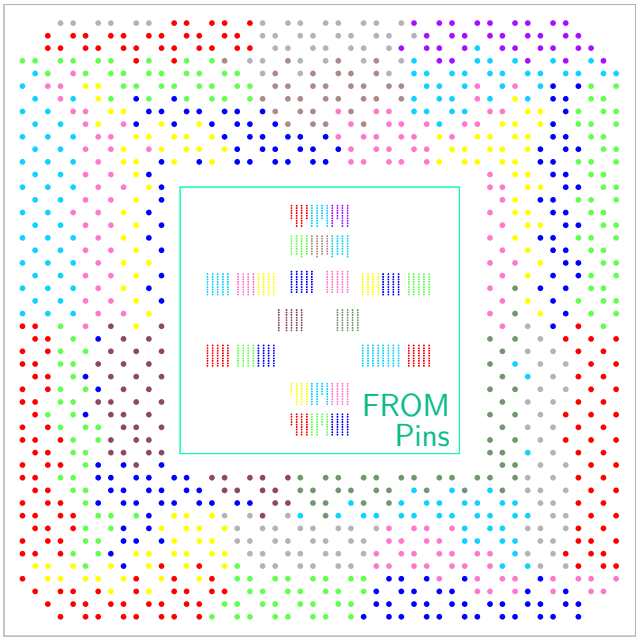
Um möglichst wenige Signalkreuzungen während der Verdrahtung auflösen zu müssen, sind durch die Entwickler entsprechende Pinzuordnungen zu wählen. Exakt lässt sich diese Aufgabe nur lösen, wenn die Topologie der Verdrahtungswege bekannt ist. Zum Abschätzen der Signalkreuzungen während der frühen Planungsphase können

(1) die Luftlinie,
(2) der Manhattan-Pfad 1, Horizontal-Vertikal oder
(3) der Manhattan-Pfad 2, Vertikal-Horizontal

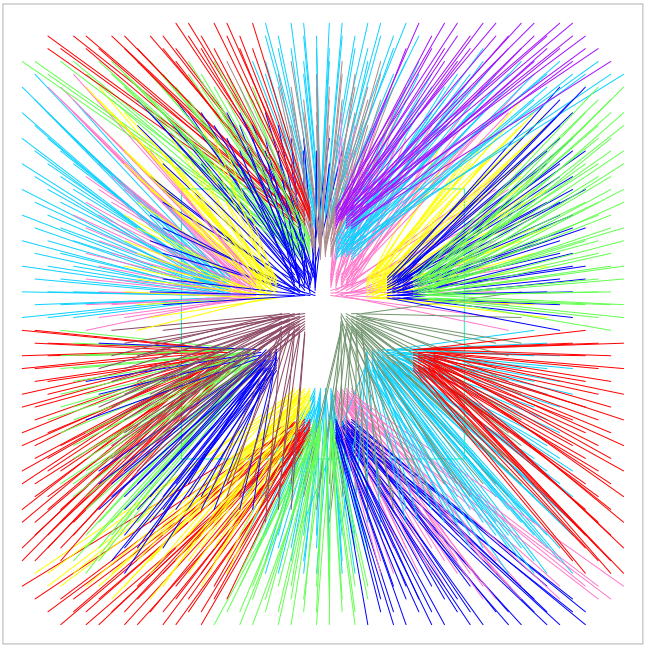
als *Geometrie* für die Netze verwendet werden (**Bild 5.4**). Die Luftlinie ist die Strecke, die die beiden Pins eines Netzes direkt verbindet. Manhattan-Pfad 1 steht für die Manhattan-Verbindung zwischen den beiden Pins, so dass das FROM-Pin des Netzes horizontal angeschlossen ist. Manhattan-Pfad 2 ist die zweite mögliche Manhattan-Verbindung, bei der das FROM-Pin vertikal angeschlossen ist.

Das Entfernen der Kreuzungen ist ein iterativer Prozess. Dazu überprüft man für die gewählte Geometrie jedes Netzes, ob eine Kreuzung mit einem der anderen Netze existiert. Wird eine Kreuzung gefunden, dann vertauscht man die Zuordnung der beiden FROM-Pins, um diese Kreuzung aufzulösen. Hat zum Beispiel Netz a (mit den beiden Pins p_{a1} und p_{a2}) eine Kreuzung mit Netz b (mit den beiden Pins p_{b1} und p_{b2}), dann wird die Kreuzung aufgelöst, indem man jeweils die beiden Pins p_{b1} und p_{a2} bzw. p_{a1} und p_{b2} demselben Netz zuordnet (**Bild 5.5**). Dieses Überprüfen und Vertauschen wiederholt man, bis alle Kreuzungen aufgelöst sind.

Hat ein Pinzuordnungs-Problem n Netze, dann ist es beim Überprüfen des i-ten Netzes auf Kreuzungen ausreichend, die Netze $i+1$ bis n zu betrachten. Es sind also pro Wiederholung $\frac{1}{2} \cdot (n^2+n)$ Überprüfungen auf eine Kreuzung notwendig. Die erforderliche Anzahl sowie das Endergebnis der Wiederholungen hängt von der Ausgangssituation und der Bearbeitungsreihenfolge der Netze ab.



(a)



(b)

Bild 5.3: Pinzuordnung zweier ineinander liegender Pinfelder. Teilbild (a) zeigt die Pins und Teilbild (b) die durch wiederholtes Unterteilen erstellte Pinzuordnung. Die Netze sind durch Luftlinien dargestellt.

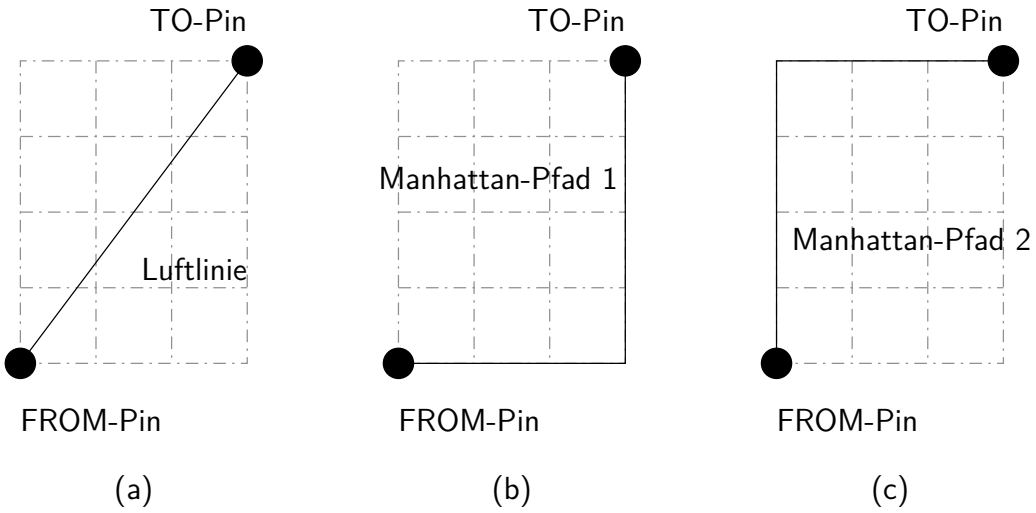


Bild 5.4: Drei Geometrien für das Abschätzen von Signalkreuzungen. Luftlinie (a), Manhattan-Pfad 1 (b) und Manhattan-Pfad 2 (c).

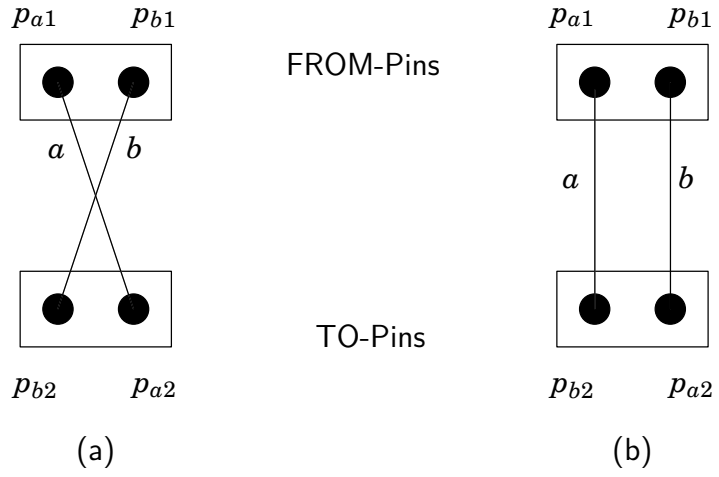


Bild 5.5: Vertauschen der Zuordnung zweier Netze, zum Auflösen einer Kreuzung. Teilbild (a) zeigt zwei sich kreuzende Netze a und b. Durch Vertauschen der Zuordnung der beiden Pins p_{a2} und p_{b2} ist die Kreuzung in Teilbild (b) aufgelöst.

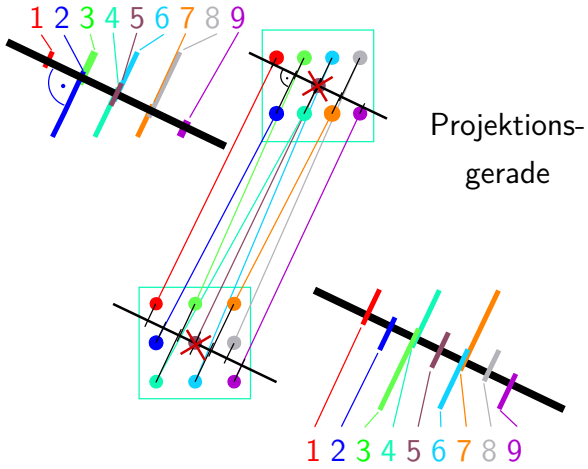


Bild 5.6: Pinzuordnung durch Projizieren auf Gerade.

5.2.3 Projizieren auf Gerade

Die Pins werden auf eine Gerade projiziert, die senkrecht auf der Verbindungsgeraden steht, die die Mittelpunkte $(\overline{x_{\mathrm{FROM}}},\overline{y_{\mathrm{FROM}}})$ und $(\overline{x_{\mathrm{TO}}},\overline{y_{\mathrm{TO}}})$ des FROM- und des TO-Pinfeldes verbindet. Anhand ihrer Reihenfolge auf der Projektionsgerade werden sie geordnet. Aus diesen beiden Reihenfolgen entsteht die Pinzuordnung, indem man das erste FROM-Pin, wie in **Bild 5.6** gezeigt, dem ersten TO-Pin zuordnet usw. Die resultierende Pinzuordnung hängt von der relativen Lage der Pinfelder ab. Für sinnvolle Ergebnisse dürfen die Mittelpunkte der Pinfelder weder aufeinander noch sehr nahe zusammenfallen, denn dann liegt die Projektionsgerade nicht mehr annähernd senkrecht zu den meisten Luftlinien. Fallen die Projektionen verschiedener Pins auf den gleichen Punkt der Gerade, wird ihre Reihenfolge zufällig gewählt.

Die Mittelpunkte $(\overline{x_{\mathrm{FROM}}}, \overline{y_{\mathrm{FROM}}})$ und $(\overline{x_{\mathrm{TO}}}, \overline{y_{\mathrm{TO}}})$ des FROM- und des TO-Pinfeldes sind die arithmetischen Mittel der Pinkoordinaten $(x_{\mathrm{FROM}\,i}, y_{\mathrm{FROM}\,i})$ bzw. $(x_{\mathrm{TO}\,i}, y_{\mathrm{TO}\,i})$:

$$\overline{x_{\mathrm{FROM}}} = \frac{1}{n}\sum_{i=1}^{n} x_{\mathrm{FROM}\,i} \tag{5.1}$$

$$\overline{y_{\mathrm{FROM}}} = \frac{1}{n}\sum_{i=1}^{n} y_{\mathrm{FROM}\,i} \tag{5.2}$$

$$\overline{x_{\mathrm{TO}}} = \frac{1}{n}\sum_{i=1}^{n} x_{\mathrm{TO}\,i} \tag{5.3}$$

$$\overline{y_{\mathrm{TO}}} = \frac{1}{n}\sum_{i=1}^{n} y_{\mathrm{TO}\,i} \quad . \tag{5.4}$$

Der Vektor $\binom{\Delta x}{\Delta y}$ zeigt vom Mittelpunkt $(\overline{x_{\mathrm{FROM}}}, \overline{y_{\mathrm{FROM}}})$ des FROM-Pinfeldes zum Mittelpunkt $(\overline{x_{\mathrm{TO}}}, \overline{y_{\mathrm{TO}}})$ des TO-Pinfeldes. Der dazu senkrecht ($\perp$) stehende Vektor $\binom{\Delta x_\perp}{\Delta y_\perp}$ entspricht der Richtung der Projektionsgerade:

$$\binom{\Delta x}{\Delta y} = \binom{\overline{x_{\mathrm{TO}}} - \overline{x_{\mathrm{FROM}}}}{\overline{y_{\mathrm{TO}}} - \overline{y_{\mathrm{FROM}}}} \tag{5.5}$$

$$\binom{\Delta x_\perp}{\Delta y_\perp} = \binom{-\Delta y}{\Delta x} \quad . \tag{5.6}$$

Der zu projizierende Vektor der FROM-Pins ist $\binom{\Delta x_{\mathrm{FROM}\,i}}{\Delta y_{\mathrm{FROM}\,i}}$. Er zeigt vom Mittelpunkt $(\overline{x_{\mathrm{FROM}}}, \overline{y_{\mathrm{FROM}}})$ des FROM-Pinfeldes zum FROM-Pin i. Vektor $\binom{\Delta x_{\mathrm{TO}\,j}}{\Delta y_{\mathrm{TO}\,j}}$ ist dazu analog:

$$\binom{\Delta x_{\mathrm{FROM}\,i}}{\Delta y_{\mathrm{FROM}\,i}} = \binom{x_{\mathrm{FROM}\,i} - \overline{x_{\mathrm{FROM}}}}{y_{\mathrm{FROM}\,i} - \overline{y_{\mathrm{FROM}}}} \tag{5.7}$$

$$\binom{\Delta x_{\mathrm{TO}\,j}}{\Delta y_{\mathrm{TO}\,j}} = \binom{x_{\mathrm{TO}\,j} - \overline{x_{\mathrm{TO}}}}{y_{\mathrm{TO}\,j} - \overline{y_{\mathrm{TO}}}} \quad . \tag{5.8}$$

Die Länge $\mathcal{L}_i$ der projizierten Vektoren (**Bild 5.7**) wird mithilfe des Skalarproduktes effizient bestimmt:

$$\mathcal{L}_i = \frac{\Delta x_i \Delta x_\perp + \Delta y_i \Delta y_\perp}{\left|\binom{\Delta x_\perp}{\Delta y_\perp}\right|} \quad . \tag{5.9}$$

Die exakte projizierte Länge $\mathcal{L}_i$ ist nicht notwendig für das Bestimmen der Pinreihenfolge, so dass die Betragsbildung $\left|\binom{\Delta x_\perp}{\Delta y_\perp}\right|$ und die Division durch diesen Betrag

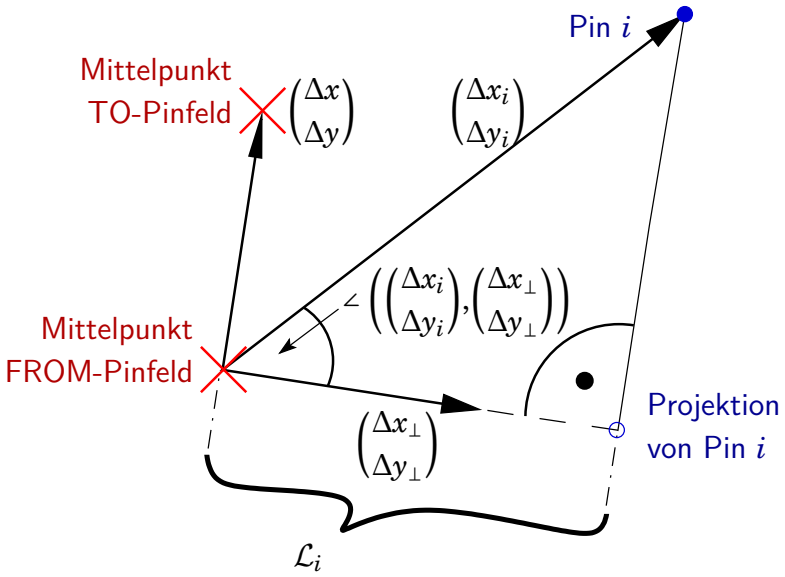


Bild 5.7: Geometrische Zusammenhänge beim Projizieren auf eine Gerade. Der dargestellte Pin i gehört zum FROM-Pinfeld.

entfallen können, um Rechenzeit einzusparen. Die Reihenfolgen werden also anhand der sortierten Längen $\overline{\mathcal{L}_{\mathrm{FROM}\,i}}$ bzw. $\overline{\mathcal{L}_{\mathrm{TO}\,j}}$ bestimmt, indem man jeweils dem x-ten FROM-Pin das x-te TO-Pin zuordnet:

$$\overline{\mathcal{L}_{\mathrm{FROM}\,i}} = \Delta x_{\mathrm{FROM}\,i} \cdot \Delta x_\perp + \Delta y_{\mathrm{FROM}\,i} \cdot \Delta y_\perp \tag{5.10}$$

$$\overline{\mathcal{L}_{\mathrm{TO}\,j}} = \Delta x_{\mathrm{TO}\,j} \cdot \Delta x_\perp + \Delta y_{\mathrm{TO}\,j} \cdot \Delta y_\perp \ . \tag{5.11}$$

5.3 Lineare Optimierung

In diesem Abschnitt wird gezeigt, wie sich die Pinzuordnung als lineares Optimierungsproblem formulieren lässt. Der Vorteil dieser Methode ist, dass das globale Optimum bezüglich der verwendeten Kostenmatrix effizient bestimmbar ist. Dazu setzt man numerische Optimierungsverfahren, wie zum Beispiel das Simplexverfahren [62] oder den ungarischen Algorithmus [63 bis 65], ein. Der Nachteil ist, dass nur die geschätzte Verdrahtungslänge exakt in der Kostenmatrix berücksichtigt werden kann. Die Anzahl der Signalkreuzungen hingegen lässt sich nur ungefähr beachten. Sind darüber hinaus Charakteristika der lokalen Verdrahtungsdichte zu optimieren, dann müssen zahlreiche lineare Optimierungsprobleme nacheinander (iterativ) gelöst werden.

Kostenmatrix

Eine zweidimensionale Kostenmatrix $\mathcal{K}$ bildet die Kosten aller möglichen Pinzuordnungen ab und ist die Grundlage für die lineare Optimierung:

$$\mathcal{K} = \begin{pmatrix} k_{11} & k_{12} & \cdots & k_{1n} \\ k_{21} & k_{22} & \cdots & k_{2n} \\ \vdots & \vdots & \ddots & \vdots \\ k_{m1} & k_{m2} & \dots & k_{mn} \end{pmatrix} . \tag{5.12}$$

Dabei ist m die Anzahl der FROM-Pins und n die Anzahl der TO-Pins. Jedes Matrixelement k_{ij} steht für die Kosten, wenn FROM-Pin i zu TO-Pin j zugeordnet wird. Die optimale Pinzuordnung ist eine Zuordnung $\mathcal{X}_{optimal}$, Gl. (5.13), so dass aus jeder Zeile und jeder Spalte der Kostenmatrix $\mathcal{K}$ genau ein Kostenelement ausgewählt wird, Gl. (5.14), und die Summe dieser Kostenelemente minimal ist, Gl. (5.15):

$$\mathcal{X} = \begin{pmatrix} x_{11} & x_{12} & \cdots & x_{1n} \\ x_{21} & x_{22} & \cdots & x_{2n} \\ \vdots & \vdots & \ddots & \vdots \\ x_{m1} & x_{m2} & \dots & x_{mn} \end{pmatrix} \tag{5.13}$$

$$\begin{aligned} \sum_{i=1}^{m} x_{ij} &= 1 \quad \forall \quad j = 1 \dots n \\ \sum_{j=1}^{n} x_{ij} &= 1 \quad \forall \quad i = 1 \dots m \\ x_{ij} &\in \{0,1\} \quad \forall \quad i = 1 \dots m \text{ und } j = 1 \dots n \end{aligned} \tag{5.14}$$

$$\mathcal{X}_{optimal}, \qquad \text{so dass} \quad \left(\sum_{i=1}^{m} \sum_{j=1}^{n} (x_{ij} \cdot k_{ij}) \right) \quad \text{minimal ist} \ . \tag{5.15}$$

Ein Wert $x_{ij} = 1$ heißt, dass der FROM-Pin i dem TO-Pin j zugeordnet ist. Analog bedeutet der Wert $x_{ij} = 0$, dass der FROM-Pin i dem TO-Pin j *nicht* zugeordnet ist.

Ein Vorteil der Pinzuordnung durch lineare diskrete Optimierung gegenüber den topologischen Heuristiken in Abschnitt 5.2 ist, dass die Anzahl der FROM-Pins nicht gleich der Anzahl der TO-Pins sein muss. Bei Bauelementen mit unbelegten Pins wird also optimal ausgewählt, welchen Pins keine Signale zuzuweisen

sind. Bei den topologischen Heuristiken müssen die unbelegten Pins vor dem eigentlichen Optimieren bereits festgelegt sein.

Die Formulierung der Kostenfunktion für die Matrixelemente k_{ij} ist essenziell, um sinnvolle Pinzuordnungs-Ergebnisse zu erhalten. Die geeigneten Kostenfaktoren sind im Folgenden beschrieben.

Geschätzte Verdrahtungslänge

Die Gesamtverdrahtungslänge kann minimiert werden, indem die Matrixelemente k_{ij} eine geschätzte Verdrahtungslänge zugewiesen bekommen. Dazu nutzt man zum Beispiel die Manhattan-Länge

$$k_{ij} = |x_{\mathrm{TO}\,j} - x_{\mathrm{FROM}\,i}| + |y_{\mathrm{TO}\,j} - y_{\mathrm{FROM}\,i}| \tag{5.16}$$

und die Luftlänge

$$k_{ij} = \sqrt{(x_{\mathrm{TO}\,j} - x_{\mathrm{FROM}\,i})^2 + (y_{\mathrm{TO}\,j} - y_{\mathrm{FROM}\,i})^2} \quad . \tag{5.17}$$

Weitere Methoden zum Abschätzen sind in Abschnitt 3.2.2 beschrieben. Einzelne übermäßig lange Netze lassen sich vermeiden, wenn ihre Kosten nicht linear von der geschätzten Verdrahtungslänge abhängen, sondern quadratisch oder exponentiell.

Signalkreuzungen

Die Anzahl der Signalkreuzungen kann nicht exakt in die Kostenfunktion einfließen, denn die Anzahl der Kreuzungen eines Netzes hängt von der Pinzuordnung aller anderen Netze mit ab. Dafür sind Abschätzungen zu nutzen, wobei man Netze als kürzeste Verbindungen zwischen ihren beiden Pins annimmt. Wenn diese Strecke die eines anderen Netzes schneidet, dann ist von einer Signalkreuzung dieser Netze auszugehen.

Zunächst wird mit der Methode aus Abschnitt 5.2.2 eine kreuzungsfreie Pinzuordnung ermittelt. Anschließend bestimmt man eine Gerade, die alle Luftlinien schneidet. Eine solche Gerade existiert auf jeden Fall, wenn sich das FROM-Pinfeld und das TO-Pinfeld nicht überlappen. Existiert weder eine solche Gerade noch ein entsprechender Kreis, versagt die Methode. Existiert eine geeignete Gerade oder ein Kreis, werden die Netze nach der Reihenfolge ihrer Schnittpunkte mit

der Geraden sortiert. Um aus dieser Sortierung auf die Anzahl der eingebrachten Luftlinienkreuzungen zu schließen, nimmt man an, dass das Vertauschen der Pins zweier direkt benachbarter Netze genau eine Luftlinienkreuzung erzeugt. Beim Vertauschen zweier Pins von Netzen, zwischen denen weitere Netze liegen, wird davon ausgegangen, dass zwei Luftlinienkreuzungen in den vertauschten Netzen entstehen und keine Luftlinienkreuzung in den dazwischen liegenden Netzen usw. Die folgenden Beispiele illustrieren, dass sich diese Schätzung der Signalkreuzungen für das Optimieren der Pinzuordnung eignet.

In den **Bildern 5.8** bis **5.10** sind drei Beispiele für die Abschätzung der Signalkreuzungen dargestellt. In der jeweiligen Tabelle ist angegeben, wie viele Kreuzungen für das Vertauschen von Pins vorhergesagt werden. Gleichzeitig zeigen die Tabellen, wie viele Kreuzungen tatsächlich entstehen. Es ist zu erkennen, dass die geschätzte Anzahl der Kreuzungen in den meisten Fällen exakt gleich der Anzahl der tatsächlichen ist.

Kombination der geschätzten Verdrahtungslänge und Signalkreuzungen

Die Länge einer Verbindung und die Anzahl der Kreuzungen dieser Verbindungen können gleichzeitig in die Kosten einfließen. Dazu wird ein Wichtungsfaktor α festgelegt:

$$\begin{aligned} k_{ij} \;=\;& \text{geschätzte Verdrahtungslänge} \\ & + \alpha \cdot l \cdot (\text{abgeschätzte Anzahl Luftlinienkreuzungen}) \quad . \end{aligned} \tag{5.18}$$

l ist der kürzeste Abstand der Pinfeldmittelpunkte. Ist $\alpha > 0$, dann wird eine Signalkreuzung in Kauf genommen, wenn dadurch die Gesamtlänge sinkt. Ein Wert $\alpha = 1$ heißt, dass die Kosten einer Signalkreuzung genau einer Verdrahtungslänge von l entsprechen.

Kritische Netzlänge

Die Verdrahtungsdichte und die *kritische Netzlänge* (siehe Abschnitt 6.4) können durch die lineare Optimierung nicht exakt berücksichtigt werden, denn die lokale Verdrahtungsdichte hängt von der Pinzuordnung aller Netze ab. Um die Verdrahtungsdichte und die kritische Netzlänge dennoch für die Berechnung der Kostenmatrix zu verwenden, ist zunächst eine initiale Pinzuordnung mit minimaler Verdrahtungslänge zu ermitteln. Basierend auf dieser Pinzuordnung bestimmt

Pintausch	Netz	proph. / tats. #K.	
1 ⇄ 2	(1−2)	1 / 0	✗
	(2−1)	1 / 0	✗
keine	(3−3)	0 / 0	✓
4 ⇄ 5	(4−5)	1 / 0	✗
	(5−4)	1 / 0	✗
6 ⇄ 7	(6−7)	1 / 1	✓
	(7−6)	1 / 1	✓

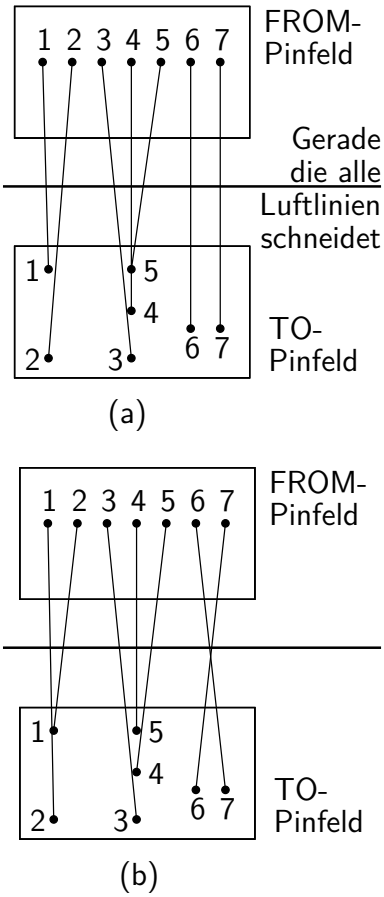


Bild 5.8: Beispiel 1. für die Kreuzungsabschätzung pro Netz. In Teilbild (a) sind die Pins und Netze anhand der Reihenfolge sortiert, in der sie von der Geraden geschnitten werden. „Pintausch“ sind jeweils die beiden FROM-Pins, die vertauscht werden und für die die Anzahl der dadurch erzeugten Kreuzungen abgeschätzt wird. Die Spalte „Netz“ enthält das Netz in Form (FROM − TO)-Pin aus Teilbild (b), für das die Anzahl „proph. #K.“ Kreuzungen vorhergesagt wurden. „Tats. #K.“ ist die wirkliche Anzahl Kreuzungen.

Pintausch	Netz	proph. / tats. #K.	
$1 \rightleftarrows 2 \rightleftarrows 3$	(1–2)	1 / 1	✓
	(2–3)	1 / 1	✓
	(3–1)	2 / 2	✓
keine	(4–4)	0 / 0	✓
$5 \rightleftarrows 7$	(5–7)	2 / 2	✓
	(6–6)	0 / 2	✗
	(7–5)	2 / 2	✓

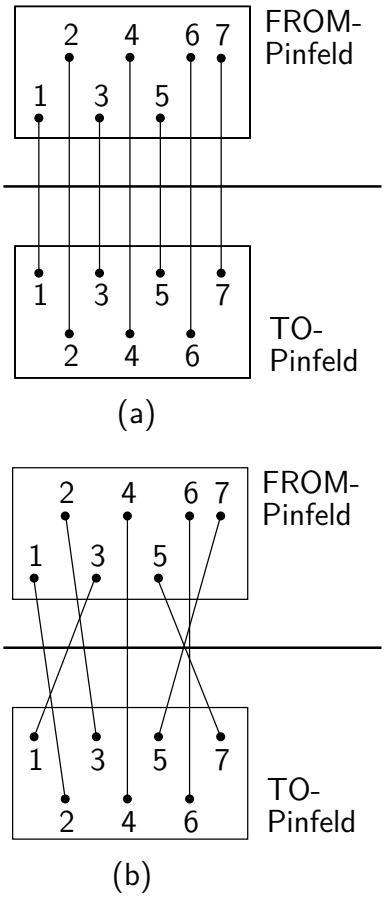


Bild 5.9: Beispiel 2. für die Kreuzungsabschätzung pro Netz. In Teilbild (a) sind die Pins und Netze anhand der Reihenfolge sortiert, in der sie von der Geraden geschnitten werden. „Pintausch“ sind jeweils die beiden FROM-Pins, die vertauscht werden und für die die Anzahl der dadurch erzeugten Kreuzungen abgeschätzt wird. Die Spalte „Netz“ enthält das Netz in Form (FROM – TO)-Pin aus Teilbild (b), für das die Anzahl „proph. #K.“ Kreuzungen vorhergesagt wurden. „Tats. #K.“ ist die wirkliche Anzahl Kreuzungen.

Pintausch	Netz	proph. #K. / tats. #K.	
1⇄2⇄3 ⇄4⇄5 ⇄6⇄7	(1−2)	1 / 1	✓
	(2−3)	1 / 1	✓
	(3−4)	1 / 1	✓
	(4−5)	1 / 1	✓
	(5−6)	1 / 1	✓
	(6−7)	1 / 1	✓
	(7−1)	6 / 6	✓

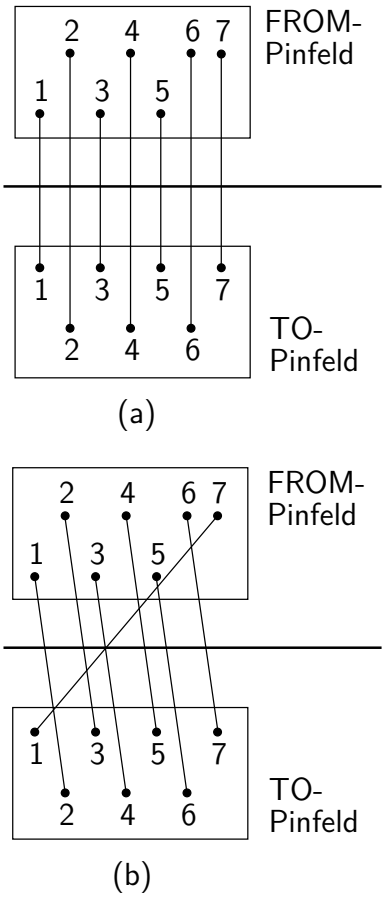


Bild 5.10: Beispiel 3. für die Kreuzungsabschätzung pro Netz. In Teilbild (a) sind die Pins und Netze anhand der Reihenfolge sortiert, in der sie von der Geraden geschnitten werden. „Pintausch“ sind jeweils die beiden FROM-Pins, die vertauscht werden und für die die Anzahl der dadurch erzeugten Kreuzungen abgeschätzt wird. Die Spalte „Netz“ enthält das Netz in Form (FROM − TO)-Pin aus Teilbild (b), für das die Anzahl „proph. #K.“ Kreuzungen vorhergesagt wurden. „Tats. #K.“ ist die wirkliche Anzahl Kreuzungen.

man die Verdrahtungsdichte bzw. kritische Netzlänge und lässt sie in die Berechnung der Kostenmatrix für eine zweite Iteration einfließen. In dieser kombiniert man also die Verdrahtungslänge mit der Verdrahtungsdichte und/oder der kritischen Netzlänge. Die lineare Optimierung kann beliebig oft auf diese Weise wiederholt werden, um die Ähnlichkeit der Ausgangspinzuordnung und der optimierten Pinzuordnung zu verbessern. Je ähnlicher beide sind, desto kleiner ist der Fehler bei der Berechnung der Verdrahtungsdichte und der kritischen Netzlänge. Erst wenn Ausgangs- und optimierte Pinzuordnung identisch sind, ist mit Sicherheit das globale Optimum erreicht, was gegebenenfalls jedoch sehr zeitaufwendig ist.

Zusammenfassung zur linearen Optimierung

Die lineare Optimierung zeichnet sich dadurch aus, dass sie das globale Optimum bezüglich der Kostenmatrix garantiert findet. Diese Matrix kann jedoch nur die Verdrahtungslänge exakt bewerten. Die Anzahl der Signalkreuzungen und die Verdrahtungsdichte können nur geschätzt in der Kostenmatrix berücksichtigt werden.

5.4 Differenzielle Paare

Die Signalübertragung durch differenzielle Paare ist für moderne digitale Geräte essenziell, weil damit deutlich höhere Übertragungsraten möglich sind als durch Signale mit einer allgemeinen Masserückleitung. Wie in Abschnitt 2.1.5 erläutert, stellt die differenzielle Übertragung Anforderungen an die Pinzuordnung, da einem differenziellen Paar geeignete/benachbarte Pinpaare zuzuweisen sind.

Dafür werden alle gültigen *differenziellen Pinpaare* in der FROM- und der TO-Pinmenge ermittelt und durch einen gewichteten Graphen abgebildet. Jedes Pin ist durch einen Knoten repräsentiert und alle Pins, die zusammen ein differenzielles Pinpaar bilden können, sind durch eine Kante verbunden. Das Gewicht dieser Kante entspricht dem Abstand zwischen den beiden Pins. Anschließend wird eine maximale Paarung in diesem Graphen ermittelt [66], um möglichst viele differenzielle Pinpaare auszuwählen. Man sucht also eine Menge von Kanten, so dass sowohl die Summe ihrer Kantengewichte maximal wird als auch keine zwei Kanten einen gemeinsamen Knoten besitzen. Reale Bauelemente mit differenzieller Signalübertragung entsprechen dieser Anwendung und besitzen aus diesem Grund adäquate

geometrische Anordnungen der Pins, das heißt, einfache Heuristiken ermöglichen das Ermitteln der differenziellen Pinpaare.

Jedes gefundene Pinpaar wird zu einem sog. *Fatpin* zusammengefasst, dessen Koordinaten der geometrische Mittelpunkt der beiden ursprünglichen Pins sind. Alle anderen Eigenschaften des Fatpins unterscheiden sich nicht von denen der beiden ursprünglichen Pins. So entsteht eine neue abstrakte Fatpinzuordnungs-Aufgabe. Diese wird mit einem beliebigen Pinzuordnungs-Algorithmus (siehe Abschnitte 5.2 und 5.3) gelöst. Anschließend überträgt man die gefundene Fatpinzuordnung auf die ursprünglichen Pins und kombiniert sie mit einer gewöhnlichen Pinzuordnung (ohne differenzielle Paare) der ursprünglichen Pins. Schließlich ergibt sich so eine Pinzuordnung mit Netzpaaren, die für differenzielle Signale geeignet sind, weil jeweils beide Pinpaare den Anforderungen der differenziellen Signalübertragung genügen.

Die entscheidende Grundlage für diese Methode ist, dass ein Netzpaar, welches für differenzielle Signale geeignet ist, auch für zwei nicht differenzielle Signale verwendet werden kann. Man ermittelt also eine Pinzuordnung für so viele differenzielle Netzpaare wie möglich, verwendet dann aber nur so viele wie tatsächlich nötig.

Der Ablauf für diese universelle Handhabe von differenziellen Paaren ist in **Bild 5.11** dargestellt und anhand eines Minimalbeispiels in **Bild 5.12** verdeutlicht. Es ist zu erkennen, dass für das Übertragen der Fatpinzuordnung auf die ursprünglichen Pins zwei Möglichkeiten existieren. Von diesen beiden ist durch Vergleichen der Ergebnisse die günstigere auszuwählen.

Je nach Geometrie der Pinfelder und der Anzahl erforderlicher differenzieller Netzpaare erstellt man den Graphen aller möglichen differenziellen Pinpaare unterschiedlich und verwendet verschiedene Varianten, um die gewöhnliche Pinzuordnung mit der Fatpinzuordnung zu kombinieren. Die möglichen differenziellen Pinpaare können sich beschränken auf

(1) die elektrisch günstigsten differenziellen Pinpaare (tatsächlicher Pinabstand = kleinstmöglicher Pinabstand = Pinraster),
(2) alle elektrisch geeigneten differenziellen Pinpaare (tatsächlicher Pinabstand ≤ maximal erlaubter Pinabstand) und
(3) geeignete differenzielle Pinpaare sowie zusätzlich *ungültige* Pinpaare, die eigentlich für die differenzielle Signalübertragung unzulässig sind (tatsächlicher Pinabstand > maximal erlaubter Pinabstand).

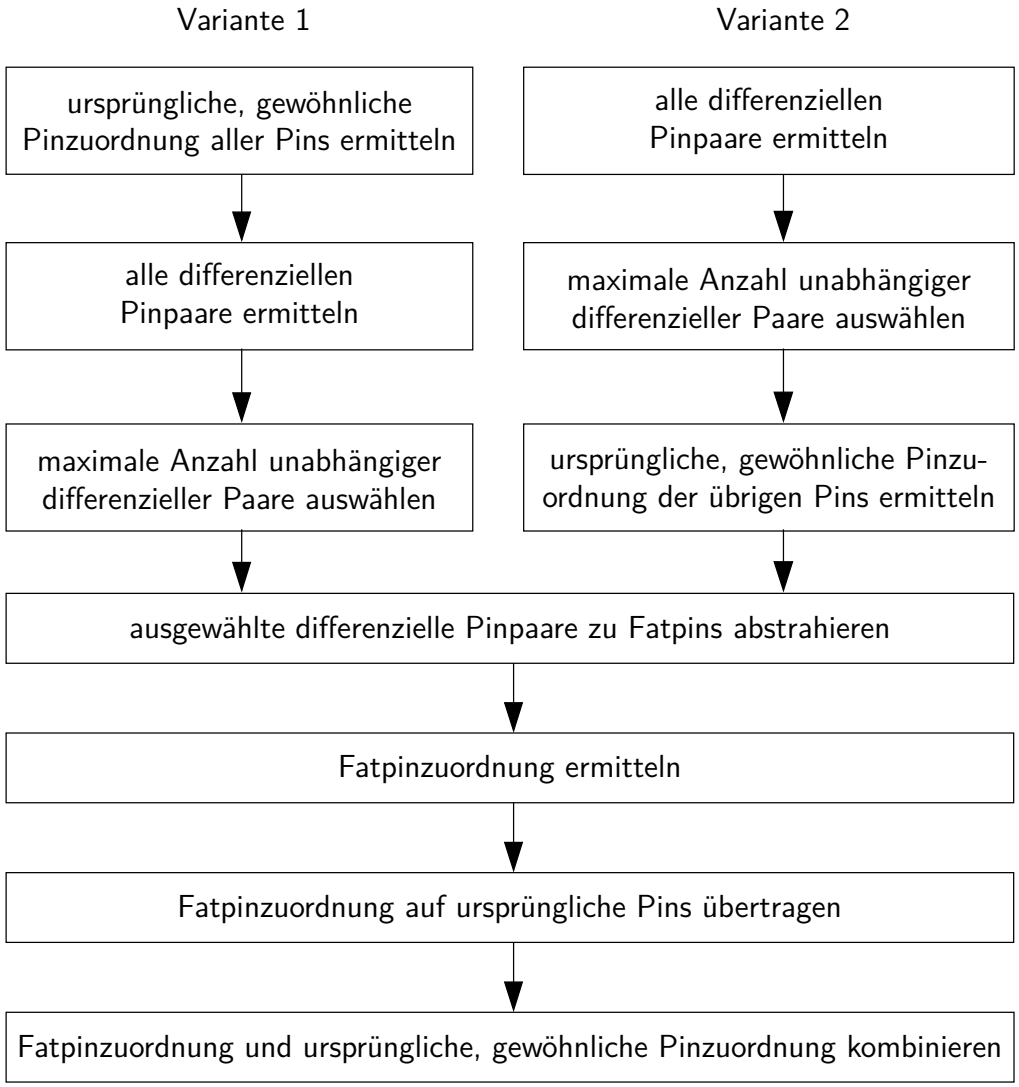


Bild 5.11: Universelle Methode zum Berücksichtigen differenzieller Paare während der Pinzuordnung. Es gibt zwei Reihenfolgen (Variante 1 und Variante 2), in der die Schritte bearbeitet werden können.

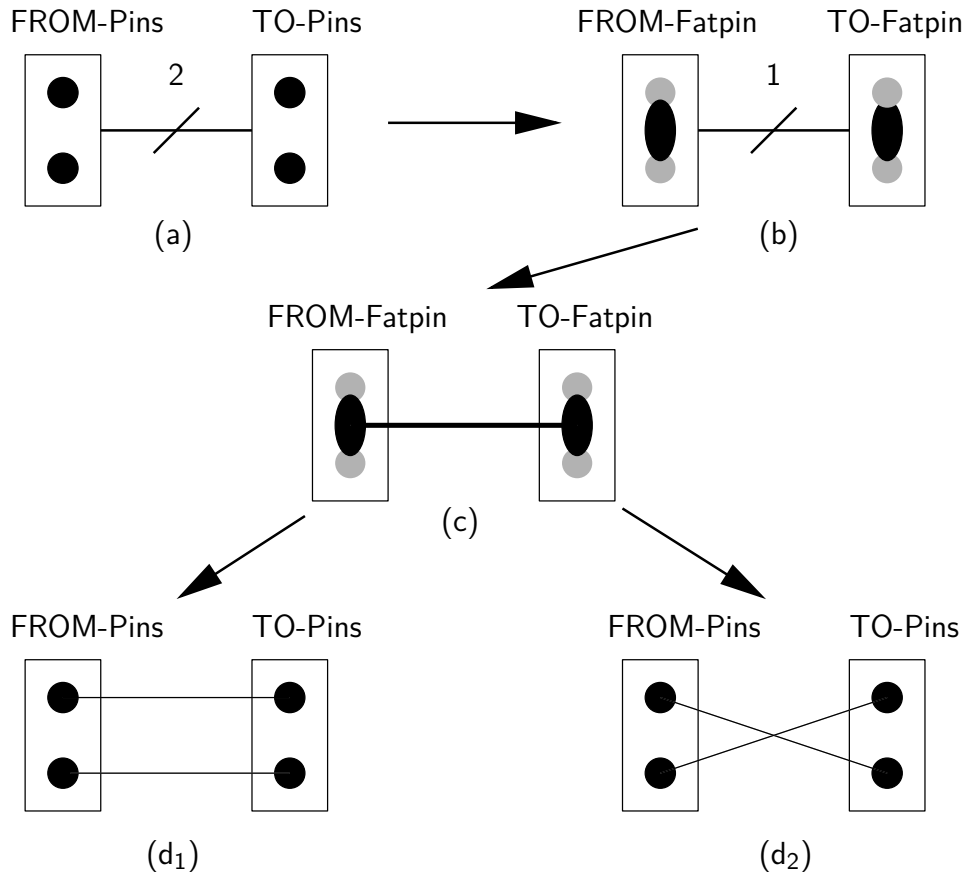


Bild 5.12: Minimalbeispiel zum Verdeutlichen der Pinzuordnung für differenzielle Paare mithilfe von Fatpins. (a) Ausgangssituation, (b) zu Fatpins abstrahierte ursprüngliche Pins, (c) Fatpinzuordnung, (d_1) erste Möglichkeit für die Rücktransformation, (d_2) zweite Möglichkeit für die Rücktransformation.

Ungültige differenzielle Pinpaare überschreiten den maximal erlaubten Pinabstand für ein differenzielles Pinpaar. Sie sind also nicht für das Übertragen eines differenziellen Signals einsetzbar. Dennoch konvertiert man ungültige Pinpaare gegebenenfalls zu Fatpins. Ziel ist es dabei, möglichst viele Pins zu Fatpins zu konvertieren, weil dann die Geometrien der ursprünglichen Pinzuordnungs-Aufgabe und der Fatpinzuordnungs-Aufgabe ähnlich sind und man deswegen die besten Pinzuordnungs-Ergebnisse erzielt. Dadurch verringert sich jedoch die Anzahl der zum Schluss verfügbaren differenziellen Netzpaare.

Für die ursprüngliche Pinzuordnung ohne differenzielle Paare und die Fatpinzuordnung sollte stets der gleiche Pinzuordnungs-Algorithmus verwendet werden, damit man beide Zuordnungen gut kombinieren kann. Für das Zusammenführen der Ergebnisse der beiden Teilpinzuordnungen gibt es, wie schon erwähnt, zwei Varianten (Bild 5.11):

(1) Zunächst ermittelt man eine gewöhnliche Pinzuordnung für die ursprünglichen Pins. All jenen Pins, die nicht zu Fatpins abstrahierbar sind, weil für sie keine Paarung existiert, weist man diese ursprüngliche, gewöhnliche Pinzuordnung endgültig zu. Im weiteren Ablauf werden diese Pins nicht mehr berücksichtigt. Für die nun reduzierten FROM- und TO-Pinmengen ermittelt man erneut die Fatpins. Sind wiederum nicht alle Pins zu Fatpins abstrahierbar, erhalten die diesmal übrig gebliebenen Pins ihre ursprüngliche gewöhnliche Pinzuordnung. Das wird solange wiederholt, bis alle Pins entweder zu Fatpins abstrahiert sind oder sie ihre ursprüngliche gewöhnliche Pinzuordnung erhalten haben. Danach löst man die Fatpinzuordnungs-Aufgabe und überträgt die Fatpinzuordnung auf die ursprünglichen Pins.

(2) Es werden zwei Pinzuordnungs-Probleme „unabhängig“ voneinander gelöst. Man ermittelt eine Pinzuordnung für alle Fatpins und eine zweite für alle Pins, die nicht zu Fatpins abstrahiert wurden.

Bei der ersten Variante sind sich die Fatpinzuordnungs-Aufgabe und die ursprüngliche Pinzuordnungs-Aufgabe anhand der Luftlinien der Netze betrachtet ähnlicher als bei der zweiten Variante, das heißt, die Pinzuordnungs-Qualität ist bei der ersten Variante besser, aber dafür werden potenziell weniger differenzielle Netzpaare erzeugt. Die **Bilder 5.13** und **5.14** zeigen die Pinzuordnung mit differenziellen Paaren nach Variante 2, **Bild 5.15** nach Variante 1. Weitere Details der Methoden zum Berücksichtigen von differenziellen Paaren und sind in der Arbeit [67] beschrieben.

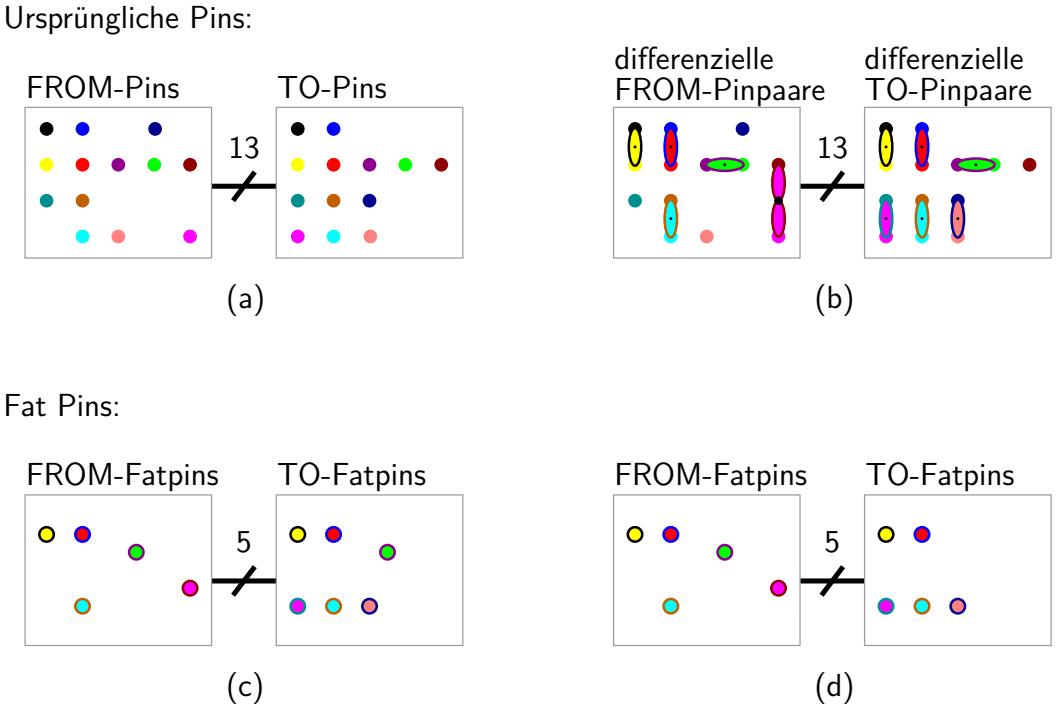


Bild 5.13: Beispiel für die zweite Variante, die Fatpinzuordnung mit der herkömmlichen Pinzuordnung zu kombinieren. (a) Ursprüngliche Pinfelder, (b) ausgewählte differenzielle Pinpaare, (c) zu Fatpins abstrahierte differenzielle Pinpaare, (d) ein TO-Fatpin wurde entfernt, damit die Anzahl der FROM-Fatpins und der TO-Fatpins übereinstimmt. Dieses Beispiels wird in Bild 5.14 fortgesetzt.

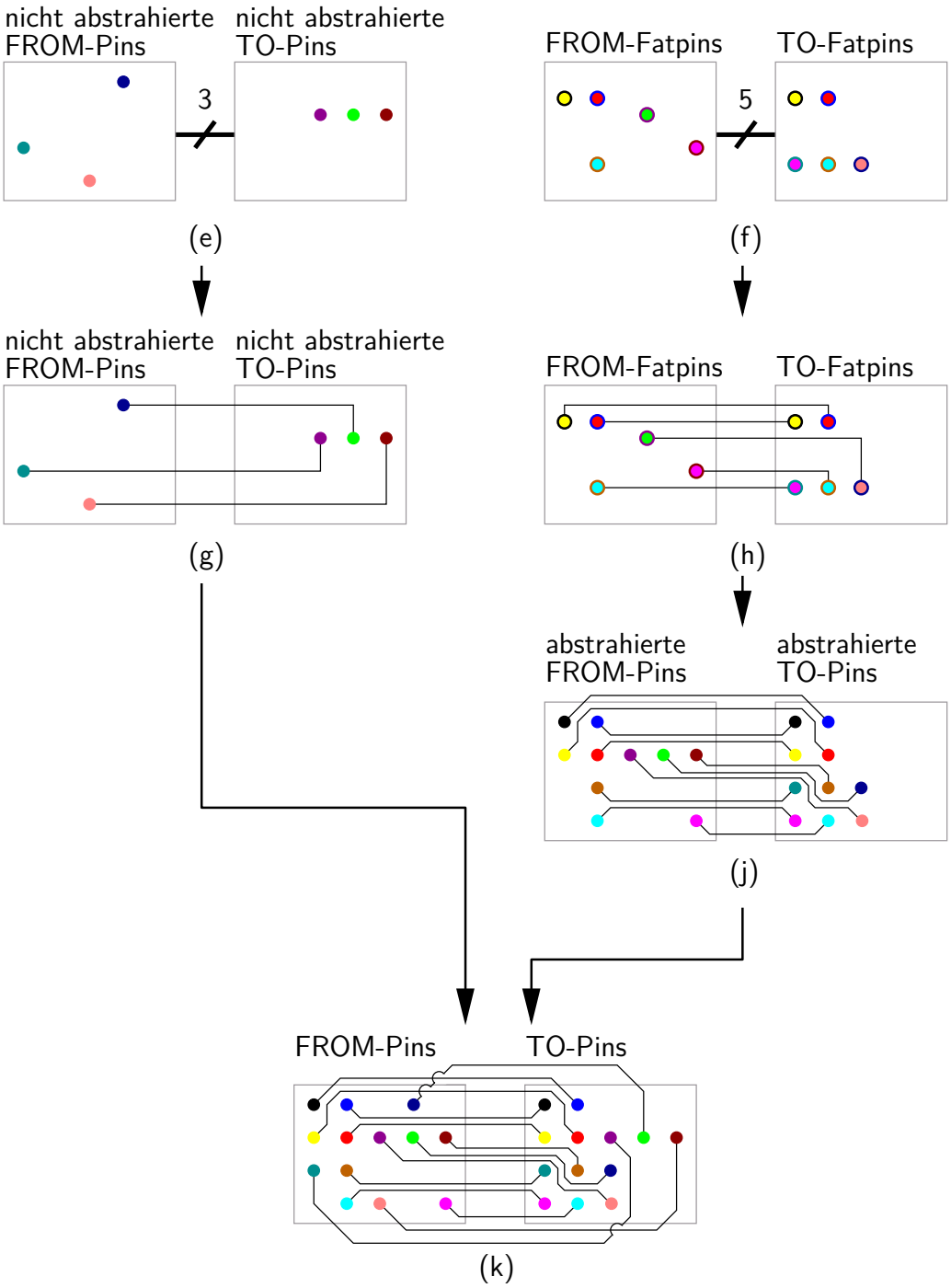
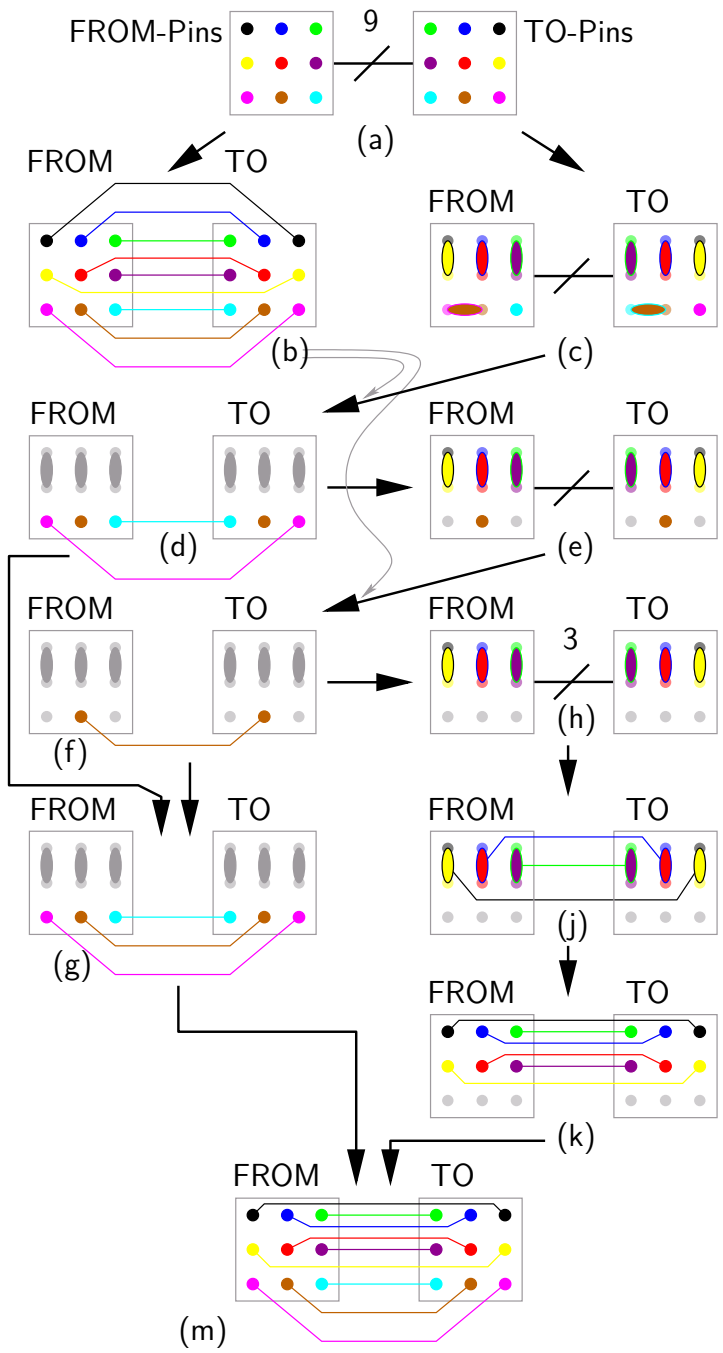


Bild 5.14: Fortsetzung von Bild 5.13. Aus den Schritten (a) bis (d) in Bild 5.13 ergeben sich (e) die nicht abstrahierten Pins und (f) die Fatpins, (g) Pinzuordnung der nicht abstrahierten Pins, (h) Fatpinzuordnung, (j) Fatpinzuordnung übertragen auf die ursprünglichen Pins. Die endgültige Pinzuordnung (k) ist die Kombination der Teilpinzuordnungen (g) und (h). Sie enthält vier differenzielle Netzpaare.



(a) . . Ausgangssituation. Die Farben der Pins wurden anhand der herkömmlichen Pinzuordnung (b) so gewählt, dass einander zugeordnete Pins die gleiche Farbe haben.

(b) . . Herkömmliche Pinzuordnung für alle normalen Pins.

(c) . . Ermittelte Fatpins.

(d) . . Festlegen der Pinzuordnung von in (c) nicht abstrahierbaren Pins, anhand der herkömmlichen Pinzuordnung (b).

(e) . . Neu ermittelte Fatpins. Pins, deren Pinzuordnung in (d) fixiert wurde, sind ignoriert.

(f) . . Festlegen der Pinzuordnung von in (e) nicht abstrahierbaren Pins, anhand der herkömmlichen Pinzuordnung (b).

(h) . . Neu ermittelte Fatpins. Pins, deren Pinzuordnung in (d) bzw. (f) fixiert wurde, sind ignoriert.

(g) . . Alle Pins mit herkömmlicher Pinzuordnung aus (d) bzw. (f).

(j) . . Ermitteln der Fatpinzuordnung, denn in (h) konnten alle Pins zu Fatpins abstrahiert werden.

(k) . . Übertragen der Fatpinzuordnung auf die ursprünglichen Pins.

(m) . . Die endgültige Pinzuordnung ist die Kombination der herkömmlichen Pinzuordnung (g) und der übertragenen Fatpinzuordnung (k).

Bild 5.15: Beispiel für die erste Variante, die Fatpinzuordnung mit der herkömmlichen Pinzuordnung zu kombinieren. Die endgültige Pinzuordnung (m) enthält drei für die differenzielle Signalübertragung geeignete Netzpaare aus der Fatpinzuordnung und ein weiteres zufällig erzeugtes Netzpaar.

5.5 Pinzuordnung in Hierarchieebenen

Um die oben beschriebenen Pinzuordnungs-Methoden im hierarchischen Layoutentwurf komplexer Baugruppen einzusetzen, müssen Pinzuordnungen in verschiedenen Hierarchieebenen optimiert werden können. Dazu ist die Pinzuordnung der gesamten Baugruppe in Pinzuordnungs-Teilaufgaben zu zerlegen, die sich jeweils über nur eine Ebene erstrecken. Man erreicht das, indem jeder Übergang eines Netzes zwischen zwei Ebenen durch ein ggf. einzufügendes Pin abgebildet wird. Netze die im elektrischen und logischen Sinne Zweipinnetze sind, müssen jedoch folglich durch die Pinzuordnung wie Mehrpinnetzen behandelt werden und werden im Folgenden deshalb Mehrpinnetze genannt. Die so entstehenden Pinzuordnungs-Teilaufgaben sind also miteinander verknüpft, wenn sich ein Netz über mehrere Hierarchieebenen erstreckt. Sie sind also in einer geeigneten Reihenfolge zu bearbeiten, damit keine Konflikte entstehen. Das Zerlegen des hierarchischen Layouts in Pinzuordnungs-Teilaufgaben ist äquivalent zum Zerlegen des Pinzuordnungs-Problems von Multipinnetzen. Der Ansatz ermöglicht also gleichzeitig das Verwenden der Pinzuordnungs-Algorithmen für hierarchische Layouts wie auch für Multipinnetze.

Jede Bustopologie, die keine *Kreise* enthält (**Bild 5.16a** bis **c**), lässt sich so zerlegen, dass alle Teilaufgaben mit den vorgestellten Pinzuordnungs-Algorithmen optimierbar sind. Ein Kreis ist dadurch gekennzeichnet, dass er eine in sich geschlossene Folge von Pinzuordnungs-Aufgaben darstellt, bei der jedes der Pinfelder zu zwei Pinzuordnungs-Aufgaben gehört. Enthält die Netztopologie einen Kreis (Teilaufgaben 1-2-3-4 in Bild 5.16d) liegt ein zyklischer Konflikt vor und eine Pinzuordnungs-Teilaufgabe des Kreises ist nicht optimierbar, weil sich diese Pinzuordnung bereits aus den anderen Teilen ergibt.

Die Topologie realer Signalnetze und Busse enthält nur selten Kreise, weil sie die Signalqualität ungünstig beeinflussen. Reale Signalnetze in einer Hierarchieebene sind oft zu mehr als 95 % Zweipunktverbindung (Bild 5.16a). Erstreckt sich ein Signalnetz über mehrere Hierarchieebenen, weist es typischerweise eine Kettentopologie (Bild 5.16b) auf. Dabei werden die Übergänge zwischen den Ebenen durch innenliegende Knoten dargestellt. Für die Pinzuordnung in digitalen Systemen treten Kreise und damit möglich Konflikte also nur auf, wenn mehrere Busse, analog zu Bild 5.1a-b-d, ungüstig zu einem einzigen Bus zusammengefasst werden.

Für das Bearbeiten der Pinzuordnung einer gesamten Baugruppe erfasst man zunächst alle Pinzuordnungs-Teilaufgaben. Anschließend werden, sofern möglich,

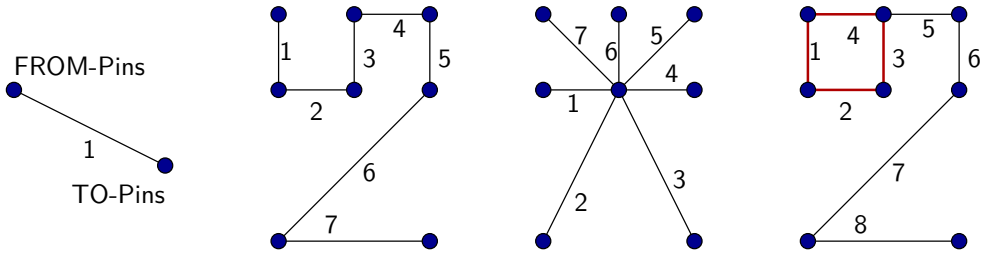


Bild 5.16: Beispiele für Bustopologien. Die Knoten stellen jeweils die Pinmengen dar, für die eine Pinzuordnung gesucht wird. Die Kanten repräsentieren die Segmente eines einzigen Busses und bilden dessen Topologie ab. Die Zahlen nummerieren die Pinzuordnungs-Teilaufgaben willkürlich. Die Topologien (a), (b) und (c) enthalten keine Kreise und können in eine und jeweils sieben Teilaufgaben zerlegt und sequenziell bearbeitet werden. Die Topologie (d) enthält einen Kreis (1-2-3-4), so dass man eine der Teilaufgaben 1, 2, 3 oder 4 nicht optimieren kann, weil sich diese Pinzuordnung aus den drei anderen Teilaufgaben zwangsläufig ergibt.

Teilaufgaben in einer Hierarchieebene, wie in Bild 5.1a, b, d gezeigt, zusammengefasst. Dabei hat jede Menge von Pins (Knoten in Bild 5.16) entweder eine fixierte oder noch offene Pinzuordnung. Die Reihenfolge für das Bearbeiten der Pinzuordnungs-Teilaufgaben wählt man so, dass zuerst die Teilaufgaben bearbeitet werden, die auf einer Seite eine fixierte Pinzuordnung und auf der anderen Seite eine noch offene Pinzuordnung haben. Nur wenn keine solche Teilaufgabe übrig ist, werden die restlichen Teilaufgaben bearbeitet, bei denen beide Seiten noch offen sind.

In **Bild 5.17** ist die Topologie der Pinzuordnungs-Aufgaben für das hierarchische Layout aus den Bildern 2.11 bis 2.15 dargestellt. Die Teilaufgaben 1 und 2, sowie 3, 4 und 5 können jeweils zusammengefasst werden, weil sie in der gleichen Hierarchieebene liegen und von der gleichen Komponente ausgehen. Ausgenommen die Pinzuordnung der Speichermodule, sind zunächst noch alle Pinbelegungen offen. Die Signalbelegungen der Anschlussflächen des Speichermoduls sind fixiert, weil dies typischerweise ein standardisiertes Massenprodukt ist. Es muss also mit der Pinzuordnungs-Teilaufgabe 6 oder 3+4+5 begonnen werden, weil diese nur an einer Seite eine offene Pinzuordnung aufweisen. Optimiert man beispielsweise zuerst die Pinzuordnung 6, ist anschließend die Pinzuordnung 3+4+5 festzulegen. Schließlich wird die Pinzuordnungs-Aufgabe 1+2 für das MCM und die Prozessorchips optimiert. Die Zuordnungen der logischen Signale zu jeweils äquipotenzialen Pins sind durch die standardisierte Signalbelegung der Pins des Speichermoduls definiert.

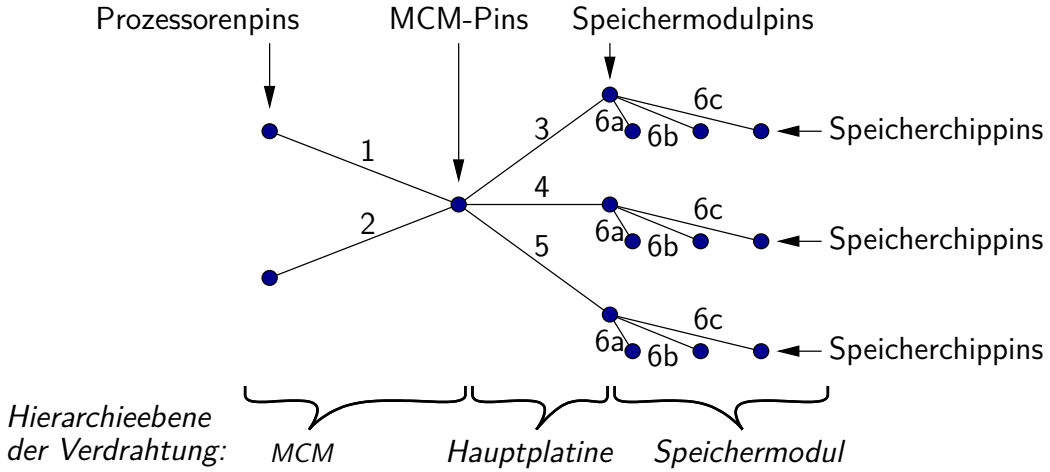


Bild 5.17: Topologie der sechs Pinzuordnungs-Teilaufgaben für das hierarchische Layout aus den Bildern 2.11 bis 2.15. Die Teilaufgaben 6a, 6b und 6c sind miteinander verknüpft, weil sowohl die Speicherchips als auch die Speichermodule identische Instanzen sind.

Das Aufteilen und sequenzielle Bearbeiten der Pinzuordnung ist mit allen anderen Pinzuordnungs-Algorithmen und -Methoden kombinierbar. Mit diesem Herangehen können gleichzeitig Multipinnetze und hierarchische Layoutaufgaben gehandhabt werden. Es ist auf diese Weise jedoch nicht möglich, die Pinzuordnung global zu optimieren, wenn die Pinzuordnungs-Aufgaben zyklisch voneinander abhängen bzw. wenn von miteinander verknüpften Pinzuordnungs-Teilaufgaben bereits mehr als ein Bauelement eine fixierte Pinzuordnung aufweist. Wäre beispielsweise neben der Pinzuordnung der Speichermodule auch die Pinzuordnung der Prozessorchips bereits vorgegeben (Bild 5.17), könnte die Pinzuordnung des MCM entweder nur für die Verdrahtung auf dem MCM oder nur für die Verdrahtung auf der Hauptplatine optimiert werden. Eine Pinzuordnung, die die Verdrahtbarkeit global optimiert, lässt sich so nicht bestimmen. Dazu ist eine flexible, globale Kostenfunktion für die Verdrahtbarkeit, wie sie in den folgenden Kapiteln 6 und 7 entwickelt wird, in Verbindung mit einem Optimierungsverfahren notwendig.

5.6 Nutzen der Globalverdrahtung

Die Qualität der Pinzuordnung verbessert sich signifikant, wenn die Pinzuordnung an die Globalverdrahtung angepasst ist. Obwohl man die Globalverdrahtung im Layoutentwurf erst nach der Pinzuordnung bestimmt (siehe Bild 1.3), steht meist

bereits während der Pinzuordnung eine erste Globalverdrahtung zur Verfügung. Die Entwickler erstellen diese erste Planung der globalen Verdrahtungspfade anhand der groben Platzierungstopologie. Das geschieht entweder manuell oder computergestützt. Ein entsprechender Algorithmus ist in der Arbeit [68] beschrieben. **Bild 5.18a** zeigt einen Verdrahtungskonflikt, der allein durch Ändern der Pinzuordnung nicht aufgelöst werden kann. Es ist jedoch leicht zu erkennen, dass der Globalverdrahtungspfad für den Bus mit 18 Signalen wie in Bild 5.18b zu wählen ist, um eine gute Verdrahtbarkeit zu ermöglichen.

Nachfolgend wird gezeigt, wie sich Globalverdrahtungsinformationen bei der Pinzuordnung berücksichtigen lassen.

5.6.1 Methode

Aufbauend auf der Methode für das sequenzielle Bearbeiten der Pinzuordnung von Mehrpinbussen und hierarchischen Layouts können die Globalverdrahtungsinformationen elegant in die Pinzuordnung einfließen. Dazu wird der entsprechende Bus, wie in Bild 5.18c gezeigt, in der Reihe nach zusammenhängende Teilbusse zerlegt, die wie in Abschnitt 5.5 beschrieben, sequenziell mit dem gleichen Pinzuordnungs-Algorithmus bearbeitet werden. Dazu fügt man zunächst virtuelle Komponenten, sogenannte *Ankerkomponenten*, an den Eckpunkten des Globalverdrahtungspfades ein. Nach dem Optimieren der Teilbusse entfernt man die Ankerkomponenten und übernimmt die gefundene Pinzuordnung für die ursprünglichen Komponenten entsprechend.

5.6.2 Layout der Ankerkomponenten

Je nach Optimierungsziel bzw. Pinzuordnungs-Algorithmus und relativer Lage der Komponenten sind die Anschlussflächen der Ankerkomponenten unterschiedlich anzuordnen.

Signalkreuzungen

Damit Signalkreuzungen anhand der Luftlinien der Netze (wie in Abschnitt 5.2.2 beschrieben) effektiv erkannt werden können, müssen die Anschlussflächen der Ankerkomponenten zwangsläufig in einer Reihe angeordnet sein. Auch sind diese, wie in **Bild 5.19**, auf die benachbarten Komponenten auszurichten. Eine zwei-

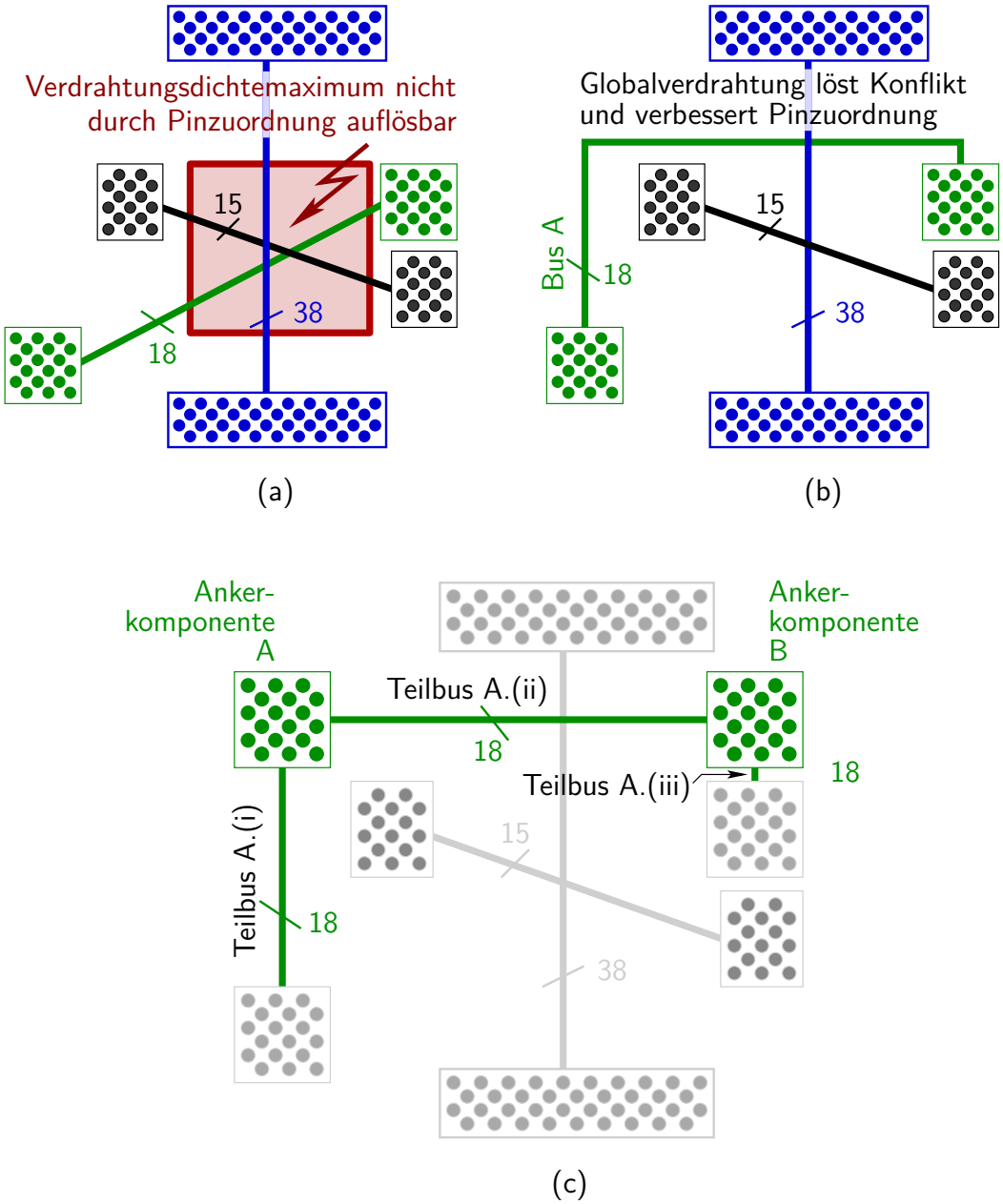


Bild 5.18: Modellierung von Globalverdrahtungspfaden durch virtuelle Ankerkomponenten in den Eckpunkten des Globalverdrahtungspfades. Teilbild (a) zeigt einen Verdrahtungskonflikt, der nicht durch die Pinzuordnung abgemildert werden kann. Nur durch die Verdrahtung auf einem Umweg, wie in Teilbild (b), lässt sich der Konflikt auflösen. Der gezeigte Globalverdrahtungspfad wird durch virtuelle Ankerkomponenten (c) modelliert.

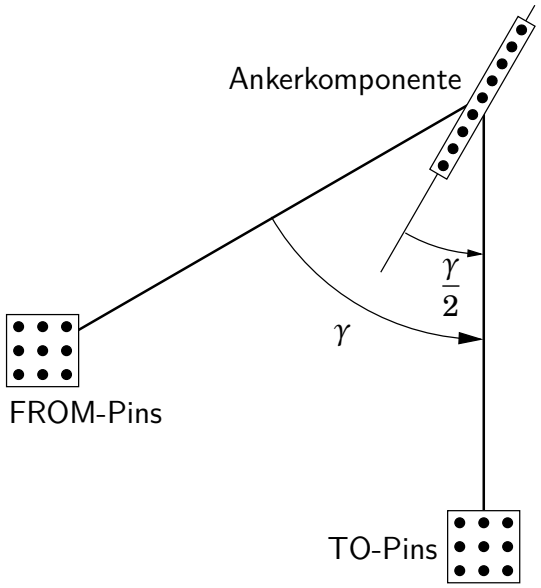


Bild 5.19: Die Orientierung der Ankerkomponente, zum Optimieren der Signalkreuzungen, richtet sich nach dem Winkel γ zwischen den Richtungen zu den Mittelpunkten der beiden angrenzenden Komponenten. Die Ankerkomponente ist entlang der Winkelhalbierenden ausgerichtet.

oder mehrreihige Anordnung würde zu „unbemerkten“ Signalkreuzungen führen, obwohl die beiden Pinzuordnungen einzeln betrachtet kreuzungsfrei sind. Dies tritt auf, weil die Kreuzungen zwischen Teilnetzen unterschiedlicher Pinzuordnungs-Teilaufgaben entstehen, wie in **Bild 5.20** illustriert ist.

Netzlänge

Die experimentellen Ergebnisse (siehe Abschnitt 8.2) zeigen, dass die Optimierungsziele „minimale Anzahl Signalkreuzungen“ und „minimale geschätzte Verdrahtungslänge in euklidischer Geometrie“ zusammenhängen. Eine Pinzuordnung mit einer minimalen euklidischen Gesamtnetzlänge hat also gleichzeitig wenige Signalkreuzungen. Soll durch die Pinzuordnung die Netzlänge minimiert werden, verwendet man daher für die Ankerkomponenten die gleiche Anordnung der Anschlussflächen wie zum Minimieren der Signalkreuzungen (siehe oben).

Verdrahtungsdichte, Längenabgleich und Sonstiges

Für die Optimierungsziele, die über Signalkreuzungen und Netzlänge hinausgehen, werden (annähernd) quadratische Anordnungen für die Anschlussflächen der

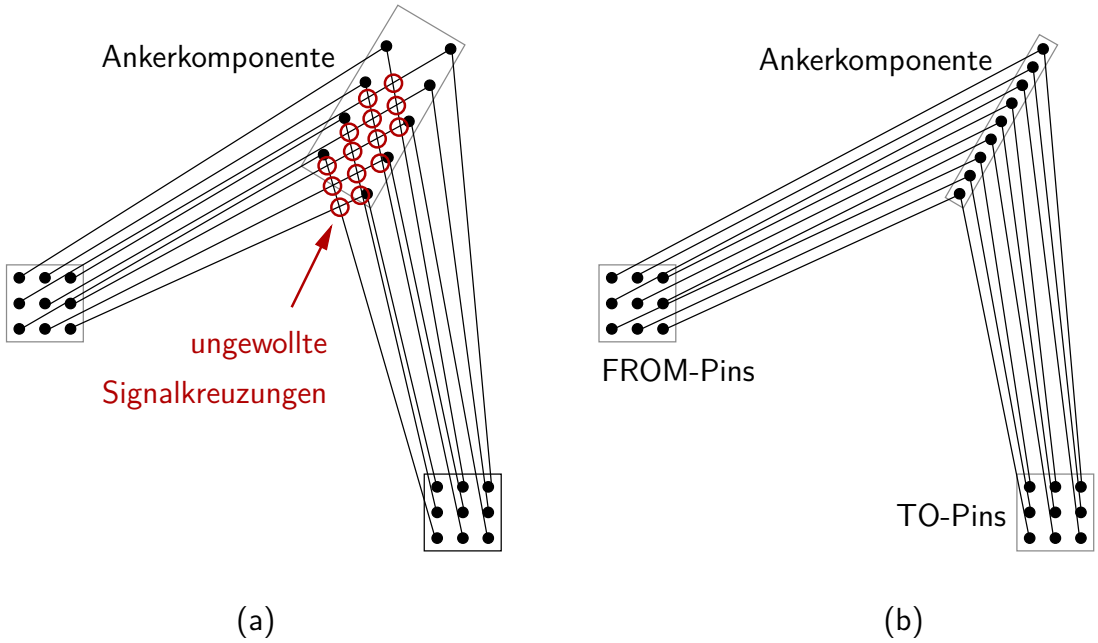


Bild 5.20: Sind die Pins der Ankerkomponente nicht auf einer Linie angeordnet, können ungewollt Signalkreuzungen entstehen (a). Liegen die Pins auf einer Linie, dann ist die gesamte Pinzuordnung entlang der Globalverdrahtungspfade kreuzungsfrei.

Ankerkomponenten verwendet, wie im Folgenden erläutert ist.

Der Pinzuordnungs-Algorithmus „Wiederholtes Unterteilen“ aus Abschnitt 5.2.1 zeichnet sich dadurch aus, dass er eine günstige Pinzuordnung für den Längenabgleich von Bussen liefert. Durch seine Methode ist er inhärent am besten für quadratische Anordnungen von Anschlussflächen geeignet.

Die Pins der Ankerkomponente dürfen für das Optimieren der Verdrahtungsdichte nicht zu eng zusammen liegen, weil sonst Verdrahtungsdichtespitzen unter den Ankerkomponenten entstehen. Diese Verdrahtungsdichtespitzen würden die Bewertung der Verdrahtungsdichte verfälschen, denn die Ankerkomponenten sind nur behelfsweise während der Pinzuordnung vorhanden und werden nach der Pinzuordnungs-Optimierung wieder entfernt. Der Abstand der Pins muss sich also am Pinraster $\Delta x_{\mathrm{Pin}} = \Delta y_{\mathrm{Pin}}$ oder am Verdrahtungsraster der jeweiligen Hierarchieebene orientieren.

Die Ankerkomponenten für das Optimieren, welches über Signalkreuzungen und Netzlänge hinausgeht, werden demnach quadratisch mit dem gleichen Pinraster wie normale Komponenten ausgelegt. Die so entstehende Geometrie ähnelt den auf Leiterplatten typischen Viafeldern. Diese sind häufig in den Eckpunkten von Bus-

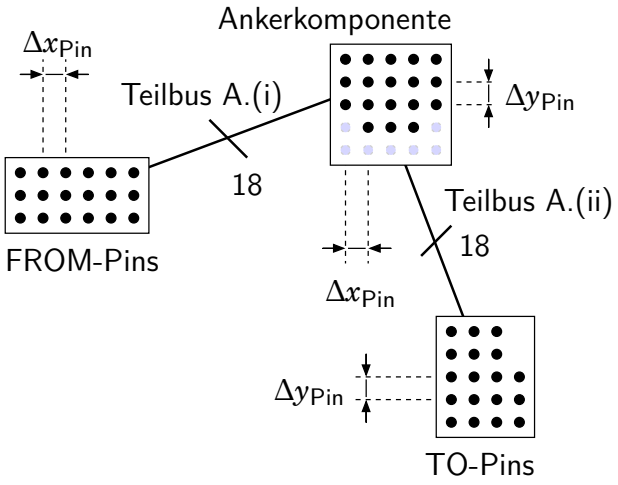


Bild 5.21: Layout der Anschlussflächen einer Ankerkomponente für das Optimieren des Längenabgleichs, der Verdrahtungsdichte und sonstiger Optimierungsziele.

sen, die auf einem Leitebenenpaar mit zueinander orthogonalen Vorzugsrichtungen verdrahtet werden, notwendig. Sie eignen sich hervorragend, um Signalkreuzungen innerhalb des Busses zu entflechten.

Die Anzahl p_x der Pins auf einer Reihe der Ankerkomponente ergibt sich aus der Anzahl n der Netze, die zu der Pinzuordnungs-Aufgabe gehören. Es wird die nächstgrößere Ganzzahl von der Wurzel aus n als Kantenlänge p_x verwendet:

$$p_x = \left\lceil \sqrt{n} \right\rceil \quad . \tag{5.19}$$

Von dem quadratischen Pinraster der Ankerkomponente bleiben $p_\varnothing$ Plätze unbelegt. Die unbelegten Plätze werden in den untersten Pinreihen ($\min(y)$) so angeordnet, dass die Ankerkomponente möglichst symmetrisch bezüglich der y-Achse ist:

$$p_\varnothing = p_x^2 - n \quad . \tag{5.20}$$

Bild 5.21 zeigt die Geometrie einer annähernd quadratischen Ankerkomponente mit $n = 18$ Pins, $p_x = 5$ Kantenlänge und $p_\varnothing = 7$ unbelegten Pinplätzen.

Das Einfügen von Ankerkomponenten erlaubt es, mit allen Pinzuordnungs-Algorithmen Globalverdrahtungspfade zu berücksichtigen und dadurch die Qualität der Pinzuordnung zu verbessern. Die Geometrie der Anschlussflächen der Ankerkomponenten hängt vom verwendeten Pinzuordnungs-Algorithmus und von der relativen Lage der Komponenten ab. Besonders effektiv ist die Kombination von Ankerkomponenten mit dem Pinzuordnungs-Algorithmus zum Entflechten der

Signalkreuzungen. Ist der Globalverdrahtungspfad bekannt, kann auf diese Weise eine Pinzuordnung ohne Kreuzungen der späteren Verdrahtungswege gefunden werden (siehe Abschnitt 8.2.4).

5.7 Zusammenfassung

Die in Abschnitt 5.2 entwickelten Pinzuordnungs-Methoden bilden algorithmisch die manuellen Vorgehensweisen erfahrener Entwickler ab. In ihrer Menge schließen sie alle praktisch relevanten Anforderungen (Multi-Chip-Module, Steckverbindungen, Hauptplatinen) ein. Sie sind in der Lage, differenzielle Paare, Globalverdrahtungspfade sowie Multipinbusse zu berücksichtigen. Auch sind sie in den hierarchischen Entwurfsfluss integrierbar.

Sie erlauben jedoch keine globale Optimierung über mehrere Hierarchieebenen hinweg, falls die einzelnen Pinzuordnungs-Aufgaben zyklisch voneinander abhängen oder mehr als ein Bauteil eine vorgegebene Pinzuordnung hat. Ferner ist nur die in Abschnitt 5.3 entwickelte lineare Optimierung der Pinzuordnung in der Lage, mit mehreren identischen Instanzen einer Komponente umzugehen.

Um die verbleibenden Einschränkungen der oben entwickelten Pinzuordnungs-Algorithmen aufzuheben, wird im folgenden Kapitel 6 eine detaillierte, globale Verdrahtbarkeitsbewertung entwickelt. Sie stellt später die Basis für eine globale Optimierung der Pinzuordnung ohne die genannten Einschränkungen dar.

Kapitel 6

Verdrahtbarkeitsbewertung während der Pinzuordnung

Das globale Optimieren der Verdrahtbarkeit einer Baugruppe setzt eine Bewertungsmethode in Form einer Kostenfunktion voraus. Diese Funktion hat den Zweck, die Verdrahtbarkeit als eine einzige Zahl wiederzugeben. Die Optimierung fahndet anhand dieser Bewertung nach der besten Pinzuordnung. Die Grundlagen für eine solche globale Kostenfunktion sind Gegenstand dieses Kapitels. Dazu wird eine Methode für die detaillierte Vorhersage der Verdrahtbarkeit entwickelt. Das folgende Kapitel 7 überführt diese Verdrahtbarkeitsvorhersage dann in eine Kostenfunktion für Pinzuordnungen.

Die am häufigsten eingesetzten Bewertungskriterien zur Verdrahtbarkeit sind verschieden geschätzte Netzlängen. Sie geben die Verdrahtbarkeit aber nur grob wieder. Eine detailliertere Bewertung hingegen erfordert aufwendigere Kriterien wie Verdrahtungsdichten und die Verdrahtungsauslastung. In diesem Kapitel werden zunächst die speziellen Anforderungen der Pinzuordnung untersucht, um anschließend bekannte Bewertungsmethoden (siehe Abschnitte 2.4 und 3.2) auf ihre Eignung für die Pinzuordnung hin zu analysieren. Schließlich wird eine Methode speziell für das Bewerten der Pinzuordnung entwickelt. Sie ist an die zur Verfügung stehenden Informationen, die benötigte Genauigkeit und den Einfluss der Pinzuordnung auf die Verdrahtbarkeit angepasst.

6.1 Anforderungen

Folgende Eigenschaften sind für Bewertungskriterien bei der Pinzuordnungs-Optimierung erstrebenswert:

- Sensibel,
- stabil,
- skalierbar,
- lokal,
- spiegelt einzelne Aspekte wider (unabhängig),
- nur so genau wie nötig,
- angepasst an die Auflösung und Verlässlichkeit der Eingabedaten,
- nicht notwendigerweise absolut und
- schneller bestimmbar als die Verdrahtung selbst.

Eine Bewertung muss *sensibel* bezüglich einer Veränderung der Pinzuordnung sein. Kleine Veränderungen der Pinzuordnung müssen sich also in der Bewertung merklich niederschlagen, wenn sie Einfluss auf die Verdrahtbarkeit haben. Diese Anforderung ist schwer zu erfüllen, zum einen, weil die Bewertungskriterien gleichzeitig *stabil* gegenüber unwichtigen Änderungen sein sollen, und zum anderen, weil lokale Änderungen der Pinzuordnung kleine bis gar keine Änderungen der üblichen Bewertungskriterien nach sich ziehen. So gibt es beispielsweise Anordnungen (siehe Anhang B), deren Manhattan-Länge unabhängig von der Pinzuordnung ist. Besonders beim Optimieren ist dieses Verhalten problematisch, weil eine Optimierungsheuristik dann nicht entscheiden kann, in welchem Teil des Lösungsraumes nach dem Optimum gesucht werden soll.

Weiterhin bedeutet die Forderung nach Sensibilität, dass örtlich aufgelöste (lokale) Bewertungen günstig sind. Nur mit lokalen Daten lassen sich kritische Hierarchieebenen, Regionen bzw. Netze ermitteln und diese mit besonderem Gewicht in eine Bewertung einbringen.

Geeignete Bewertungskriterien müssen *skalierbar* sein, das heißt, der Aufwand sie zu berechnen darf also nicht übermäßig mit der Größe der Entwurfsaufgabe (Anzahl der Netze, Pins, Hierarchieebenen usw.) wachsen.

Der Wert für die Verdrahtbarkeit *muss nicht absolut vergleichbar* sein bzw. einen festen Bezugswert besitzen. Es ist ausreichend, wenn der Verdrahtbarkeitswert für Lösungsvarianten der gleichen oder ähnlicher Entwurfsaufgaben aussagekräftige Vergleiche ermöglicht.

Die Gesamtbewertung muss offensichtlich *aus mehreren Maßzahlen zusammengesetzt* sein, weil keine einzelne Maßzahl alle Aspekte der Verdrahtbarkeit widerspiegelt. Da verschiedene Hierarchieebenen in unterschiedlichen Technologien gefertigt werden können, unterscheiden sich je Ebene die ausschlaggebenden Optimierungsziele. Folglich ist es nötig, die verschiedenen Maßzahlen der Kostenfunktion *unterschiedlich wichten* zu können. Dabei sind *unabhängige* Maßzahlen günstig, denn nur wenn eine Maßzahl einem bestimmten Aspekt der Verdrahtbarkeit zuordenbar ist, lassen sich die Wichtungsfaktoren übersichtlich festlegen. Zudem wird auf diese Weise derselbe Aspekt der Verdrahtbarkeit nicht unnötigerweise zweimal bewertet. Eine mehrfache Bewertung des gleichen Aspektes durch unterschiedliche Maßzahlen erschwert nicht nur das Festlegen der Wichtungsfaktoren, sondern erhöht gleichzeitig den Rechenaufwand.

Untersuchungen des Lösungsraumes kleiner Pinzuordnungs-Aufgaben haben beispielsweise gezeigt, dass die Minimierung der Luftlänge aller Netze stark mit einer simultanen Minimierung der Manhattan-Längen und der Kreuzungen der Luftlinien aller Netze korreliert (siehe Abschnitt 8.2.1). Folglich ist zu entscheiden, ob man die schlechte Optimierbarkeit der Manhattan-Länge (siehe Abschnitt 3.2.2 und Anhang B) und den Mehraufwand zum Berechnen zweier Kriterien in Kauf nimmt, um die beiden Aspekte „Verdrahtungslänge“ und „Signalkreuzungen“ unabhängig voneinander wichten zu können.

Als Eingabedaten für die Pinzuordnungs-Optimierung stehen nur unzuverlässige Informationen zur Verfügung. Die Pinzuordnung muss oft schon während der ersten Planungsiterationen endgültig festgelegt werden, damit die verschiedenen Entwicklerteams die Komponenten eines hierarchischen Layouts parallel entwerfen können. Die Bauelementeplatzierung steht also noch nicht endgültig fest und die Eingabedaten dürfen bezüglich ihrer Genauigkeit nicht überbewertet werden. Zudem stehen in der Planungsphase die endgültigen Technologieparameter der Hierarchieebenen noch nicht fest. Technologieabhängige Größen, wie zum Beispiel Verdrahtungskapazitäten, sind also für die Pinzuordnungs-Optimierung in der vorliegenden Arbeit keine Randbedingungen, sondern Optimierungsziele.

6.2 Eignung bekannter Bewertungskriterien

Die bekannten automatisierbaren Kriterien zum Bewerten der Verdrahtbarkeit werden in den folgenden Abschnitten 6.2.1 bis 6.2.6 auf ihre Eignung für das Optimieren der Pinzuordnung untersucht.

6.2.1 Partitionierbarkeit / Komplexitätsanalyse

Die Pinzuordnung ist ein topologisches Optimierungsproblem des Layoutentwurfs. Die Algorithmen der Komplexitätsanalyse berücksichtigen jedoch die Topologie des Layouts nicht. Sie müssten folglich so modifiziert werden, dass sie die Layouttopologie in die Bewertung mit einbeziehen. Dazu wäre es nötig, den zugrunde liegenden Graphen (siehe Bild 2.21) zu erweitern, so dass er gleichzeitig die logische Schaltungsstruktur und die Layouttopologie inklusive Pins abbildet. Wie im Folgenden erläutert, ist dies jedoch nicht möglich.

Die zugrunde liegenden Graphen generiert man aus der Netzliste und bildet die „logische Nachbarschaft“ von Gattern/Knoten durch Kanten ab. Für die Pinzuordnung wäre es nötig, dass dieser Graph zusätzlich Informationen über die „geometrische Nachbarschaft“ enthält (**Bild 6.1**). Diese geometrischen Beziehungen müssten ebenso durch Kanten abgebildet werden, das hieße, der Graph müsste zwei verschiedene Arten („logische Nachbarschaft“ und „geometrisch Nachbarschaft“) von Kanten enthalten. Für die Behandlung von Graphen mit verschiedenen Kantenkategorien existiert bisher kein Ansatz. Deswegen ist das Optimieren der Pinzuordnung damit zurzeit nicht möglich.

Das zweite, zusätzliche prinzipielle Problem beim Einsatz der Komplexitätsanalyse ist, dass die scheinbar aussagekräftigste Maßzahl Adhäsion (siehe Abschnitt 3.2.1) durch Min-Cut-Algorithmen ermittelt wird. Diese finden jedoch in regelmäßigen Strukturen keine eindeutigen Lösungen. Die Pins gängiger Bauelemente sind allerdings streng regelmäßig angeordnet. Dieses Problem ließe sich eventuell durch unregelmäßiges Zusammenfassen von Pins zu Pingruppen abmindern. Eine geeignete Möglichkeit, die regelmäßigen Strukturen durch Gruppieren von Pins zu „brechen“, wurde nicht gefunden. Dieses Zusammenfassen hätte zudem eine „Global-Pinzuordnung“ mit verringerter Aussagekraft zur Folge und ist deswegen ungeeignet.

6.2.2 Verdrahtungslängen

Schätzungen der Verdrahtungslängenverteilung oder der Gesamtverdrahtungslänge, basierend auf Rent's Rule, haben globalen Charakter und sind von der Pinzuordnung unabhängig. Die individuellen Verdrahtungslängen hängen deutlich von der Pinzuordnung ab und können zu deren Bewertung und Optimierung eingesetzt

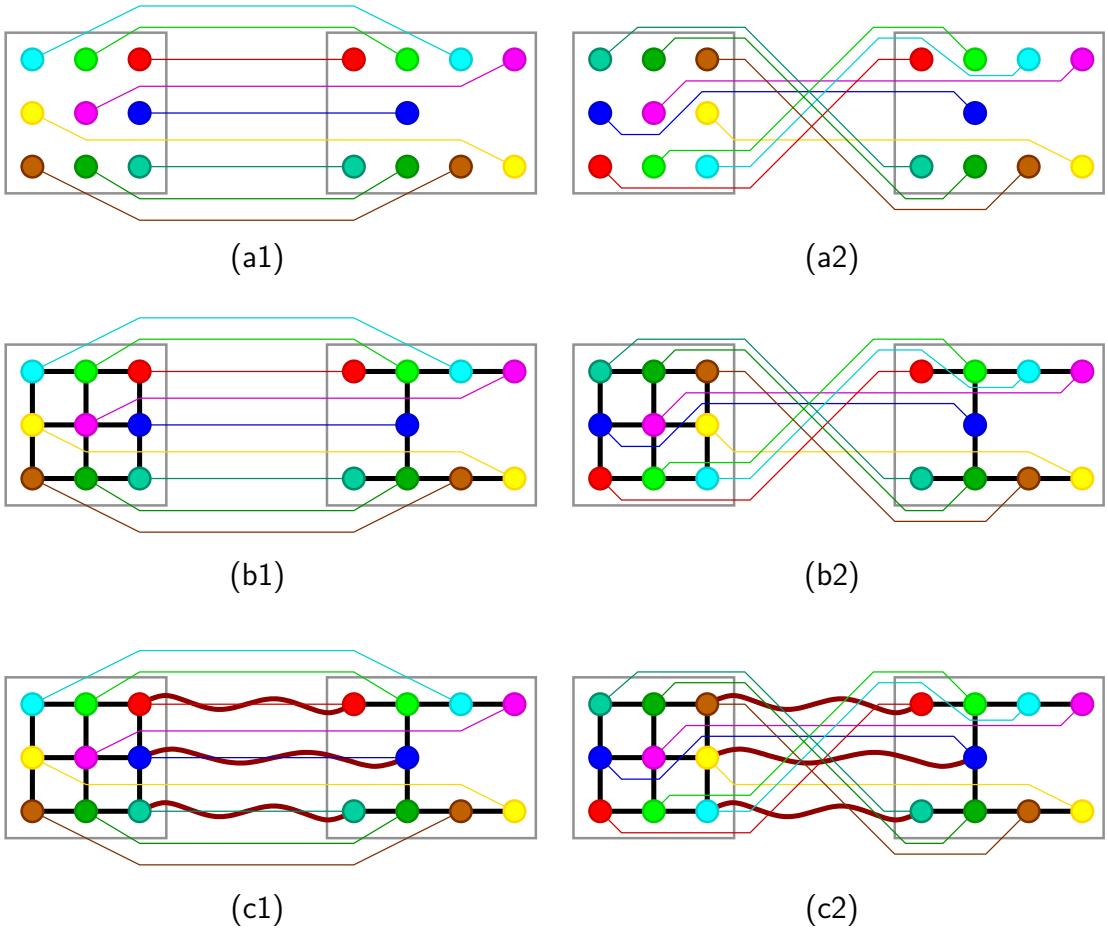


Bild 6.1: Graphen zum Bestimmen der Adhäsion einer Pinzuordnung. (a1) und (a2) zeigen zwei Pinzuordnungen, die anhand des Adhäsionswertes verglichen werden sollen. Beide unterscheiden sich dadurch, dass die Pinzuordnung des linken Bauelementes um 180° gedreht ist. (b1) und (b2) illustrieren das Einfügen von Kanten für die „geometrische Nachbarschaft“ innerhalb eines Pinfeldes. Ohne diese geometrischen Kanten ist der Graph nicht zusammenhängend, und es ist gar kein Adhäsionswert bestimmbar. (b1) und (b2) sind jedoch identische Graphen, so dass die beiden Pinzuordnungen nicht unterschieden werden können, obwohl die Verdrahtbarkeit offensichtlich verschieden ist. Erst das zusätzliche Einfügen (c1) und (c2) von Kanten für die „geometrische Nachbarschaft“ zwischen den Pinfeldern (geschwungene Linien) hat unterschiedliche Strukturen der beiden Graphen und eventuell unterschiedliche Adhäsionswerte zur Folge.

werden. Insbesondere sind die individuellen Verdrahtungslängen das einzige Kriterium, um Signalverzögerungen kritischer Pfade und damit einen wesentlichen Aspekt der Leistungsfähigkeit digitaler Systeme zu bewerten.

Allerdings steht das Minimieren der Verdrahtungslängen im Widerspruch zum Minimieren der lokalen Verdrahtungsdichte. Kürzeste Längen erreicht man, indem sämtliche Schaltungsteile möglichst dicht gepackt werden, was jedoch lokale Überhöhungen der Verdrahtungsdichten zur Folge hat. So sind die Layoutvarianten mit der kürzesten Gesamtverdrahtungslänge nicht diejenigen, die sich am besten verdrahten lassen [69].

6.2.3 Verdrahtungswege

Eine Vorhersage des Verdrahtungswegs einzelner Netze erfüllt die Forderung nach Lokalität. Sie liefert für die Pinzuordnung jedoch keinen Informationsgewinn gegenüber der Verdrahtungslänge. Erst die gleichzeitige Betrachtung der Verdrahtungswege mehrerer Netze ermöglicht das Ableiten elektrischer Eigenschaften und das Vorhersagen der Verdrahtbarkeit. Die Verlässlichkeit dieser Analysen ist allerdings nur gering, falls die Verdrahtungswege nur ungenau vorhergesagt werden. Eine genaue Vorhersage erfordert in diesem Fall rechenaufwendige Globalverdrahtungsalgorithmen. Diese Globalverdrahter setzen jedoch die Kenntnis der lokalen Verdrahtungskapazitäten voraus. Während der Pinzuordnungs-Optimierung sollen diese aber als Optimierungsziel und nicht als Randbedingung behandelt werden. Wegen des nötigen Rechenaufwandes und der Interpretation der Verdrahtungskapazitäten als Randbedingung kommen Globalverdrahter für die Pinzuordnung während früher Iterationen im Layoutentwurf daher nicht infrage.

Die einzige Pinzuordnungs-Optimierungsaufgabe, bei der die detaillierten Verdrahtungswege von Interesse sind, ist die Optimierung bezüglich des Fanouts. Dies ist jedoch nicht Gegenstand der vorliegenden Arbeit, denn diese Optimierung gliedert sich in die Feinverdrahtung ein. Thema der vorliegenden Untersuchungen ist hingegen die Pinzuordnungs-Optimierung vor der Verdrahtung und in frühen Iterationen des Layoutentwurfs.

6.2.4 Verdrahtungsdichte

Die geschätzte Verdrahtungsdichte erfüllt die Anforderungen an die Verdrahtbarkeitsbewertung für die Pinzuordnung am besten, wenn sie mit probabilistischen

Methoden bestimmt wird. Globalverdrahter eignen sich für das Prophezeien aus oben genannten Gründen nicht. Pindichten sind ungeeignet, weil sie bezüglich einer Pinzuordnung nicht sensibel sind. Signalkreuzungs- und geschätzte Viadichten beziehen sich speziell auf den Einfluss von Durchkontaktierungen auf die Verdrahtbarkeit und können probabilistisch vorhergesagte Verdrahtungsdichten nur ergänzen.

Die probabilistische Verdrahtungsdichte wird bisher nicht für die Pinzuordnungs-Optimierung eingesetzt, obwohl sie dafür viele Vorteile bietet. Sie liefert lokal aufgelöste Anhaltspunkte über die Verdrahtbarkeit und lässt sich ohne die Kenntnis der Verdrahtungsressourcen bestimmen. Wahlweise können bereits bekannte Verdrahtungshindernisse in die Vorhersage mit einfließen. Durch die Verwendung verschiedener Verdrahtungsdichteverteilungen ist sie flexibel an verschiedene Entwurfsprozesse und -algorithmen anpassbar. Gleichzeitig kann durch unterschiedliche Verteilungsfunktionen der Rechenaufwand gesteuert und die Vorhersagegenauigkeit an die Verlässlichkeit der Eingabedaten angepasst werden. Kritische Regionen und die beteiligten/betroffenen Netze lassen sich identifizieren. Die Gesamtdichte kann also zum Wichten einzelner Netze oder Regionen dienen. Bei geeigneter Wahl der Dichteverteilungen ist die Gesamtverdrahtungsdichte proportional zur Gesamtverdrahtungslänge.

In Kombination mit einem iterativen Prozess der Pinzuordnungs-Optimierung hat die probabilistische Verdrahtungsdichtevorhersage einen weiteren Vorteil gegenüber der Globalverdrahtung. Modifiziert man nur die Pinzuordnung einer kleinen Untermenge von Netzen, dann lässt sich die resultierende Gesamtverdrahtungsdichte sehr schnell bestimmen. Es müssen dann lediglich die Änderungen von den einzelnen Verdrahtungsdichten der geänderten Netze bestimmt werden. Diese individuellen Veränderungen lassen sich direkt in die Gesamtverdrahtungsdichteverteilung einbeziehen. Für eine Globalverdrahtungslösung hingegen kann die Änderung der Pinzuordnung nur eines Netzes bereits bedeuten, dass die gesamte Globalverdrahtung erneut zu berechnen ist.

Die probabilistische Verdrahtungsdichtevorhersage stellt ein gutes Gleichgewicht zwischen Verlässlichkeit, Auflösung und Stabilität dar. Sie liefert lokal aufgelöste Verdrahtungsdichtevorhersagen, lässt sich durch verschiedene Dichteverteilungen in Genauigkeit und Rechenaufwand anpassen und ist, im Gegensatz zur Globalverdrahtung [70], stabil gegenüber kleinen Änderungen der Eingabedaten.

Die verschiedenen zugrunde legbaren Dichteverteilungen ermöglichen auf der einen Seite eine Anpassung der Vorhersage an bestimmte Verdrahtungsmethoden.

Auf der anderen Seite erlauben sie die Steuerung der automatischen Verdrahter, weil diese in der Lage sind, zu erkennen, für welche Verdrahtungsgeometrie die Pinzuordnung optimiert wurde [71].

Die resultierende Verdrahtungsdichteverteilung lässt sich aber nicht direkt als Kriterium einsetzen, vielmehr müssen aus ihr geeignete Kriterien berechnet werden (siehe Abschnitt 6.4), die man mit anderen Bewertungskriterien kombinieren kann. So ergänzt sich beispielsweise das Minimieren der lokalen Maxima der Verdrahtungsdichte sehr gut mit dem Minimieren der Verdrahtungslängen [69]. In unterschiedlichen Kombinationen können sie die Effizienz der Vorhersage deutlich verbessern [72].

Ebenso kann die Verdrahtungsdichteverteilung verwendet werden, um andere Bewertungskriterien, wie die geschätzte Verdrahtungslänge, lokal unterschiedlich zu wichten. Ein Beispiel dafür ist der, für den ISPD 2006 Placement Contest [73] definierte, skalierte halbe Umfang des kleinsten umschließenden Rechtecks S_HPWL und analog der mit der Verdrahtungsauslastung gewichtete halbe Umfang des kleinsten umschließenden Rechtecks D_HPWL. Dafür wird jeweils aus dem Overflow oder der Verdrahtungsauslastung ein Straffaktor $\mathcal{O}'_n \geq 0$ bzw. $\mathcal{D}'_n \geq 0$ für jede Netzlänge berechnet, um die geometrische Länge damit zu wichten:

$$\mathsf{S_HPWL}_n = \mathsf{HPWL}_n \cdot (1 + \mathcal{O}'_n) \tag{6.1}$$

$$\mathsf{D_HPWL}_n = \mathsf{HPWL}_n \cdot (1 + \mathcal{D}'_n) \quad . \tag{6.2}$$

Dabei ist n das jeweilige Netz und HPWL_n dessen Manhattan-Länge.

6.2.5 Verdrahtungsauslastung

Die verfügbaren Verdrahtungsressourcen $\mathcal{R}(x,y,z)$ sind während der Pinzuordnung in frühen Iterationen nicht bekannt, und man kann sie folglich nicht als Randbedingung berücksichtigen. Stattdessen sind sie als Optimierungsziel anzusehen. Da die Verdrahtungsauslastung $\mathcal{D}(x,y,z)$ ihrerseits von den verfügbaren Ressourcen abhängt, siehe Gl. (3.23), ist auch sie als Grundlage zum Optimieren der Pinzuordnung in frühen Iterationen ungeeignet. Dazu müsste man die vorhandenen Verdrahtungsressourcen schätzen, wodurch sich die Verlässlichkeit der Verdrahtungsvorhersage verschlechtern würde. Wie später noch gezeigt, führt das Beachten der maximalen Verdrahtungskapazität in Verbindung mit probabilistischer Verdrahtungsvorhersage außerdem zu einem Auflösungsverlust. Die einzige

Ausnahme ist, dass die verfügbaren Verdrahtungsressourcen der verschiedenen Hierarchieebenen ins Verhältnis gesetzt werden müssen, wenn die Pinzuordnung einer gesamten Baugruppe bezüglich der Verdrahtbarkeit zu bewerten ist.

6.2.6 Overflow

Das Bestimmen des Overflows $\mathcal{O}(x,y,z)$ basiert ebenso auf den vorhandenen Verdrahtungsressourcen, siehe Gl. (3.24), wie die Verdrahtungsauslastung. Jedoch enthält der Overflow nur einen Teil der Verdrahtbarkeitsinformationen, verglichen mit der Verdrahtungsauslastung $\mathcal{D}(x,y,z)$. Der Informationsgehalt beschränkt sich auf die Gebiete, in denen die Verdrahtungsressourcen überlastet sind, $\mathcal{R}(x,y,z) < \mathcal{U}(x,y,z)$, siehe Gl. (3.24). Overflow ist deswegen nur dann sinnvoll einzusetzen, wenn die Verdrahtbarkeit ausschließlich in diesen Bereichen beurteilt werden soll. Der Gesamtoverflow

$$\mathcal{O}_{\text{gesamt}} = \sum_{\forall (x,y,z)} \mathcal{O}(x,y,z) \tag{6.3}$$

eignet sich als globale Bewertung der Verdrahtbarkeit eines Designs. Für lokale Verdrahtbarkeitsbewertungen ist Overflow generell ungünstig [72].

6.2.7 Schlussfolgerung

Die Verdrahtungslänge wird bereits als Bewertungskriterium für die Pinzuordnung eingesetzt. Sie bildet jedoch nur Teilaspekte der Verdrahtbarkeit ab und provoziert, als Optimierungsziel eingesetzt, lokales Überschreiten von Verdrahtungskapazitäten. Die Verdrahtbarkeitsbewertung für die Pinzuordnungs-Optimierung während früher Iterationen des Layoutentwurfs erfordert eine Kombination mehrerer Kriterien, weil kein einzelnes die Verdrahtbarkeit hinreichend gut widerspiegelt.

Die Pinzuordnung muss daher weiterhin auch anhand der herkömmlichen Kriterien bewertet werden. Das sind geschätzte Verdrahtungslängen und Schätzungen bezüglich der nötigen Vias bzw. Signalkreuzungen. Diese Bewertungskriterien sind jedoch von zu geringer Auflösung, um eine Pinzuordnung detailliert zu bewerten und zu optimieren. Die Untersuchungen in diesem Abschnitt zeigen, dass sich die geschätzten Verdrahtungsdichten aus einer probabilistischen Verdrahtungsvorhersage besonders gut eignen, um eine verbesserte Pinzuordnungs-Bewertung zu erzielen. Gleichzeitig bietet die lokale Verdrahtungsdichte die Möglichkeit, gesonderte Bewertungskriterien in kritischen Regionen einzuführen.

6.3 Probabilistische Verdrahtungsdichtevorhersage

In diesem Abschnitt werden zuerst die generellen Eigenschaften probabilistischer Vorhersagen untersucht, um deren Potenzial und Grenzen für die Pinzuordnungs-Optimierung genauer zu beurteilen. Darauf aufbauend wird ein speziell für die Pinzuordnung angepasstes Vorhersagemodell entwickelt.

6.3.1 Grenzen probabilistischer Vorhersagen

Eigenschaften einzelner Netze

Eine probabilistische Vorhersage eignet sich sehr gut für das Voraussagen globaler Eigenschaften, wie zum Beispiel die Gesamtverdrahtungslänge. Soll jedoch die Verdrahtungslänge eines einzelnen Netzes vorhergesagt werden, ist eine probabilistische Vorgehensweise mit großer Unsicherheit behaftet. Probabilistische Vorhersagen können also im Durchschnitt sehr genau sein; über je mehr Netze oder Pins gleichzeitig gemittelt wird, desto weniger spielen lokale Details eine Rolle.

Gegenseitige Beeinflussung von Netzen

Probabilistische Vorhersagen gehen davon aus, dass alle Netze bei der Verdrahtung etwa gleich behandelt werden. Das trifft in der Realität nur zu, wenn die Verdrahtungsdichte nicht größer als die Verdrahtungskapazität ist. Überschreitet die Verdrahtungsdichte die Kapazität, können einzelne Netze zu großen Verdrahtungsumwegen gezwungen sein. Basierend auf probabilistischen Vorhersagen ist es schwer, diese Situation zu erkennen. Es scheint gar unmöglich, die betroffenen Netze zu identifizieren. Als Folge kann der Vorhersagefehler für die betroffenen Netze sehr groß sein. Dieser Fehler lässt sich jedoch im Allgemeinen mit der in Abschnitt 6.3.2 beschriebenen Methode abmildern.

Sensibilität gegenüber Details der Layouteigenschaften

Die tatsächliche Verdrahtungsgeometrie ist sehr sensibel gegenüber Details, wie zum Beispiel die bevorzugte Anschlussrichtung von Pins, die Größe von Vias oder die genaue Lage von Verdrahtungshindernissen. Kleine Änderungen an der

Layoutaufgabe und deren Randbedingungen können große, sprunghafte Auswirkungen auf ein gutes Verdrahtungsergebnis haben. Diese Details lassen sich durch probabilistische Vorhersagen nicht abbilden. Probabilistische Vorhersagen sind demzufolge stabil in Bezug auf geometrische Layouteigenschaften.

Verdrahtungslagen mit unterschiedlichen Eigenschaften

Die Verdrahtungslagen einer Hierarchieebene können deutlich unterschiedliche elektrische Eigenschaften haben. Das trifft beispielsweise auf die Metallebenen in integrierten Schaltkreisen zu. Diese Unterschiede sind mit probabilistischer Verdrahtungsvorhersage nicht zu differenzieren. Dazu wäre das Zuordnen der Netze zu Verdrahtungslagen (engl. *layer assignment*) nötig. Für eine solche Zuordnung auf probabilistische Weise gibt es erste Ansätze [76], generell ist sie jedoch ein Merkmal der Global- bzw. Feinverdrahtung.

Die elektrischen Unterschiede der Hierarchieebenen lassen sich jedoch immer differenziert bewerten, weil der Übergang eines Netzes von einer Hierarchieebene zur benachbarten durch das dazwischenliegende Pin hinreichend genau definiert ist.

6.3.2 Verdrahtungsumwege

Welche Netze auf einem Umweg verdrahtet werden müssen, lässt sich, wie bereits erläutert, nicht voraussagen. Deswegen verbindet man die probabilistische Verdrahtungsvorhersage oft mit einem Nachbearbeitungsschritt. Diese Nachbearbeitung simuliert das Verhalten von Verdrahtungsalgorithmen in überfüllten Verdrahtungsregionen, indem Verdrahtungsdichte solange in benachbarte Verdrahtungsregionen verschoben wird, bis in keiner Region die Verdrahtungsdichte die -kapaziptät übersteigt (**Bild 6.2**). Die Summe der Gesamtverdrahtungsdichte ist dabei konstant.

Dieses Vorgehen beherbergt einen systematischen Fehler. Die Verdrahtungsdichte in überfüllten Regionen wird verschoben, weil aufgrund der Überfüllung Umwege bei der Verdrahtung der Netze nötig sind. Das bedeutet, dass neben dem Umverteilen der Verdrahtungsdichte zusätzliche Verdrahtungsdichte hinzuaddiert werden müsste, weil sich die Gesamtverdrahtungslänge entsprechend der Umwege vergrößert. Dieser Fehler lässt sich nicht prinzipiell beheben, denn es ist nicht möglich festzustellen, ob tatsächlich ein Umweg notwendig ist und wie lang dieser wäre.

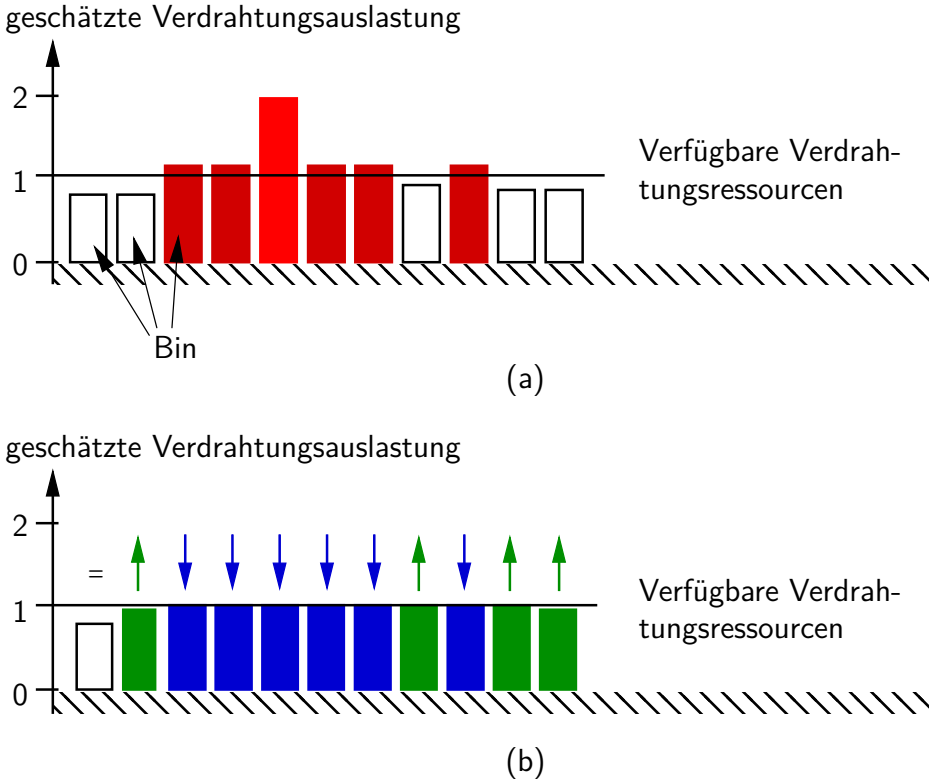


Bild 6.2: Verringerung der Auflösung durch die Umverteilung der Verdrahtungsdichte aus überfüllten Bins. Teilbild (a) zeigt für eine Dimension die durch Aufsummieren berechnete geschätzte Gesamtverdrahtungsauslastung $\mathcal{D}(x)$. Teilbild (b) zeigt die resultierende geschätzte Gesamtverdrahtungsauslastung nach dem Umverteilen aus überfüllten Bins. Ein Pfeil nach unten / oben heißt, dass die Auslastung in diesem Bin verringert/vergrößert wurde.

Die Umverteilung der Verdrahtungsdichte hat außerdem den Nachteil, dass sie die Auflösung der Verdrahtungsdichtevorhersage verringert. Durch die Umverteilung der Dichte aus überfüllten Verdrahtungsregionen ist innerhalb dieser Regionen keinerlei Differenzierung mehr möglich. Der Vergleich der beiden Bilder 6.2a und 6.2b zeigt deutlich, dass nach dem Umverteilen der Verdrahtungsdichte aus den überbelegten *Bins* (Bild 6.2b) viele Detailinformationen verloren gegangen sind und keinerlei Differenzieren der vorhergesagten Verdrahtungsdichte mehr möglich ist. So kann zum Beispiel weder der Maximalwert noch der Bin mit der maximalen Verdrahtungsauslastung ermittelt werden.

Die vorliegenden Untersuchungen gehen davon aus, dass während der Pinzuordnung die maximalen Verdrahtungskapazitäten noch nicht bekannt und deswegen nicht, wie in Bild 6.2b, als Randbedingung einsetzbar sind. Stattdessen strebt man bei der Optimierung der Pinzuordnung eine Gleichverteilung der Verdrahtungsdichte an. Außerdem wird für die Pinzuordnung eine möglichst große lokale Auflösung und Genauigkeit der Verdrahtungsdichtevorhersage benötigt. Der oben beschriebene Nachbearbeitungsschritt zum Simulieren von Verdrahtungsumwegen ist folglich ungeeignet. Stattdessen muss die Vorhersage von Umwegen bereits Bestandteil der Vorhersage jedes einzelnen Netzes sein.

6.3.3 Verdrahtungsdichteverteilung

Wie bereits beschrieben, sind die Verdrahtungsdetails umso wichtiger, je weniger Netze zu verdrahten sind. Da die Pinzuordnung auch in Hierarchieebenen mit nur wenigen Tausend Netzen, wie zum Beispiel bei Leiterplatten, zum Einsatz kommt, ist eine detaillierte Verdrahtungsdichteverteilung für die einzelnen Netze notwendig. Die bisher verwendeten Verdrahtungsdichteverteilungen (siehe Abschnitt 3.2.4) erfüllen diese Anforderungen nicht. Deswegen wird in diesem Abschnitt eine detaillierte Verteilung entwickelt, die sich am Verhalten von Verdrahtungsalgorithmen, den Erfahrungen von Entwicklern, den oben genannten Zielen und den Grenzen der probabilistischen Vorhersage orientiert.

Voraussetzungen

Die folgenden Voraussetzungen und Aussagen sind die Grundlage für die entwickelte Verdrahtungsdichteverteilung:

- Das Netz n hat genau zwei Pins. Mehrpinnetze werden zuerst in eine Menge von Zweipinnetzen zerlegt.

- Alle Verdrahtungssegmente verlaufen horizontal oder vertikal. Sie liegen also parallel zur x- oder y-Achse des Koordinatensystems, das dem Layoutentwurf zugrunde liegt.
- Die Feinverdrahtung minimiert die Anzahl der Biegungen in einem Verdrahtungsweg.
- Jedes Zweipinnetz wird auf einem kürzest möglichen Manhattan-Pfad verdrahtet, wenn diese Verdrahtung komplett innerhalb des *Manhattan-Fensters* liegt (siehe Bild 6.4).
- Alle Punkte auf einer *Wavefront* (siehe Bild 6.4) besitzen die gleiche Wahrscheinlichkeit, dass der Verdrahtungspfad diese Stelle der Wavefront quert.
- Die Wahrscheinlichkeiten, dass der Verdrahtungspfad eine bestimmte Wavefront an einer beliebigen Stelle quert, ist 100 %. Jede Wavefront wird also vom Verdrahtungspfad einmal gequert.
- Horizontale und vertikale Verdrahtungsdichten werden nicht unterschieden.

Sollte der Verdrahtungsweg eines Zweipinnetzes (teilweise) außerhalb seines Manhattan-Fensters liegen, dann gelten außerdem die beiden folgenden Voraussetzungen:

- Der Verdrahtungspfad darf das Manhattan-Fenster eines Zweipunktnetzes höchstens einmal sowohl in vertikaler als auch in horizontaler Richtung verlassen.
- Der Verdrahtungsumweg hängt vom Winkel α_n (siehe unten) des Netzes ab. Die Gesamtverdrahtungslänge eines Netzes n ist immer kleiner gleich $\eta_\alpha \cdot \mathsf{HPWL}_n$. Der Umwegfaktor ist $\eta_{45^\circ} = 1$ (kein Umweg) für diagonale Netze und liegt im Bereich $\{\eta_{0^\circ} = \eta_{90^\circ} = \eta_{180^\circ} = \eta_{270^\circ}, \eta_{90^\circ} \in \mathbb{R} | 1{,}00 \leq \eta_{90^\circ} \leq 1{,}50\}$ für horizontale bzw. vertikale Netze.

Die Winkelabhängigkeit des Verdrahtungsumweges ist durch die unterschiedliche Anzahl zur Verfügung stehender kürzester rechtwinkliger Verdrahtungswege begründet. Diagonale Netze haben ein Manhattan-Fenster mit einer großen Fläche (**Bild 6.3a**). Es existieren also mehrere kürzeste rechtwinklige Verdrahtungswege. Die Wahrscheinlichkeit, dass einer dieser Pfade für die Verdrahtung eines solchen Netzes tatsächlich verwendet werden kann, ist folglich groß. Für diese Netze wird entsprechend vorausgesagt, dass kein Verdrahtungsumweg nötig ist ($\eta_{45^\circ} = 1$).

Die Manhattan-Fenster horizontaler und vertikaler Netze haben dagegen keinen Flächeninhalt (Bild 6.3b). Es existiert nur ein einziger kürzester Manhattan-

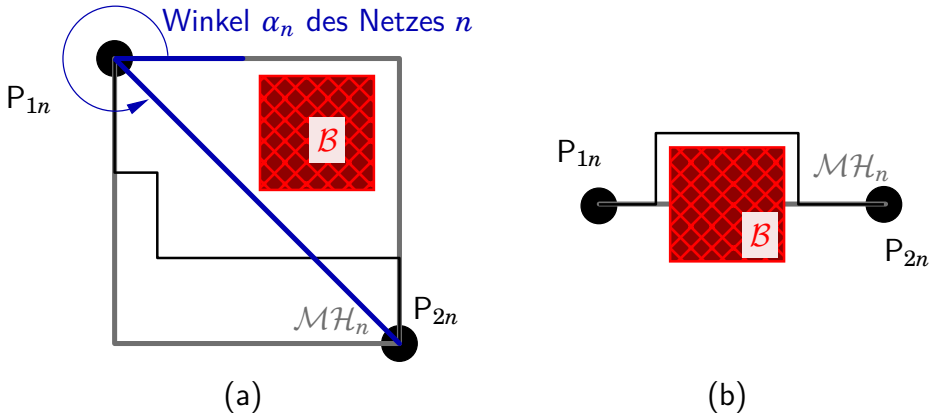


Bild 6.3: Die rechtwinklige Verdrahtungslänge diagonaler Netze (a) wird im Mittel durch ein Verdrahtungshindernis $\mathcal{B}$ weniger beeinflusst als die horizontaler Netze (b).

Pfad für solche Netze. Ist dieser Pfad durch ein Hindernis blockiert, dann ist das betroffene Netz auf einem Umweg zu verdrahten. Die Wahrscheinlichkeit, dass horizontale und vertikale Netze einen Verdrahtungsumweg benötigen, ist also in der Praxis deutlich höher als für diagonale Netze. Dem wird durch einen Umwegfaktor η_{90° von bis zu 1,50 Rechnung getragen. Der obere Grenzwert 1,50 basiert auf realen Layouts. In diesen kommen nahezu keine horizontalen bzw. vertikalen Signalnetze vor, die einen größeren Umweg als $50\,\% \cdot \mathrm{HPWL}_n$ benötigen.

Es kann davon ausgegangen werden, dass die Feinverdrahtung eine möglichst kleine Anzahl Biegungen in den Verdrahtungspfaden der Netze aufweist, denn dies ist eine typische Eigenschaft industrieller Entwurfswerkzeuge [75]. Als Konsequenz haben die Verdrahtungsgeometrien L-Verdrahtung und Z-Verdrahtung einen großen Anteil im Layout. Das Vermeiden von Biegungen geschieht zum Beispiel, um die Anzahl der notwendigen Vias und die benötigte Menge der Entwurfsdaten zu minimieren.

Die vorgestellte Verdrahtungsdichteverteilung lässt sich nur auf Zweipunktverbindungen anwenden. Hat ein Netz mehr als zwei Pins (Mehrpinnetz), dann muss dieses zuerst in eine Menge von Zweipunktverbindungen zerlegt werden. Das günstige Zerlegen von Mehrpinnetzen in Zweipunktverbindungen ist komplex und nicht Bestandteil der vorliegenden Arbeit. Eine Übersicht über die wesentlichen Methoden und die Literatur zur Netzzerlegung enthält [3]. Anhang C.1.2 beschreibt die Grundlagen der Zerlegung eines Netzes anhand des kompletten Graphen, weil diese Methode bei den durchgeführten Experimenten die beste Vorhersagegenauigkeit liefert.

Die Voraussetzung der Zweipunktverbindung ist zwingend für das vorgestellte Modell. Die restlichen Voraussetzungen muss ein Netz nicht notwendigerweise erfüllen. Die bestmögliche Vorhersagegenauigkeit wird jedoch erreicht, wenn alle Voraussetzungen tatsächlich auf ein Netz zutreffen.

In diesem Abschnitt 6.3.3 wird eine Vielzahl von Formelzeichen eingeführt. Zur Übersichtlichkeit sind bei den nachfolgenden Gleichungen und Bildern nur die relevanten Zeichen beschrieben. Sich wiederholende oder als bekannt vorausgesetzte Terme sind der **Tabelle 6.1** am Ende dieses Abschnitts zu entnehmen.

Verdrahtungsdichteverteilung

Die beiden Pins P_{1n} und P_{2n} eines Netzes n haben die Koordinaten (x_{1n},y_{1n}) bzw. (x_{2n},y_{2n}). Das Manhattan-Fenster $\mathcal{MH}_n$ dieses Netzes liegt dann wie in **Bild 6.4a** gezeigt und hat die Breite Δx_n und die Höhe Δy_n:

$$\begin{aligned} \mathcal{MH}_n &= \{(x,y) \mid \min(x_{1n},x_{2n}) \le x \le \max(x_{1n},x_{2n}) \wedge \\ &\qquad \min(y_{1n},y_{2n}) \le y \le \max(y_{1n},y_{2n}) \ \} \end{aligned} \tag{6.4}$$

$$\Delta x_n = |x_{2n} - x_{1n}| \tag{6.5}$$

$$\Delta y_n = |y_{2n} - y_{1n}| \ . \tag{6.6}$$

Die *Wavefront* $f_n(d)$ wird definiert als die Strecke innerhalb des Manhattan-Fensters $\mathcal{MH}_n$, auf der alle Punkte den gleichen Manhattan-Abstand $d = i + j$ zu Pin P_{1n} haben. Eine Wavefront ist also eine Diagonale im Manhattan-Fenster des Netzes:

$$i = (x - x_{1n}) \cdot \frac{x_{2n} - x_{1n}}{|x_{2n} - x_{1n}|} \tag{6.7}$$

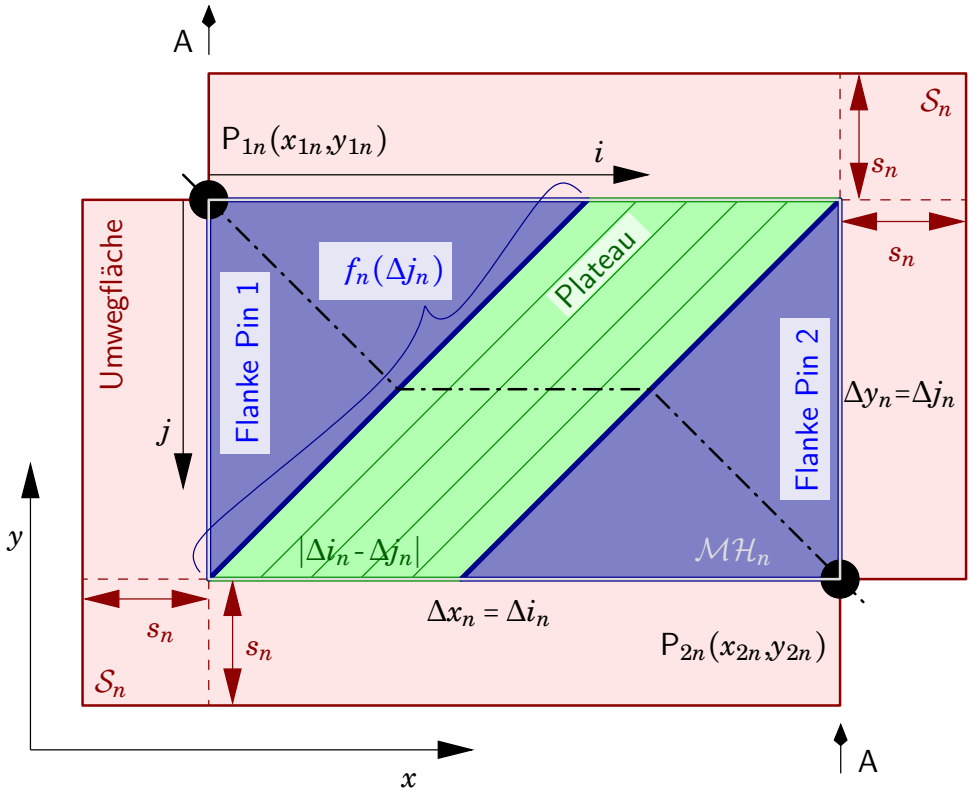
$$j = (y - y_{1n}) \cdot \frac{y_{2n} - y_{1n}}{|y_{2n} - y_{1n}|} \tag{6.8}$$

$$\Delta i_n = \Delta x_n = |x_{2n} - x_{1n}| \tag{6.9}$$

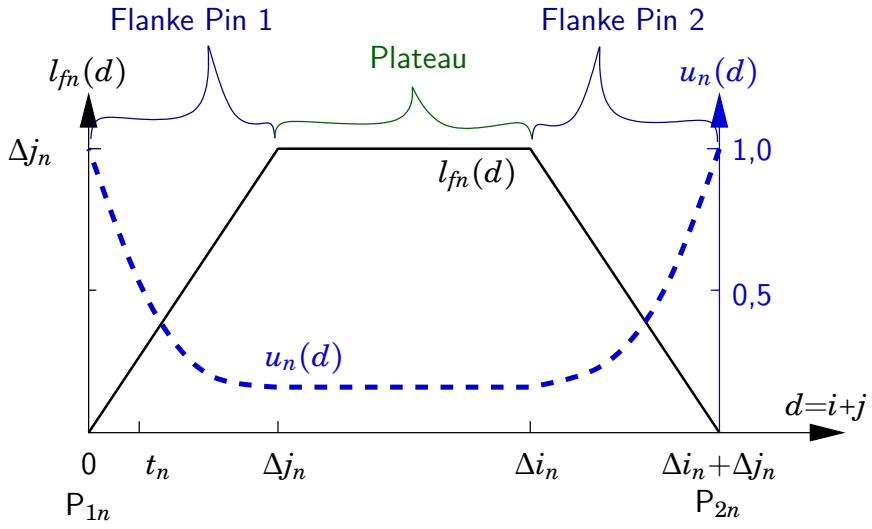
$$\Delta j_n = \Delta y_n = |y_{2n} - y_{1n}| \tag{6.10}$$

$$d = i + j \tag{6.11}$$

$$f_n(d) = \{(i,j) \mid \forall (i,j) \in \mathcal{MH}_n \ \wedge \ i + j = d\} \ . \tag{6.12}$$



(a)



(b)

Bild 6.4: Schematische Darstellung der Verdrahtungsdichteverteilung. Teilbild (a) zeigt die Bereiche (*Flanken*, *Plateau*, Manhattan-Fenster $\mathcal{MH}_n$, Umwegfläche $\mathcal{S}_n$, Wavefront $f_n(d)$) der Verteilung, Teilbild (b) die Länge der Wavefront $l_{fn}(d)$ und die Verdrahtungsdichte $u_n(d)$ entlang der Schnittlinie A-A aus Teilbild (a).

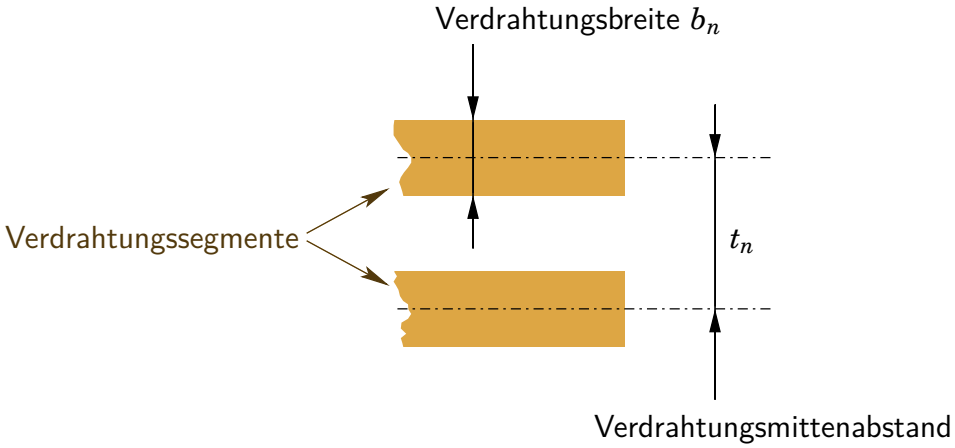


Bild 6.5: Verdrahtungsbreite b_n und Verdrahtungsmittenabstand t_n.

Die Manhattan-Länge $l_{fn}(d)$ dieser Wavefront in Abhängigkeit vom Abstand d zu Pin P_{1n} ist dann

$$l_{fn}(d) = \begin{cases} d & | \, d \le \min(\Delta i_n, \Delta j_n) \;,\; \textit{„Flanke Pin 1“} \\ \Delta i_n + \Delta j_n - d & | \, d \ge \max(\Delta i_n, \Delta j_n) \;,\; \textit{„Flanke Pin 2“} \\ \min(\Delta i_n, \Delta j_n) & \text{sonst} \;,\; \textit{„Plateau“} \end{cases} . \tag{6.13}$$

Ohne die Berücksichtigung von Verdrahtungsumwegen wird die erwartete Verdrahtungsdichte $u_{n\,\mathrm{lokal}}(i,j)$ des Netzes n innerhalb seines Manhattan-Fensters wie folgt definiert:

$$u_{n\,\mathrm{lokal}}(i,j) = \begin{cases} \dfrac{t_n}{t_n + l_{fn}(i+j)} & | \, (i,j) \in \mathcal{MH}_n \\ 0 & \text{sonst} \end{cases} . \tag{6.14}$$

Dabei ist t_n der minimale *Verdrahtungsmittenabstand* (**Bild 6.5**). Die Verdrahtungsdichte $u_n(x,y)$ als Funktion der Layoutkoordinaten (x,y) ergibt sich aus den Gln. (6.7) und (6.8) eingesetzt in Gl. (6.14) zu

$$u_n(x,y) = u_{n\ \mathrm{lokal}}\left((x - x_{1n}) \cdot \frac{x_{2n} - x_{1n}}{|x_{2n} - x_{1n}|}, (y - y_{1n}) \cdot \frac{y_{2n} - y_{1n}}{|y_{2n} - y_{1n}|} \right) . \tag{6.15}$$

Die so bestimmte Verdrahtungsdichteverteilung ist einheitenlos und gibt für einen Punkt (x,y) an, wie groß die Wahrscheinlichkeit ist, dass dieser Punkt innerhalb der Fläche des Verdrahtungsweges liegt. Die Manhattan-Länge der Wavefront und

die Verdrahtungsdichte entlang der Schnittlinie A-A in Bild 6.4a sind in Bild 6.4b dargestellt.

Verdrahtungsumweg

Die Verdrahtungsdichte, die die Verdrahtungsumwege widerspiegelt, liegt in der Umwegfläche $\mathcal{S}_n$. Diese Fläche dehnt sich in allen Richtungen ausgehend vom Manhattan-Fenster um die Länge s_n aus, außer hinter die beiden Pins des Netzes. Die Größe der Umwegfläche ergibt sich aus dem maximal erlaubten Umweg ls_n für das Netz n. Dieser wiederum hängt vom Winkel α_n (**Bild 6.6**) des Netzes zur x-Achse ab. Ein Netz, das parallel zur x-Achse verläuft, ein *horizontales* Netz, hat also einen Winkel von 0° oder 180°. Entsprechend hat ein Netz, das parallel zur y-Achse verläuft, ein *vertikales* Netz, einen Winkel von 90° oder 270°:

$$\alpha_n = \begin{cases} \arctan\left(\frac{y_{2n}-y_{1n}}{x_{2n}-x_{1n}}\right) & | \, x_{2n} \geq x_{1n}, y_{2n} \geq y_{1n} \\ \arctan\left(\frac{y_{2n}-y_{1n}}{x_{2n}-x_{1n}}\right) + \pi & | \, x_{2n} < x_{1n} \\ \arctan\left(\frac{y_{2n}-y_{1n}}{x_{2n}-x_{1n}}\right) + \pi & | \, x_{2n} = x_{1n}, y_{2n} < y_{1n} \\ \arctan\left(\frac{y_{2n}-y_{1n}}{x_{2n}-x_{1n}}\right) + 2\pi & | \, x_{2n} > x_{1n}, y_{2n} < y_{1n} \end{cases} . \tag{6.16}$$

Für die Verdrahtungsdichteverteilung wird der Parameter $\eta_{90°}$ eingeführt, der für ein horizontales bzw. vertikales Netz das Verhältnis zwischen Manhattan-Länge HPWL_n des Netzes und dem längsten erlaubten Verdrahtungsweg ls_n beschreibt. Der Parameter darf Werte im Bereich $\{\eta_{90°} \in \mathbb{R} | 1{,}00 \leq \eta_{90°} \leq 1{,}50\}$ annehmen. Für diagonale Netze ist kein Umweg erlaubt, $\eta_{45°} = 1{,}0$:

$$|\mathcal{S}_{45°}| = 0 \quad | \, \eta_{45°} = 1{,}0 \tag{6.17}$$

$$\begin{aligned} ls_n &= 4 \cdot s_n + \Delta x_n + \Delta y_n \\ &= 4 \cdot s_n + \mathsf{HPWL}_n \\ &= \eta_{90°} \cdot \mathsf{HPWL}_n \ . \end{aligned} \qquad \text{Für horizontale und vertikale Netze} \tag{6.18}$$

Ferner wird vorgegeben, dass die Fläche $\mathcal{MH}_n \cup \mathcal{S}_n$, in der die Verdrahtungsdichte $u_n(i,j)$ eines Netzes größer als Null ist, unabhängig vom Winkel des Netzes, für alle Netze der gleichen Manhattan-Länge $\mathsf{HPWL}_n = \Delta x_n + \Delta y_n$ den gleichen

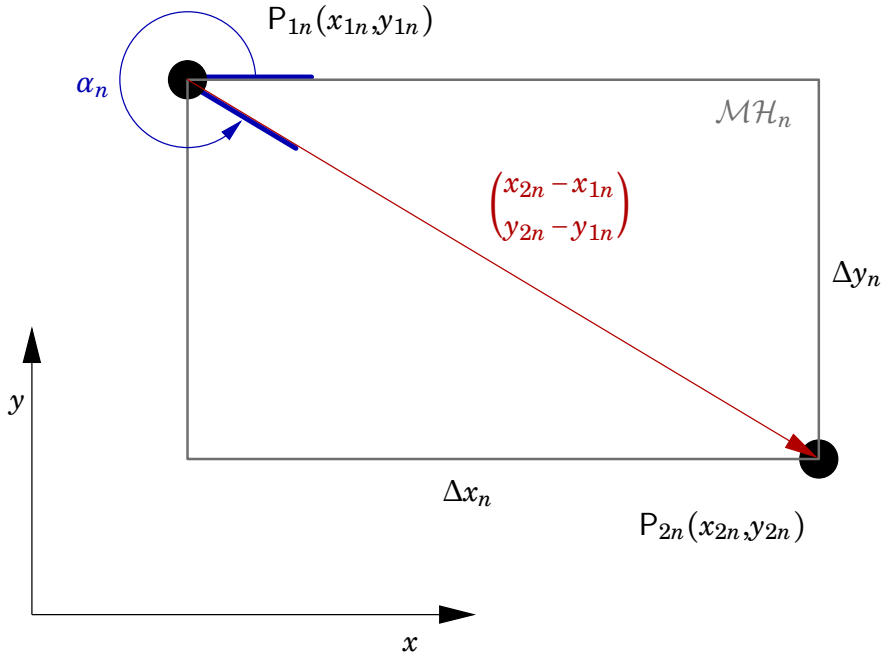


Bild 6.6: Der Winkel α_n eines Netzes n ist definiert als der Winkel zwischen der x-Achse und dem Vektor $\begin{pmatrix} x_{2n}-x_{1n} \\ y_{2n}-y_{1n} \end{pmatrix}$, der von Pin P_{1n} zu Pin P_{2n} zeigt.

Flächeninhalt hat:

$$|\mathcal{MH}_{45°}| \stackrel{!}{=} |\mathcal{MH}_n| + |\mathcal{S}_n| \qquad |\,\Delta x_n + \Delta y_n = \Delta x_{45°} + \Delta y_{45°} \tag{6.19}$$

$$\Delta x_{45} \cdot \Delta y_{45} \stackrel{!}{=} (\Delta x_n + 2{\cdot}s_n) \cdot (\Delta y_n + 2{\cdot}s_n) - 2{\cdot}s_n^2 \ . \tag{6.20}$$

Die Ausdehnung s_n der Umwegfläche $\mathcal{S}_n$ ergibt sich aus Gl. (6.20) und dem Zusammenhang $\Delta x_{45°} = \Delta y_{45°}$ zu

$$s_n = \frac{\eta_{90°} - 1}{\sqrt{2} - 1} \cdot \left[\sqrt{\frac{1}{8}\left(3\Delta x_n^2 + 2\Delta x_n \Delta y_n + 3\Delta y_n^2\right)} - \frac{1}{2}\left(\Delta x_n + \Delta y_n\right) \right]. \tag{6.21}$$

Die Definition der Umwegfläche $\mathcal{S}_n$ aus Bild 6.4a mit zwei $s_n \cdot s_n$ großen „Aussparungen“ hinter den beiden Pins bildet das typische Verhalten von Verdrahtungsalgorithmen ab. Der endgültige Verdrahtungsweg führt in der Praxis nur selten durch eine der Aussparungen. Diese Festlegung hat jedoch ein unerwünschtes sprunghaftes Verhalten der Verdrahtungsdichtefunktion bei den Winkeln $\alpha_n = \{0°; 90°; 180°; 270°\}$ zur Folge. Bei diesen Winkeln gibt es, wie in **Bild 6.7** gezeigt, zwei Möglichkeiten, die Aussparungen der Größe $s_n \cdot s_n$ anzuordnen. Die

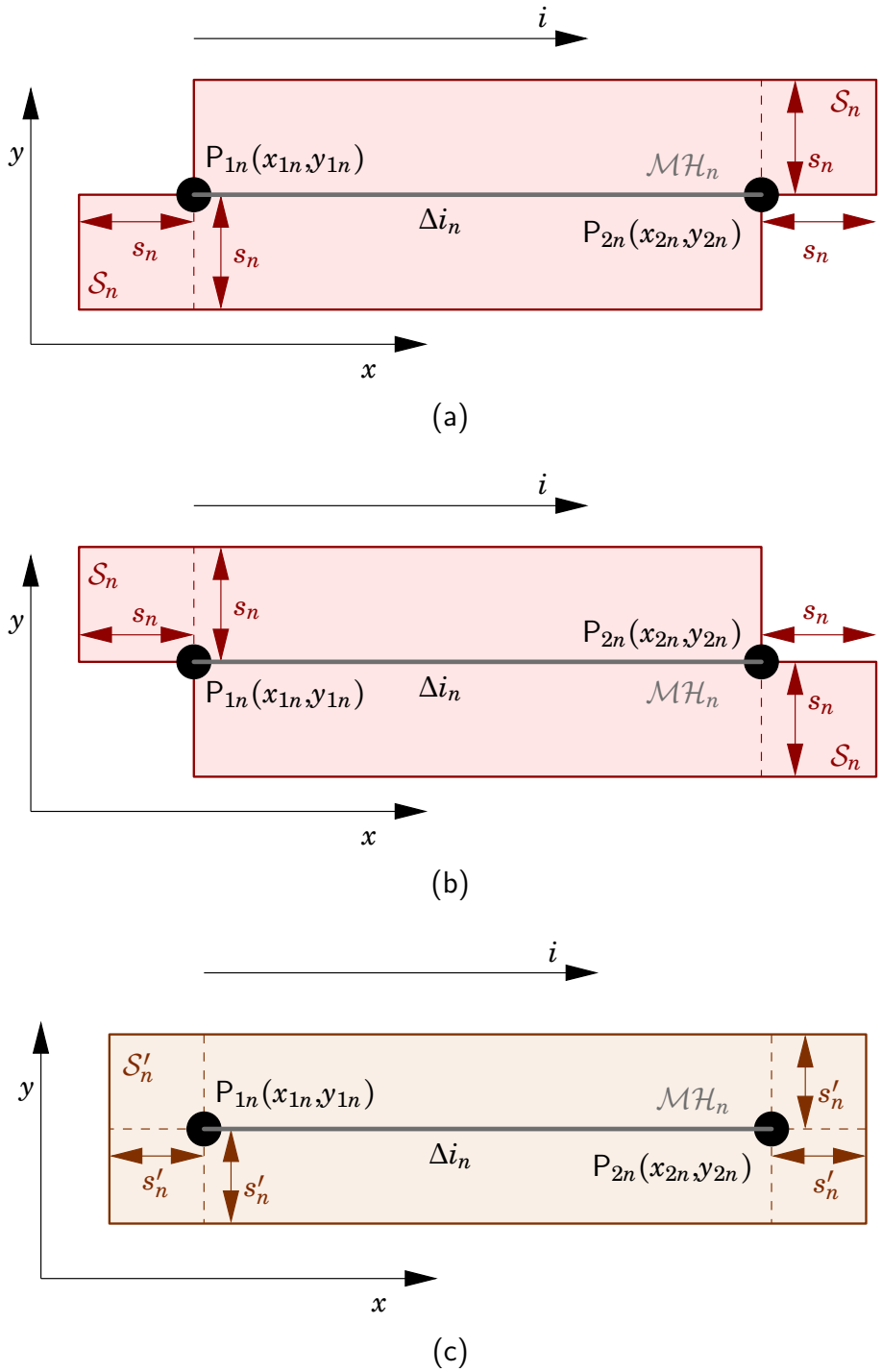


Bild 6.7: Unstetigkeitsstelle der Verdrahtungsdichteverteilung nach Bild 6.4 bei kleinen Winkeländerungen um $\alpha_n = 0°$. Die Umwegfläche $\mathcal{S}_n$ ändert sich sprunghaft zwischen (a) $\alpha_n = -0$ und (b) $\alpha_n = +0$. Durch die Vereinfachung der Umwegfläche zu $\mathcal{S}'_n$ in (c) und wie in Bild 6.8 wird diese Unstetigkeit behoben.

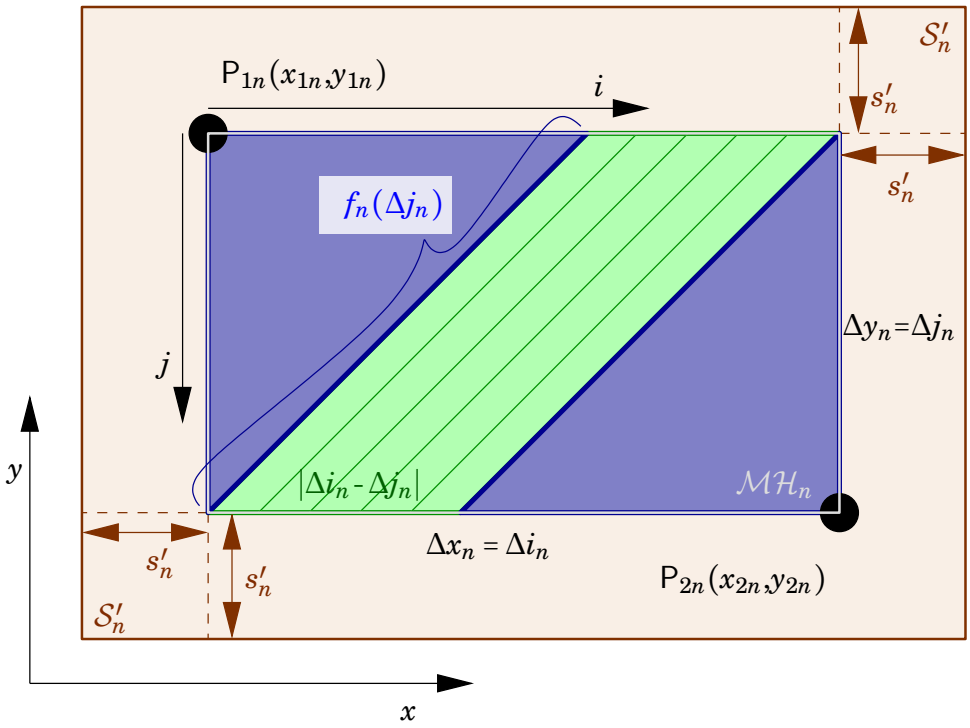


Bild 6.8: Vereinfachung der Umwegfläche zu $\mathcal{S}'_n$ ohne Aussparungen, für ein stabiles Verhalten bei kleinen Änderungen des Netzwinkels α_n um die Werte 0°, 90°, 180° und 270° herum.

exakte Lage ist jedoch undefiniert. Solch sprunghaftes, unstetiges Verhalten ist für viele Optimierungsverfahren ungünstig. Diese unerwünschte Unstetigkeit wird behoben, indem man, wie in **Bild 6.8** gezeigt, die Umwegfläche $\mathcal{S}'_n$ ohne Aussparungen definiert. Der Aufwand für die Implementierung ändert sich dadurch nicht und weist gleichzeitig die folgenden Vorteile auf:

- Die Verdrahtungsdichteverteilung ist gegenüber Änderungen des Netzwinkels stabiler. Sie zeigt kein sprunghaftes Verhalten mehr.
- Die Berechnung von s_n vereinfacht sich.

Analog zu den Gln. (6.19) bis (6.21) ergeben sich mit der vereinfachten Umwegfläche $\mathcal{S}'_n$ folgende Zusammenhänge:

$$|\mathcal{MH}_{45°}| \stackrel{!}{=} |\mathcal{MH}_n| + |\mathcal{S}'_n| \qquad |\,\Delta x_n + \Delta y_n = \Delta x_{45°} + \Delta y_{45°} \tag{6.22}$$

$$\Delta x_{45} \cdot \Delta y_{45} \stackrel{!}{=} (\Delta x_n + 2{\cdot}s'_n) \cdot (\Delta y_n + 2{\cdot}s'_n) \tag{6.23}$$

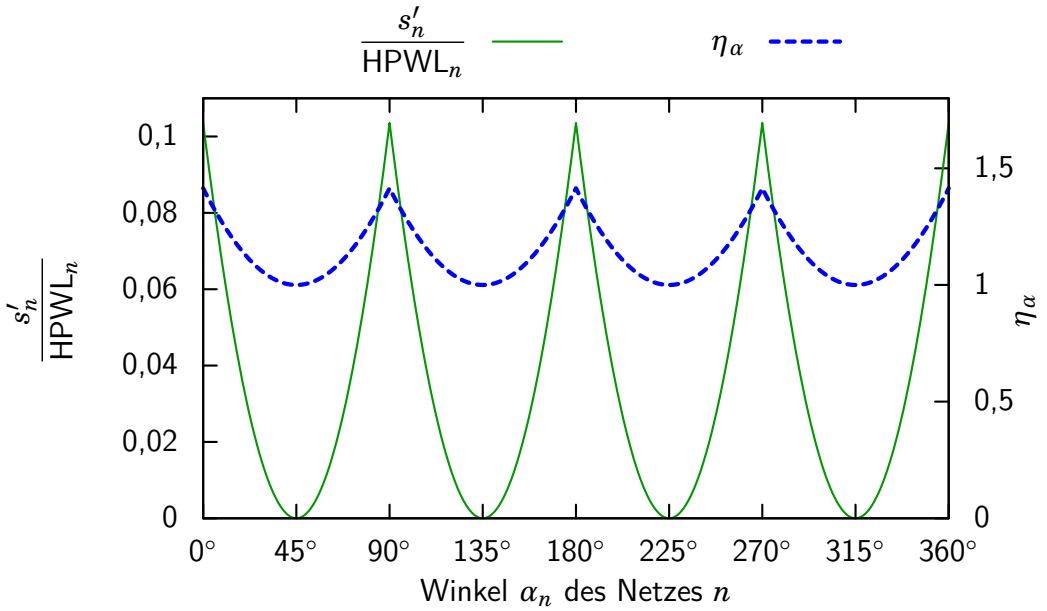


Bild 6.9: Breite s'_n der Umwegfläche $\mathcal{S}'_n$ und Umwegfaktor η_α in Abhängigkeit vom Winkel α_n eines Netzes n.

$$s'_n = \frac{\eta_{90^\circ} - 1}{\sqrt{2} - 1} \cdot \left[\sqrt{\frac{1}{8}\left(\Delta x_n^2 + \Delta y_n^2\right)} - \frac{1}{4}\left(\Delta x_n + \Delta y_n\right) \right] \quad . \tag{6.24}$$

Für diagonale Netze ist s'_n also gleich Null. Folglich gibt es keine Fläche für Verdrahtungsumwege diagonaler Netze. Das bedeutet weiterhin, dass aus der Vorgabe $\eta_{90^\circ} = \sqrt{2}$ folgt, dass die Umwegfläche eines horizontalen/vertikalen Netzes genauso groß ist wie das Manhattan-Fenster eines ebenso langen diagonalen Netzes (euklidische Länge). Die sich ergebende Ausdehnung s'_n der Umwegfläche $\mathcal{S}'_n$ und der Umwegfaktor η_α sind in den **Bildern 6.9** und **6.10** in Abhängigkeit vom Netzwinkel α_n dargestellt.

Das Integral über die gesamte Fläche der Verdrahtungsdichteverteilung ergibt die Manhattan-Verdrahtungslänge des Netzes ohne Umwege. Diese Proportionalität ist eine günstige Eigenschaft für die Verdrahtbarkeitsvorhersage und soll für die Verdrahtungsdichteverteilung mit Umwegen erhalten bleiben. Dazu zieht man die Summe der Verdrahtungsdichte, die in der Umwegfläche hinzugefügt wird, von der Verdrahtungsdichte innerhalb des Manhattan-Fensters gleichmäßig ab. Auf diese Weise ist das Integral der Verdrahtungsdichteverteilung weiterhin gleich der Manhattan-Verdrahtungslänge ohne die Verdrahtungslänge, die für mögliche Umwege nötig wäre.

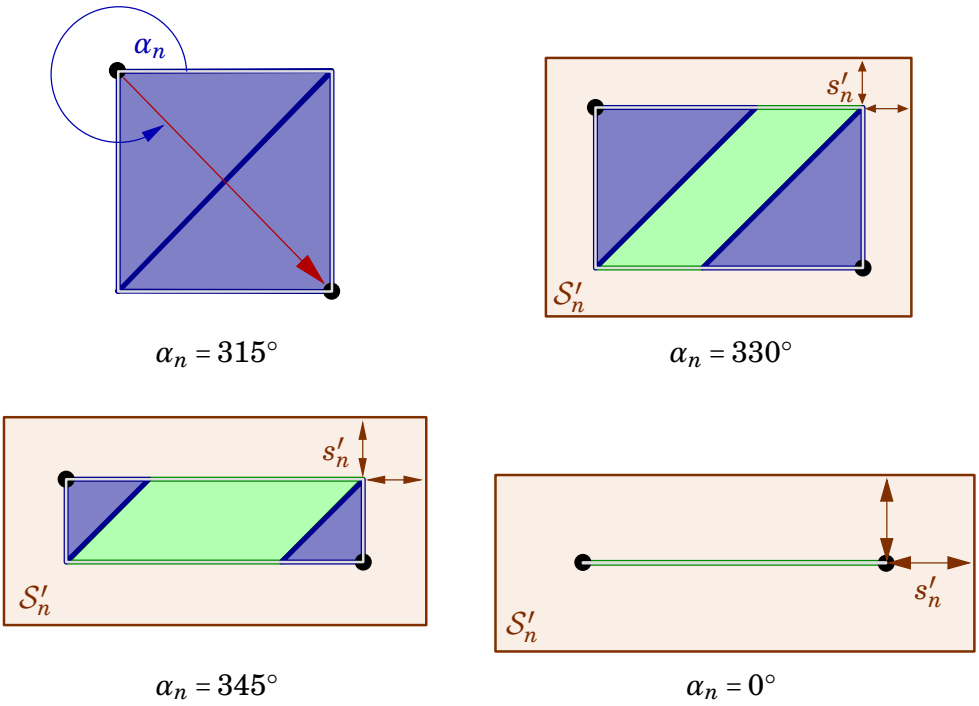


Bild 6.10: Qualitative Darstellung der Breite s'_n der Umwegfläche $\mathcal{S}'_n$ bei einem Winkel von $\alpha_n = 315\circ$, $\alpha_n = 330°$, $\alpha_n = 345°$ bzw. $\alpha_n = 0°$ eines Netzes n mit jeweils gleicher euklidischer Länge.

Die Verdrahtungsdichte in der Umwegfläche soll konstant und im Endeffekt gerade so groß wie das Minimum innerhalb des Manhattan-Fensters sein. Daraus ergeben sich die folgenden Zusammenhänge zum Berechnen der Verdrahtungsdichteverteilung $u_{\mathrm{s}\ n\ \mathrm{lokal}}(i,j)$ unter Berücksichtigung von Verdrahtungsumwegen:

$$u_{\mathrm{min}\ n} = u_n(\Delta i, 0) = u_n(0, \Delta j) \tag{6.25}$$

$$\begin{aligned} u_{\mathrm{corr}\ n} &= u_{\mathrm{min}\ n} \cdot \frac{|\mathcal{S}'_n|}{|\mathcal{MH}_n| + |\mathcal{S}'_n|} \\ &= u_{\mathrm{min}\ n} \cdot \frac{4{s'_n}^2 + 2s'_n\Delta x_n + 2s'_n\Delta y_n}{(2s'_n + \Delta x_n)\cdot(2s'_n + \Delta y_n)} \end{aligned} \tag{6.26}$$

$$u_{\mathrm{s}\ n\ \mathrm{lokal}}(i,j) = \begin{cases} u_{n\ \mathrm{lokal}}(i,j) - u_{\mathrm{corr}\ n} & \mid (i,j) \in \mathcal{MH}_n \\ u_{\mathrm{min}\ n} - u_{\mathrm{corr}\ n} & \mid (i,j) \in \mathcal{S}'_n \\ 0 & \text{sonst} \end{cases} . \tag{6.27}$$

Die Gln. (6.7) und (6.8) eingesetzt in Gl. (6.27) liefern die Verdrahtungsdichtever-

teilung $u_{\mathrm{s}\,n}(x,y)$ im Layoutkoordinatensystem (x,y):

$$u_{\mathrm{s}\,n}(x,y) = u_{\mathrm{s}\,n\ \mathrm{lokal}}\left((x-x_{1n})\cdot\frac{x_{2n}-x_{1n}}{|x_{2n}-x_{1n}|}\ ,\ (y-y_{1n})\cdot\frac{y_{2n}-y_{1n}}{|y_{2n}-y_{1n}|}\right)\ . \tag{6.28}$$

Die Verdrahtungsdichteverteilung $u_{\mathrm{s}\,n\ \mathrm{lokal}}(i,j)$ ist in **Bild 6.11** dargestellt.

Verdrahtungshindernisse

Verdrahtungshindernisse lassen sich einbeziehen, wenn sie keine ganze Wavefront umfassen. Dazu wird die Manhattan-Länge $l_{\mathcal{B}\,fn}(d)$ des Teils $f_{\mathcal{B}n}(d)$ der Wavefront, die durch ein Verdrahtungshindernis $\mathcal{B}$ läuft, von der Gesamtlänge $l_{fn}(d)$ der Wavefront abgezogen (**Bild 6.12**). In dem Bereich von Verdrahtungshindernissen nimmt man außerdem eine Verdrahtungsdichte von Null an. Auf diese einfache Weise erhöht sich die Verdrahtungsdichte um das Hindernis herum um den passenden Dichtewert. Eine Verdrahtungsdichteverteilung $u_{\mathrm{s}\,n}(i,j)$ mit einem Hindernis ist in **Bild 6.13** dargestellt.

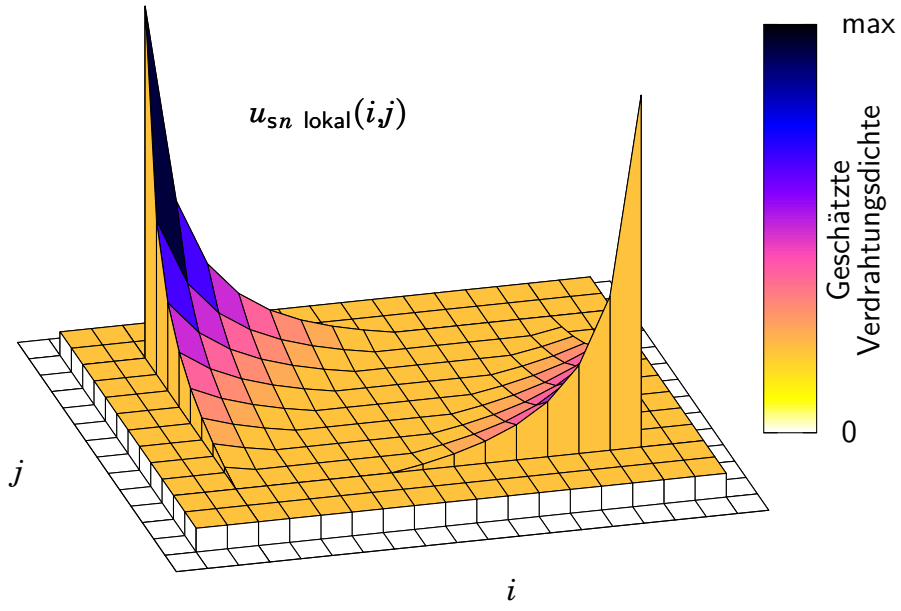


Bild 6.11: Verdrahtungsdichteverteilung für ein Netz unter Berücksichtigung von Verdrahtungsumwegen.

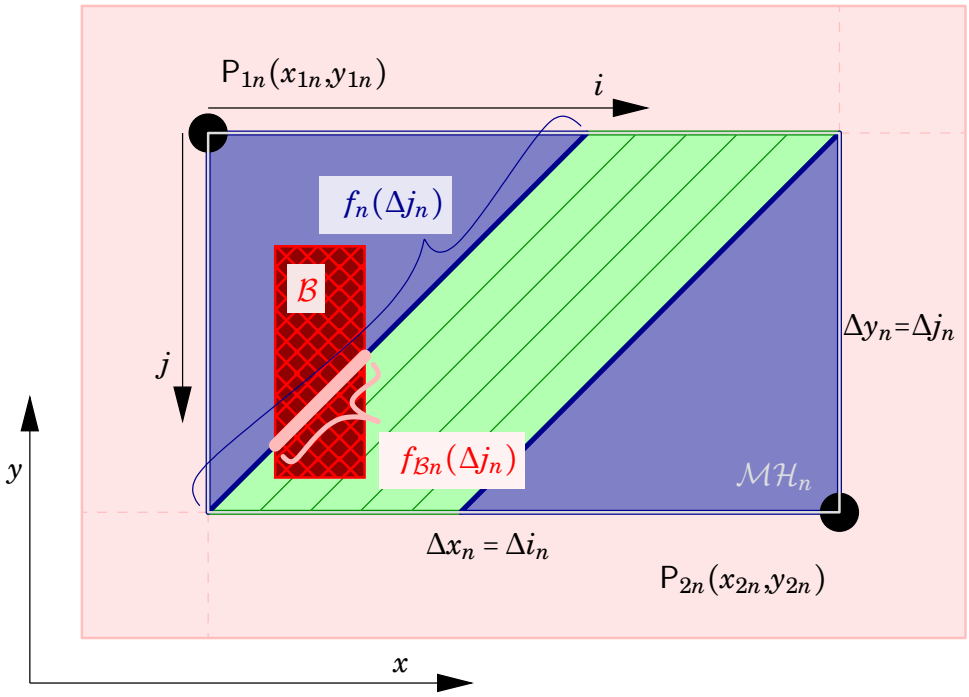


Bild 6.12: Schematische Darstellung der Verdrahtungsdichteverteilung mit einem Verdrahtungshindernis $\mathcal{B}$.

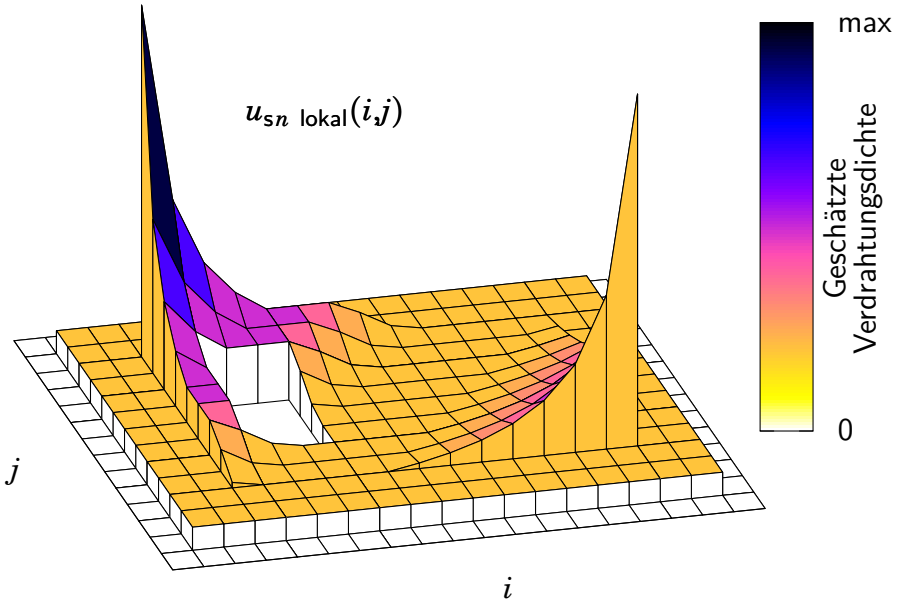


Bild 6.13: Verdrahtungsdichteverteilung für ein Netz unter Berücksichtigung von Verdrahtungsumwegen und einem Verdrahtungshindernis.

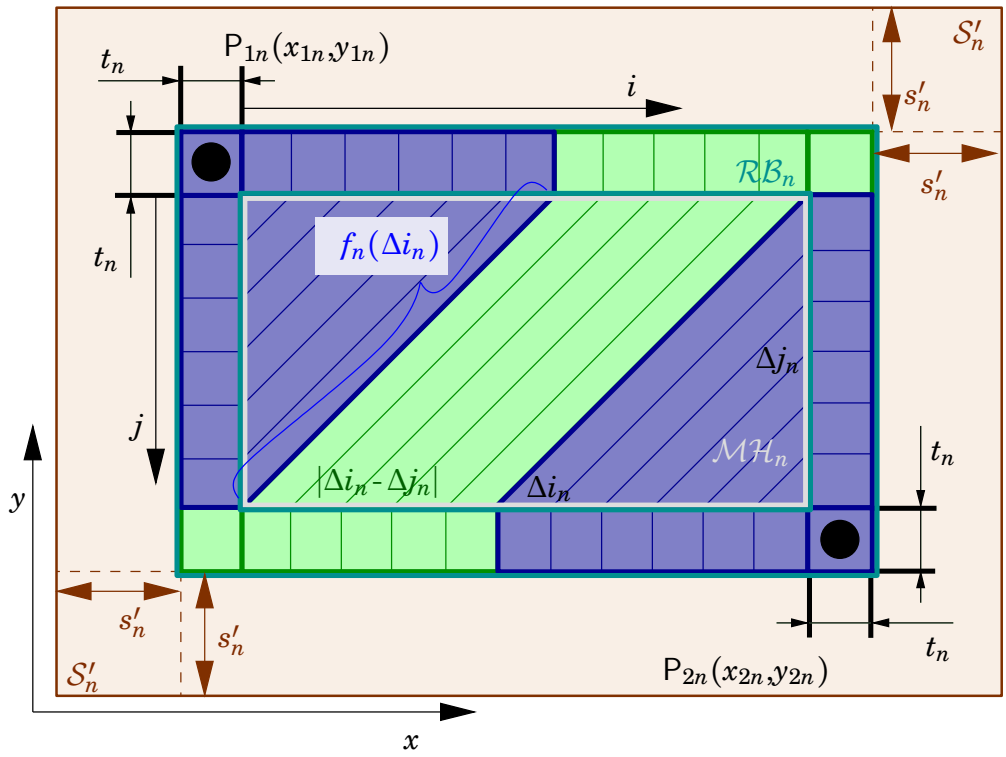


Bild 6.14: Schematische Darstellung der Bereiche (Flanken, Plateau, Manhattan-Fenster, Randbereich, Umwegfläche, Wavefront) der Verdrahtungsdichteverteilung inklusive des Randbereichs $\mathcal{RB}_n$ zur Verfeinerung der Verdrahtungsvorhersage.

Verfeinerung des Randbereichs

Der Detailliertheitsgrad des Netzmodells lässt sich durch das Berücksichtigen der Verdrahtungsbreite erhöhen, die notwendig ist, um die Pins elektrisch zu kontaktieren. Dazu verkleinert man das ursprüngliche kleinste umschließende Rechteck $\mathcal{MH}_n$ in allen Richtungen um den halben minimalen Verdrahtungsmittenabstand $\frac{1}{2}t_n$ (siehe Bild 6.5) und umgibt es auf dem gesamten Umfang mit einem t_n breiten Randbereich $\mathcal{RB}_n$. Um diesen Randbereich schließt sich gegebenenfalls die ursprüngliche Umwegfläche $\mathcal{S}'_n$ an. Die Verdrahtungsdichte in dem t_n breiten Randbereich ist jeweils gleich dem Dichtewert des angrenzenden Punktes auf dem Umfang des verkleinerten umschließenden Rechtecks. **Bild 6.14** zeigt schematisch den hinzugefügten Randbereich der Verdrahtungsdichteverteilung. Die geschätzte Verdrahtungsdichte $u_{s\,n}(i,j)$ wird dann wie folgt, analog zu den Gln. (6.7) bis (6.15), (6.24) und (6.25) bis (6.28), berechnet. Die Definition der Wavefront $f_n(d)$, Gl. (6.12), und deren Länge $l_{fn}(d)$, Gl. (6.13), sind hier unverändert und der Vollständigkeit halber als Gln. (6.33) und (6.34) nochmals aufgeführt.

Koordinatensystem (i,j):

$$i = (x - x_{1n}) \cdot \frac{x_{2n} - x_{1n}}{|x_{2n} - x_{1n}|} - \frac{t_n}{2} \tag{6.29}$$

$$j = (y - y_{1n}) \cdot \frac{y_{2n} - y_{1n}}{|y_{2n} - y_{1n}|} - \frac{t_n}{2} \tag{6.30}$$

$$\Delta i_n = \begin{cases} \Delta x_n - t_n & | \ \Delta x_n > t_n \\ 0 & \text{sonst} \end{cases} \tag{6.31}$$

$$\Delta j_n = \begin{cases} \Delta y_n - t_n & | \ \Delta y_n > t_n \\ 0 & \text{sonst} \end{cases} . \tag{6.32}$$

Wavefront $f_n(d)$ und Länge $l_{fn}(d)$ der Wavefront:

$$f_n(d) = \left\{ (i,j) \ | \ \forall (i,j) \in \mathcal{MH}_n \ \wedge \ i + j = d \right\} \tag{6.33}$$

$$l_{fn}(d) = \begin{cases} d & | \ d \leq \min(\Delta i_n, \Delta j_n) \\ \Delta i_n + \Delta j_n - d & | \ d \geq \max(\Delta i_n, \Delta j_n) \\ \min(\Delta i_n, \Delta j_n) & \text{sonst} \end{cases} . \tag{6.34}$$

Verdrahtungsdichteverteilung $u_n(i,j)$ ohne Verdrahtungsumwege:

$$u_{n\ \text{lokal}}(i,j) = \begin{cases} \dfrac{t_n}{t_n + l_{fn}(i+j)} & | \ (i,j) \in \mathcal{MH}_n \\ u_{n\ \text{lokal}}(0,j) & | \ (i,j) \in \mathcal{RB}_n \ \wedge \ i < 0 \\ u_{n\ \text{lokal}}(i,0) & | \ (i,j) \in \mathcal{RB}_n \ \wedge \ j < 0 \\ u_{n\ \text{lokal}}(\Delta i,j) & | \ (i,j) \in \mathcal{RB}_n \ \wedge \ i > \Delta i_n \\ u_{n\ \text{lokal}}(i,\Delta j) & | \ (i,j) \in \mathcal{RB}_n \ \wedge \ j < \Delta j_n \\ 0 & \text{sonst} \end{cases} . \tag{6.35}$$

Soll die Verdrahtungsdichteverteilung $u_{\text{s}n\ \text{lokal}}(i,j)$ gleichzeitig die Verdrahtungsbreite zum Anschließen der Pins und Verdrahtungsumwege berücksichtigen, dann ergeben sich die Breite s'_n der Umwegfläche $\mathcal{S}'_n$ und $u_{\min n}$ identisch zu den Gln. (6.24) und (6.25), die die Verdrahtungsbreite zum Anschließen der Pins nicht einbeziehen. Beide sind der Vollständigkeit halber hier nochmals als Gln. (6.36) und (6.37) aufgeführt.

Verdrahtungsdichteverteilung $u_{\mathrm{s}\,n}(i,j)$ mit Verdrahtungsumwegen:

$$s'_n = \frac{\eta_{90^\circ}-1}{\sqrt{2}-1}\cdot\left[\sqrt{\frac{1}{8}\left(\Delta x_n^2+\Delta y_n^2\right)}-\frac{1}{4}\left(\Delta x_n+\Delta y_n\right)\right] \tag{6.36}$$

$$u_{\min\,n} = u_n(\Delta i,0) = u_n(0,\Delta j) \tag{6.37}$$

$$\begin{aligned} u_{\mathrm{corr}\,n} &= u_{\min\,n}\cdot\frac{|\mathcal{S}'_n|}{|\mathcal{MH}_n|+|\mathcal{RB}_n|+|\mathcal{S}'_n|} \\ &= u_{\min\,n}\cdot\frac{4{s'_n}^2+2s'_n\Delta x_n+2s'_n\Delta y_n}{(2s'_n+\Delta x_n+t_n)\cdot(2s'_n+\Delta y_n+t_n)} \end{aligned} \tag{6.38}$$

$$u_{\mathrm{s}\,n\,\mathrm{lokal}}(i,j) = \begin{cases} u_{n\,\mathrm{lokal}}(i,j)-u_{\mathrm{corr}\,n} & |\,(i,j)\in\mathcal{MH}_n\cup\mathcal{RB}_n \\ u_{\min\,n}-u_{\mathrm{corr}\,n} & |\,(i,j)\in\mathcal{S}'_n \\ 0 & \text{sonst} \end{cases} . \tag{6.39}$$

Die Verdrahtungsdichteverteilung auf der gesamten Layoutfläche (x,y) ergibt sich durch Einsetzen der Gln. (6.29) und (6.30) in Gl. (6.39):

$$u_{\mathrm{s}\,n}(x,y) = u_{\mathrm{s}\,n\,\mathrm{lokal}}\left((x-x_{1n})\cdot\frac{x_{2n}-x_{1n}}{|x_{2n}-x_{1n}|}-\frac{t_n}{2}\;,\;(y-y_{1n})\cdot\frac{y_{2n}-y_{1n}}{|y_{2n}-y_{1n}|}-\frac{t_n}{2}\right) . \tag{6.40}$$

Bild 6.15 zeigt die Verdrahtungsdichteverteilung für ein Netz mit berücksichtigten Verdrahtungsumwegen und Verdrahtungsbreiten.

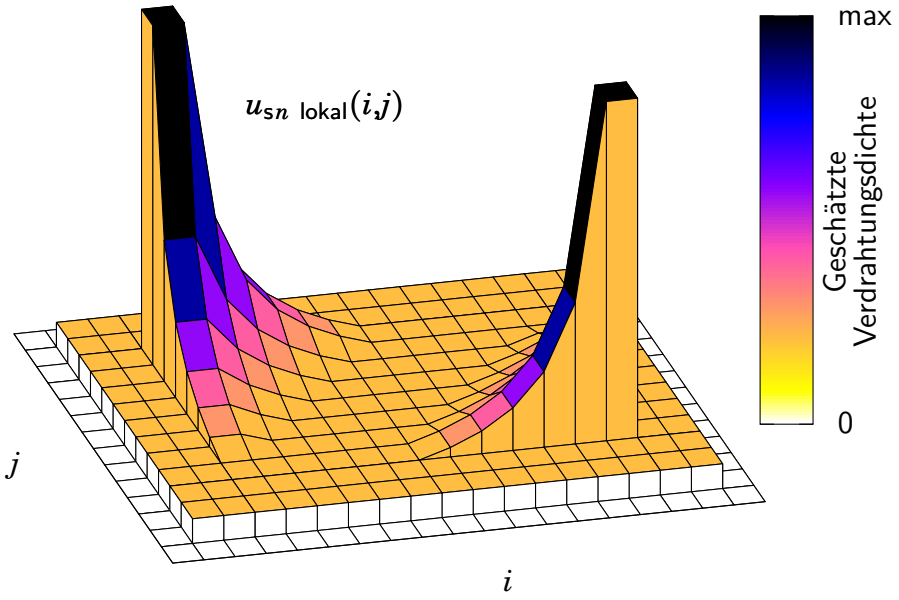


Bild 6.15: Verdrahtungsdichteverteilung für ein Netz mit berücksichtigten Verdrahtungsumwegen und Verdrahtungsbreiten beim Anschließen der Pins.

Tabelle 6.1: Zeichen und Benennungen im Abschnitt 6.3.3.

Zeichen	Benennung
Koordinatensysteme	
(x,y)	Layoutkoordinatensystem
(i,j)	Lokales Koordinatensystem, dessen Ursprung in Pin P_{1n} liegt
Netz	
n	Netz n
P_{1n}	Pin 1 des Netzes n
P_{2n}	Pin 2 des Netzes n
(x_{1n},y_{1n})	Koordinaten des Pins P_{1n}
(x_{2n},y_{2n})	Koordinaten des Pins P_{2n}
d	Manhattan-Abstand zu Pin P_{1n}
t_n	minimaler Verdrahtungsmittenabstand des Netzes n
Manhattan-Fenster, Verdrahtungshindernis und Randbereich	
$\mathcal{MH}_n$	Fläche des Manhattan-Fensters des Netzes n
$\lvert\mathcal{MH}_n\rvert$	Flächeninhalt des Manhattan-Fensters $\mathcal{MH}_n$
Δx_n, Δi_n	Breite des Manhattan-Fensters $\mathcal{MH}_n$
Δy_n, Δj_n	Höhe des Manhattan-Fensters $\mathcal{MH}_n$
$HPWL_n$	Halber Umfang des Manhattan-Fensters $\mathcal{MH}_n$
$\mathcal{RB}_n$	Randbereich des Netzes n zum Widerspiegeln der Verdrahtungsbreite
$\mathcal{B}$	Fläche eines Verdrahtungshindernisses
$\mathcal{MH}_{45°}$	Manhattan-Fensters eines fiktiven Netzes mit einem Winkel von $\alpha = 45°$.
$\lvert\mathcal{MH}_{45°}\rvert$	Flächeninhalt des Manhattan-Fensters $\mathcal{MH}_{45°}$
$\Delta x_{45°}$	Breite des Manhattan-Fensters $\mathcal{MH}_{45°}$
$\Delta y_{45°}$	Höhe des Manhattan-Fensters $\mathcal{MH}_{45°}$
Verdrahtungsumweg	
α_n	Winkel des Netzes n
ls_n	Maximal erlaubter Umweg des Netzes n
η_α	Umwegfaktor für Netze mit dem Winkel α
$\eta_{45°}$	Umwegfaktor für diagonale Netze, $\alpha_n = \{45°;135°;225°;315°\}$
$\eta_{90°}$	Umwegfaktor für horizontale und vertikale Netze, $\alpha_n = \{0°;90°;180°;270°\}$
$\mathcal{S}_n$	Umwegfläche des Netzes n
s_n	Ausdehnung der Umwegfläche $\mathcal{S}_n$
$\mathcal{S}'_n$	Vereinfachte Umwegfläche des Netzes n
s'_n	Ausdehnung der vereinfachten Umwegfläche $\mathcal{S}'_n$

Tabelle 6.1: (Fortsetzung)

Zeichen	Benennung
Wavefront	
$f_n(d)$	*Wavefront*, Strecke in der Fläche $\mathcal{MH}_n$, die den Abstand d zu Pin P_{1n} hat
$l_{fn}(d)$	Manhattan-Länge der Wavefront $f_n(d)$
$f_{\mathcal{B}n}(d)$	Teil der Wavefront $f_n(d)$, der in der Fläche $\mathcal{B}$ eines Verdrahtungshindernisses liegt
$l_{\mathcal{B}\ fn}(d)$	Länge des Teils $f_{\mathcal{B}n}(d)$ der Wavefront $f_n(d)$
Verdrahtungsdichte	
$u_n(d)$	Verdrahtungsdichte des Netzes n innerhalb des Manhattan-Fensters $\mathcal{MH}_n$ in der Entfernung d zu Pin P_{1n}
$u_{n\ \text{lokal}}(i,j)$	Verdrahtungsdichte des Netzes n an der Stelle (i,j)
$u_n(x,y)$	Verdrahtungsdichte des Netzes n an der Stelle (x,y)
$u_{\min\ n}$	Minimalwert der Verdrahtungsdichte des Netzes n innerhalb seines Manhattan-Fensters $\mathcal{MH}_n$
$u_{\text{corr}\ n}$	Verdrahtungsdichtewert, um den die Verdrahtungsdichte bei der Berücksichtigung von Verdrahtungsumwegen korrigiert wird, damit die Proportionalität zwischen der Gesamtverdrahtungsdichte und der Gesamtverdrahtungslänge erhalten bleibt
$u_{\text{s}\ n\ \text{lokal}}(i,j)$	Verdrahtungsdichte des Netzes n unter der Berücksichtigung von Verdrahtungsumwegen an der Stelle (i,j)
$u_{\text{s}\ n}(x,y)$	Verdrahtungsdichte des Netzes n unter der Berücksichtigung von Verdrahtungsumwegen an der Stelle (x,y)
Bereiche der Verdrahtungsdichte ohne Formelzeichen	
Flanke Pin 1	Bereich innerhalb des Manhattan-Fensters $\mathcal{MH}_n$ angrenzend an Pin P_{1n}, in dem sich die Verdrahtungsdichte mit zunehmendem Abstand d zum Pin verringert
Flanke Pin 2	Bereich innerhalb des Manhattan-Fensters $\mathcal{MH}_n$ angrenzend an Pin P_{2n}, in dem sich die Verdrahtungsdichte mit zunehmendem Abstand zum Pin verringert
Plateau	Bereich innerhalb des Manhattan-Fensters $\mathcal{MH}_n$, zwischen den beiden Flanken zu Pin 1 und Pin 2, in dem die Verdrahtungsdichte konstant ist

6.3.4 Gesamtverdrahtungsdichte und Hierarchieebenen

Die Gesamtverdrahtungsdichte $\mathcal{U}_h(x,y)$ wird für jede Hierarchieebene $h \in \mathcal{H}$ getrennt als Summe der Verdrahtungsdichteverteilungen der einzelnen Netze $n \in \mathcal{N}_h$ dieser Hierarchieebene bestimmt:

$$\mathcal{U}_h(x,y) = \sum_{n \in \mathcal{N}_h} u_{\mathrm{s}\,n}(x,y) \quad . \tag{6.41}$$

Dabei ist $\mathcal{H}$ die Menge aller Hierarchieebenen eines Layouts und $\mathcal{N}_h$ die Menge aller Netze der Hierarchieebene h. Die Gesamtverdrahtungsdichte nach Gl. (6.41) ist einheitenlos und gibt für einen Punkt (x,y) an, wie viele Verdrahtungswege an dieser Stelle im Layout erwartet werden.

Die unterschiedlichen Verdrahtungseigenschaften der Netze und Hierarchieebenen beeinflussen die Bewertung in zweierlei Hinsicht. Der minimale Verdrahtungsmittenabstand t_n, der für jedes Netz und in jeder Hierarchieebene verschieden sein kann, wichtet die Netze und beeinflusst die Gesamtverdrahtungsdichte. Außerdem können die Eigenschaften der Gesamtverdrahtungsdichten in den verschiedenen Hierarchieebenen verschieden bewertet werden (siehe Kapitel 7).

Erstreckt sich ein Netz über mehrere Hierarchieebenen, dann wird dieses Netz in Teilnetze zerlegt, die sich jeweils über nur eine Hierarchieebene erstrecken. Die notwendigen Übergänge zwischen Hierarchieebenen sind die Pins der Teilnetze.

6.4 Bewertung der Verdrahtungsdichteverteilung

Das Vorhersagen der Gesamtverdrahtungsdichten $\mathcal{U}_h(x,y)$ in den einzelnen Hierarchieebenen eines elektronischen Gerätes ist der erste Schritt für eine Verdrahtbarkeitsbewertung. Dazu können Verdrahtungsdichteverteilungen mit unterschiedlichem Detailgrad für die einzelnen Netze verwendet werden. Die im vorangegangenen Abschnitt entwickelte Verteilung liefert die detaillierteste verfügbare Dichteverteilung. Im zweiten Schritt sind aus diesen Dichteangaben Maßzahlen abzuleiten, die (verschiedene) Aspekte der Verdrahtbarkeit widerspiegeln. Dieser Abschnitt führt mehrere solche Maßzahlen ein, die dann im anschließenden Kapitel 7 für die Bewertung von Pinzuordnungen angewendet werden.

6.4.1 Maßzahlen für die Verdrahtbarkeit eines Netzes

Basierend auf der prophezeiten Verdrahtungsdichte $\mathcal{U}_h(x,y)$ wird für ein Netz n die *selbstgewichtete Verdrahtungsdichte* $w_n(x,y)$ eingeführt:

$$w_n(x,y) = [\mathcal{U}_h(x,y) - u_{s\,n}(x,y)] \cdot u_{s\,n}(x,y) \tag{6.42}$$

$$\approx \mathcal{U}_h(x,y) \cdot u_{s\,n}(x,y) \quad | \; u_{s\,n}(x,y) \ll \mathcal{U}_h(x,y) \; . \tag{6.43}$$

Die selbstgewichtete Verdrahtungsdichte beinhaltet detaillierte Informationen bezüglich der Verdrahtbarkeit eines einzelnen Netzes. Dabei bedeutet ein höherer Wert eine schlechtere Verdrahtbarkeit. Hohe Werte für $w_n(x,y)$ ergeben sich, wenn die wahrscheinlichen Verdrahtungspfade eines Netzes durch eine Region führen, die eine hohe Gesamtverdrahtungsdichte $\mathcal{U}_h(x,y)$ aufweist.

Bild 6.16 verdeutlicht die Berechnung der selbstgewichteten Verdrahtungsdichte. Man erkennt deutlich, dass nur eine hohe Gesamtverdrahtungsdichte in Kombination mit einer hohen Verdrahtungsdichte für das Netz n zu einem hohen Wert der selbstgewichteten Verdrahtungsdichte führt.

Als Maßzahl zum Bewerten der Verdrahtbarkeit wird aus der selbstgewichteten Verdrahtungsdichte die *kritische Netzlänge* c_n (siehe Bild 6.16) bestimmt:

$$c_n = \sum_{(x,y)\in\mathcal{F}_n} w_n(x,y) \; . \tag{6.44}$$

Dabei ist $\mathcal{F}_n$ die Fläche $\mathcal{MH}_n \cup \mathcal{RB}_n \cup \mathcal{S}'_n$, in der Netz n verläuft.

Der Wert c_n wird in der vorliegenden Arbeit als kritische „Netzlänge“ bezeichnet, weil diese proportional zur Netzlänge $\sum_{(x,y)\in\mathcal{F}_n} u_{s\,n}(x,y)$ ist und mit der erwarteten Gesamtverdrahtungsdichte gewichtet ist. Damit liefert die kritische Netzlänge eine detaillierte Bewertung, wie schwer ein Netz zu verdrahten sein wird. Liegt die Verdrahtung eines Netzes in Regionen mit hohen Verdrahtungsdichten, steigt der Wert c_n. Gleichzeitig hat ein längerer Verdrahtungsweg einen größeren Wert c_n zur Folge.

Wie in Abschnitt 8.2.1 gezeigt, eignet sich die kritische Netzlänge ausgezeichnet, um die Verdrahtbarkeit zu optimieren, denn sie ermöglicht einen Kompromiss aus Netzlänge und Verdrahtungsdichte. Mit ihrer Hilfe lässt sich das häufig auftretende Problem umgehen, dass das Minimieren der Verdrahtungslänge zu lokalen Überhöhungen in der Verdrahtungsdichte und damit unlösbaren Verdrahtungsaufgaben führt.

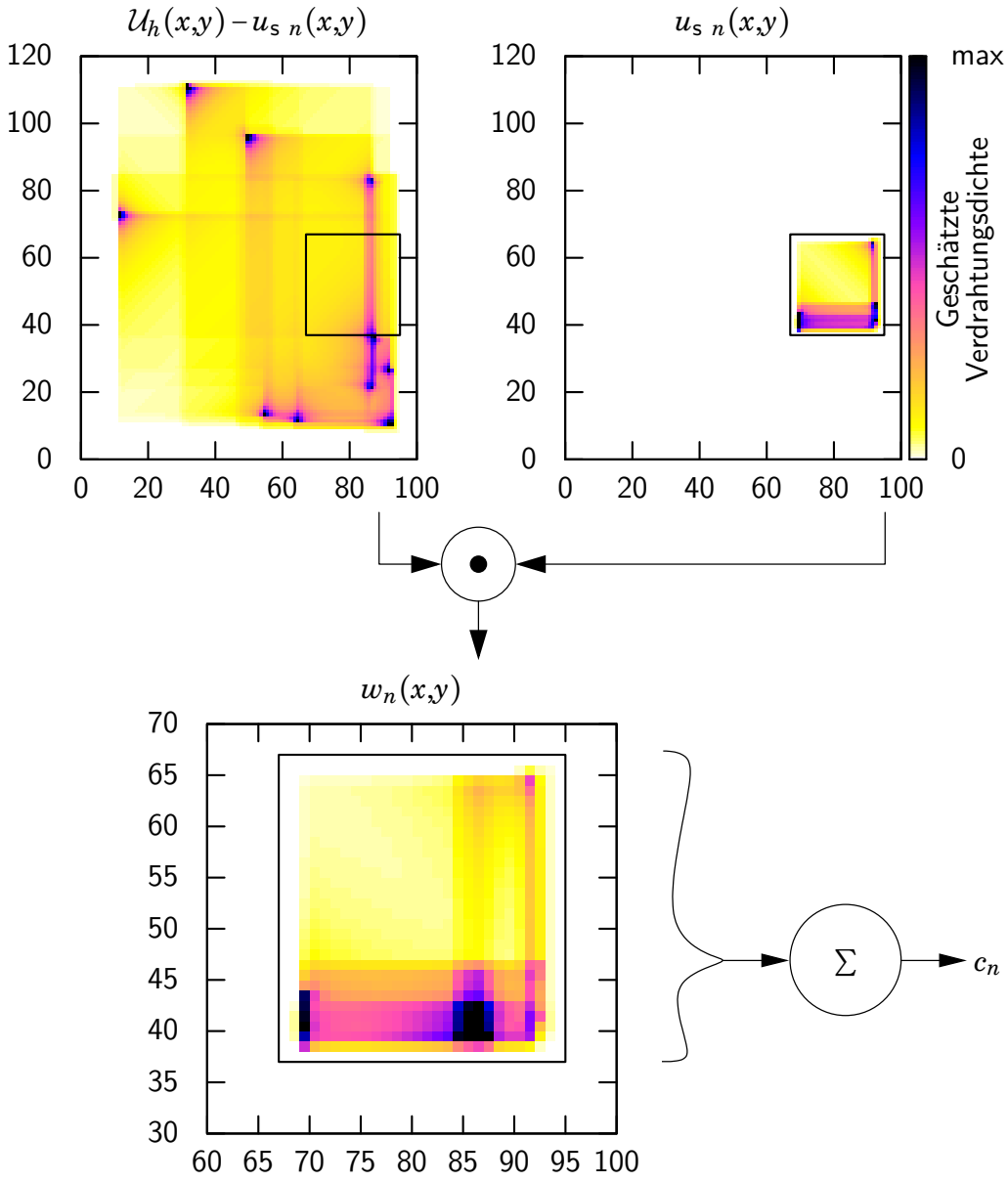


Bild 6.16: Berechnen der selbstgewichteten Verdrahtungsdichte $w_n(x,y)$ und der kritischen Netzlänge c_n für ein Netz n aus der Gesamtverdrahtungsdichte $\mathcal{U}_h(x,y)$ und der Verdrahtungsdichte $u_n(x,y)$ dieses Netzes.

Soll eine Optimierung unabhängig von der Verdrahtungslänge durchgeführt werden, muss die kritische Netzlänge c_n durch die Manhattan-Länge HPWL_n des Netzes geteilt werden. So ergibt sich der längennormierte Wert w'_n (*Dichtebelag*), der die Verdrahtbarkeit des Netzes widerspiegelt:

$$\begin{aligned} w'_n &= \frac{1}{\mathsf{HPWL}_n} \cdot c_n \\ w'_n &= \frac{1}{\mathsf{HPWL}_n} \sum_{(x,y)\in\mathcal{F}_n} w_n(x,y) \quad . \end{aligned} \tag{6.45}$$

6.4.2 Maßzahlen für die Gesamtverdrahtbarkeit

Die Verdrahtbarkeit aller Netze einer Layoutaufgabe lässt sich mit den folgenden Maßzahlen bewerten:

- Der Maximalwert $\hat{\mathcal{U}}_h$ der Gesamtverdrahtungsdichte, Gl. (6.46). Er spiegelt den „Engpass“ in einer Hierarchieebene wider. Dieser Wert ist praktisch relevant, weil diese kritische Stelle einer Verdrahtungsaufgabe immer vorgibt, welche Technologie für die Herstellung verwendet werden muss. Lässt sich dieser Wert verringern, kann man eventuell eine günstigere Herstellungstechnologie einsetzen:

$$\hat{\mathcal{U}}_h = \max_{\forall(x,y)} \left(\mathcal{U}_h(x,y) \right) \quad . \tag{6.46}$$

- Der Mittelwert der Gesamtverdrahtungsdichte $\overline{\mathcal{U}_h}$, Gl. (6.47). Er ist proportional zur Manhattan-Gesamtverdrahtungslänge und spiegelt die Verdrahtungslänge wider, die in einem Verdrahtungsträger unterzubringen ist. Es ist offensichtlich, dass ein Layout mit geringerer Verdrahtungslänge im Mittel einfacher zu verdrahten ist:

$$\overline{\mathcal{U}_h} = \frac{1}{|\mathcal{A}_h|} \sum_{(x,y)\in\mathcal{A}_h} \mathcal{U}_h(x,y) \quad . \tag{6.47}$$

  Dabei ist $\mathcal{A}_h$ die Fläche der Hierarchieebene h und $|\mathcal{A}_h|$ ihr normierter Flächeninhalt. Der Referenzwert für die dazu notwendige Normierung ist der mittlere minimale Verdrahtungsmittenabstand $\bar{t}$ oder das verwendete Verdrahtungsraster. Die Normierung erfolgt so, dass die Fläche $\bar{t} \times \bar{t}$ einer Flächeneinheit entspricht.
- Die mittlere selbstgewichtete Verdrahtungsdichte $\overline{\mathcal{W}_h}$ bzw. die mittlere kritische Netzlänge $\overline{C_h}$ des Layouts, gemittelt über die Fläche des Layouts,

Gln. (6.48) und (6.49). Dieser Wert spiegelt, wie in Abschnitt 6.4.1 beschrieben, detailliert die Verdrahtbarkeit aller Netze wider:

$$\mathcal{W}_h(x,y) = \sum_{n \in \mathcal{N}_h} w_n(x,y) \quad = \quad C_h = \sum_{n \in \mathcal{N}_h} c_n \ , \tag{6.48}$$

$$\overline{\mathcal{W}_h} = \overline{C_h} = \frac{1}{|\mathcal{A}_h|} \sum_{(x,y) \in \mathcal{A}_h} \mathcal{W}_h(x,y) \ . \tag{6.49}$$

- Die Standardabweichung $\sigma_{\mathcal{W}h}$ der summierten selbstgewichteten Verdrahtungsdichten $\mathcal{W}_h(x,y)$, Gl. (6.50). Diese Maßzahl spiegelt wider, wie sehr die Verdrahtbarkeit in den verschiedenen Regionen des Designs schwankt. Ein großer Wert bedeutet, dass die Verdrahtbarkeit in den verschiedenen Layoutregionen unterschiedlich ist. Der Wert Null bedeutet, dass die Verdrahtbarkeit in allen Regionen gleich ist. Dieser Wert ist erstrebenswert, weil dann die Verdrahtung die gesamten zur Verfügung stehenden Verdrahtungsressourcen gleichmäßig ausnutzen kann:

$$\sigma_{\mathcal{W}h} = \sqrt{\frac{1}{|\mathcal{A}_h| - 1} \sum_{(x,y) \in \mathcal{A}_h} \left[\mathcal{W}_h(x,y) - \overline{\mathcal{W}_h} \right]^2} \ . \tag{6.50}$$

Zusammenfassung zur Bewertung der Verdrahtungsdichteverteilung

Die entwickelten Maßzahlen zum Bewerten der Verdrahtbarkeit anhand der zweidimensionalen Verdrahtungsdichte spiegeln verschiedene Aspekte der Verdrahtbarkeit wider und ergänzen sich gegenseitig. Der Maximalwert $\hat{\mathcal{U}}_h$ bewertet die größte lokale Verdrahtungsschwierigkeit und lokalisiert sie zugleich. Der Mittelwert $\overline{\mathcal{U}_h}$ erlaubt die sehr oft angewandte Bewertung anhand der Gesamtverdrahtungslänge. Die mittlere kritische Netzlänge $\overline{C_h}$ bzw. die mittlere selbstgewichtete Verdrahtungsdichte $\overline{\mathcal{W}_h}$ spiegeln wider, wie schwierig es sein wird, legale Verdrahtungspfade zu finden und ermöglichen eine besonders detaillierte Bewertung der Verdrahtbarkeit. Die Standardabweichung schließlich gibt Auskunft darüber, ob die Verdrahtungsressourcen gleichmäßig ausgenutzt sind.

6.5 Zusammenfassung zur Verdrahtbarkeitsbewertung

Im Verlauf des Layoutentwurfs werden verschiedene Methoden eingesetzt, um die Verdrahtbarkeit zu bewerten und zu optimieren. Der Vergleich dieser Methoden untereinander und mit den Anforderungen der Pinzuordnung zeigen, dass die probabilistische Verdrahtungsvorhersage die prinzipiell günstigste Vorhersagemethode für das Optimieren der Pinzuordnung ist.

Anhand der Erkenntnisse dieser Vergleiche wurde in Abschnitt 6.3 eine probabilistische Vorhersagemethode, angepasst an die speziellen Anforderungen der Pinzuordnung, entwickelt. Das Ergebnis ist eine besonders detaillierte probabilistische Verdrahtungsdichteverteilung. Bestandteil dieser Verteilung ist eine neuartige winkelabhängige Vorgehensweise zum Einbeziehen von Verdrahtungsumwegen.

Mit dieser Methode lässt sich eine Gesamtverdrahtungsdichteverteilung für eine Baugruppe vorhersagen (siehe Kapitel 8). Man kann diese jedoch nicht unmittelbar als Bewertungskriterium einsetzen. Vielmehr sind aus ihr Maßzahlen abzuleiten, die die Verdrahtbarkeit widerspiegeln. Geeignete Maßzahlen wurden in Abschnitt 6.4 eingeführt. Das folgende Kapitel 7 vereint diese und andere bewährte Bewertungskriterien zu einer detaillierten Pinzuordnungs-Bewertung.

Kapitel 7

Pinzuordnungs-Bewertung

In diesem Kapitel werden die etablierten Bewertungskriterien (siehe Kapitel 3) und die in den vorangegangenen Abschnitten entwickelte Verdrahtbarkeitsbewertung (siehe Kapitel 6) zusammengeführt. Basierend auf den einzelnen Kriterien wird eine umfassende Bewertungs- bzw. Kostenfunktion für die Verdrahtbarkeitsoptimierung während der Pinzuordnungen entwickelt. Eine solche Kostenfunktion ist die Voraussetzung für eine *automatisierte* Pinzuordnung.

Die im vorangegangen Kapitel entwickelten Bewertungskriterien schließen die Lücke zwischen herkömmlichen geometrischen Vorhersagen und der Globalverdrahtung auf zwei Wegen. Zum einen bieten sie eine Vorhersagegenauigkeit angepasst an die Anforderungen der Pinzuordnung und die zur Verfügung stehenden Eingabeinformationen. Sie ordnen sich bezüglich der Genauigkeit zwischen der geometrischen Vorhersage und der Globalverdrahtungsvorhersage ein. Zum anderen sind sie weniger rechenaufwendig als Globalverdrahtungsalgorithmen, weil die gegenseitige Beeinflussung von Netzen nicht einfließt. Durch ihren Einsatz für das Bewerten einer Pinzuordnung werden eine höhere Genauigkeit und ein besserer Detailgrad im Vergleich zu herkömmlichen Methoden erreicht.

7.1 Anforderungen

Die Pinzuordnungs-Bewertung muss aus mehreren Kriterien zusammengesetzt sein, da kein einzelnes Bewertungskriterium alle Aspekte der Verdrahtbarkeit widerspiegelt. Im Zusammenspiel der Kriterien sind zusätzlich zu den in Abschnitt 6.1 aufgelisteten Eigenschaften der individuellen Kriterien die folgenden Eigenschaften wichtig:

- Hierarchisch,
- spiegelt möglichst viele Aspekte der Verdrahtbarkeit unabhängig wider und
- individuell wichtbar.

Da unterschiedliche Technologien für die Fertigung von Baugruppen eingesetzt werden, unterscheiden sich von Layout zu Layout und von Hierarchieebene zu Hierarchieebene die Optimierungsziele. Die verschiedenen Kriterien der Kostenfunktion und die Hierarchieebenen müssen also *individuell wichtbar* sein. Zugleich sollen die einzelnen Kriterien möglichst *unabhängige* Aspekte der Verdrahtbarkeit widerspiegeln. Nur wenn die Maßzahlen jeweils einem bestimmten Aspekt der Verdrahtbarkeit (wie zum Beispiel Signalkreuzungen oder Verdrahtungslänge) zugeordnet werden können, lassen sich die Wichtungen an die verschiedenen Technologien anpassen.

7.2 Kostenterme

Sieben verschiedene Kostenterme werden für das Bewerten einer Pinzuordnung betrachtet und pro Hierarchieebene zu einer gewichteten Summe kombiniert:

- Der Maximalwert $\hat{\mathcal{U}}_h$ der geschätzten Verdrahtungsdichteverteilung $\mathcal{U}_h(x,y)$, siehe Gl. (6.41). Er spiegelt die Verdrahtungsschwierigkeit in der kritischsten Region wider und sollte so klein wie möglich sein. Ein Verbessern dieses Wertes kann den Einsatz einer einfacheren, billigeren Herstellungstechnologie ermöglichen:
$$\hat{\mathcal{U}}_h = \max_{\forall (x,y) \in \mathcal{A}_h} [\mathcal{U}_h(x,y)] \quad . \tag{7.1}$$
- Der Mittelwert $\overline{\mathcal{U}_h}$ der geschätzten Verdrahtungsdichteverteilung $\mathcal{U}_h(x,y)$. Der Wert muss für eine gute Verdrahtbarkeit so klein wie möglich sein. Verwendet man die in Abschnitt 6.3.3 entwickelte Verdrahtungsdichteverteilung als Basis, hängt $\overline{\mathcal{U}_h}$ direkt mit der als Manhattan-Länge geschätzten Verdrahtungslänge zusammen. In diesem Fall lässt sich alternativ die Manhattan-Gesamtverdrahtungslänge als Kostenterm einsetzen. Es sollte von beiden Kostentermen derjenige ausgewählt werden, der sich in der konkreten Implementierung besser realisieren lässt. Die vorliegenden Untersuchungen gehen

davon aus, dass die Verdrahtungsdichteverteilung in ihrer Gesamtheit analysiert wird. Man kann also den Mittelwert der geschätzten Verdrahtungsdichte ohne nennenswerten zusätzlichen Rechenaufwand bestimmen:

$$\overline{\mathcal{U}_h} = \frac{1}{|\mathcal{A}_h|} \cdot \sum_{\forall (x,y) \in \mathcal{A}_h} \mathcal{U}_h(x,y) \quad . \tag{7.2}$$

- Der Mittelwert $\overline{\mathcal{W}_h}$, siehe Gl. (6.49), der selbstgewichteten Verdrahtungsdichteverteilung $\mathcal{W}_h(x,y)$. Er spiegelt die Gesamtschwierigkeit der Verdrahtung wider und sollte so klein wie möglich sein. Dieser Wert hängt mit der Verdrahtungslänge auf Manhattan-Basis zusammen:

$$\overline{\mathcal{W}_h} = \frac{1}{|\mathcal{A}_h|} \cdot \sum_{\forall (x,y) \in \mathcal{A}_h} \mathcal{W}_h(x,y) \quad . \tag{7.3}$$

- Die Standardabweichung $\sigma_{\mathcal{W}h}$ der lokalen selbstgewichteten Verdrahtungsdichte, siehe Gl. (6.50). Sie repräsentiert die Gleichmäßigkeit der Ressourcenausnutzung und sollte so klein wie möglich sein:

$$\sigma_{\mathcal{W}h} = \sqrt{\frac{1}{|\mathcal{A}_h| - 1} \sum_{(x,y) \in \mathcal{A}_h} \left[\mathcal{W}_h(x,y) - \overline{\mathcal{W}_h} \right]^2} \quad . \tag{7.4}$$

- Die Gesamtverdrahtungslänge L_h, geschätzt als die euklidische Entfernung, siehe Gl. (3.7), zwischen den Pins eines Netzes. Dieser Wert bildet sowohl die Manhattan-Länge als auch die Anzahl der Signalkreuzungen ab. Er sollte so klein wie möglich sein. Die Verdrahtungslänge muss jedoch immer in Kombination mit der Verdrahtungsdichte betrachtet werden. Ist die geschätzte Verdrahtungslänge klein, dann können möglicherweise hohe lokale Maxima der Verdrahtungsdichte und damit eine schlechte Verdrahtbarkeit auftreten:

$$L_h = \sum_{i \in \mathcal{N}_h} \sqrt{\Delta x_i^2 + \Delta y_i^2} \quad . \tag{7.5}$$

- Die Summe $\hat{L}_h$ der geschätzten Verdrahtungslängen der jeweils längsten Netze der Busse, multipliziert mit der jeweiligen Breite a_j des Busses j. Dazu werden alle Netze, deren Längen aufeinander abzugleichen sind, zu einem Bus j zusammengefasst. Jeweils das längste Netz der insgesamt b Busse bestimmt die Länge aller zugehörigen Netze und hat damit maßgeblich Einfluss auf die Verdrahtbarkeit. Der Wert hängt mit der geschätzten Gesamtverdrahtungs-

länge zusammen und sollte so klein wie möglich sein. Ein Minimieren von $\hat{L}_h$ bei einer konstanten geschätzten Gesamtverdrahtungslänge L_h heißt, dass der Aufwand für einen Längenabgleich minimiert wird:

$$\hat{L}_h = \sum_{j=1}^{b} a_j \cdot \max_{\forall \text{Netze } i \in \text{Bus j}} \left(\sqrt{\Delta x_i^2 + \Delta y_i^2} \right) \quad . \tag{7.6}$$

- Die Anzahl I_h der Signalkreuzungen, geschätzt als die Kreuzungen der Luftlinien aller Netze.

7.3 Normierung

Die im vorangegangen Abschnitt 7.2 vorgestellten Kostenterme sind geeignet, die Verdrahtbarkeit von Lösungsvarianten einer Layoutaufgabe zu vergleichen. Sie ermöglichen jedoch keinen Vergleich sich deutlich unterscheidender Layoutaufgaben, das heißt, es gibt keinen absoluten Referenzwert für die Verdrahtbarkeitsbewertung. Das kann in der Praxis dann problematisch sein, wenn eine Layoutaufgabe zum ersten Mal bearbeitet werden muss. In diesen Situationen wäre die Kenntnis der besten erreichbaren Verdrahtbarkeit ein sehr wertvoller Anhaltspunkt. Diesen abzuschätzen ist aber sehr aufwendig und kommt in diesem Fall dem eigentlichen Lösen der Layoutaufgabe gleich.

Als Ausweg können die besten oder schlechtesten Werte für einzelne Aspekte der Verdrahtbarkeit dienen. Diese lassen sich mit den in Kapitel 5 entwickelten Pinzuordnungs-Algorithmen ermitteln und dienen so als Grundlage für eine Normierung der Verdrahtbarkeitsbewertung. Die Kenntnis der individuellen Bestwerte bzw. Werte für den schlechtesten Fall ermöglicht außerdem ein übersichtliches, in der Praxis handhabbares Wichten der einzelnen Aspekte der Verdrahtbarkeit.

Jedes Bewertungskriterium χ wird auf den Wertebereich $[0;1]$ normiert. Der Wert „Eins“ entspricht jeweils dem Bestwert und „Null“ dem schlechtesten Wert. Dazu sind für jedes Kriterium χ zunächst ein bester Wert B_χ und ein schlechtester Wert S_χ festzulegen. Da sich diese Referenzwerte jedoch nicht exakt bestimmen lassen (siehe unten), treten gegebenenfalls größere und kleinere normierte Werte als Eins bzw. Null auf. Deswegen begrenzt man den Wertebereich der normierten Werte auf $[-1;2]$:

$$\phi_\chi = \min \left\{ 2 \, , \, \max \left[-1 \quad , \quad 1 - \frac{\chi - B_\chi}{S_\chi - B_\chi} \right] \right\} \quad . \tag{7.7}$$

7.3.1 Referenzwerte für Eigenschaften der Verdrahtungsdichteverteilung

Die Referenzwerte B_χ und S_χ für das Bewerten der Verdrahtungsdichteverteilung ermittelt man, indem mehrere Pinzuordnungs-Varianten berechnet sowie deren Verdrahtungsdichteverteilungen bestimmt und analysiert werden:

(1) Alle Pinzuordnungs-Teilaufgaben (siehe Abschnitt 5.5) werden mit dem gleichen Pinzuordnungs-Algorithmus aus Kapitel 5 bestimmt. Man erzeugt also drei Pinzuordnungs-Varianten mit den heuristischen Methoden. Hinzu kommen Varianten durch lineare Optimierung mit verschiedenen Wichtungen zwischen Signalkreuzungen und Verdrahtungslänge.

(2) Alle Pinzuordnungs-Teilaufgaben werden mit dem für die jeweilige Teilaufgabe vermeintlich günstigsten bzw. schlechtesten Pinzuordnungs-Algorithmus erstellt. Dazu wendet man auf alle Teilaufgaben jeden Pinzuordnungs-Algorithmus aus (1) an. Anschließend bestimmt man, beschränkt auf die Netze der jeweiligen Teilaufgaben, die Verdrahtungsdichteverteilungen. Diese Verteilungen werden bezüglich des jeweiligen Bewertungskriteriums analysiert und die gefundenen besten und schlechtesten Pinzuordnungen ermittelt. So entstehen je Bewertungskriterium zwei Pinzuordnungs-Varianten; eine Pinzuordnung, die aus den jeweils besten Teillösungen und eine, die aus den jeweils schlechtesten Teillösungen besteht.

Von allen oben beschriebenen Pinzuordnungs-Varianten werden $\hat{\mathcal{U}}_h$, $\overline{\mathcal{W}_h}$ und $\sigma_{\mathcal{W}h}$ bestimmt. Die gefundenen Minimalwerte stellen die Bestwerte $B_{\hat{\mathcal{U}}h}$, $B_{\overline{\mathcal{W}h}}$ und $B_{\sigma\mathcal{W}h}$ dar. Die jeweiligen Maximalwerte sind die Referenzwerte $S_{\hat{\mathcal{U}}h}$ und $S_{\overline{\mathcal{W}h}}$ für den schlechtesten Fall. Eine Ausnahme ist der Wert $S_{\sigma\mathcal{W}h}$. Es hat sich durch Experimente gezeigt, dass es günstig ist, $\sigma_{\mathcal{W}h}$ ausschließlich anhand des Bestwertes $B_{\sigma\mathcal{W}h}$ zu normieren und $S_{\sigma\mathcal{W}h} = 3 \cdot B_{\sigma\mathcal{W}h}$ zu definieren. Die Verdrahtungsdichteverteilung mit der kleinsten bekannten Standardabweichung entspricht also dem Bestwert Eins. Eine Verdreifachung der Standardabweichung entspricht einer Bewertung mit Null.

7.3.2 Referenzwerte für Verdrahtungslängen

Der Pinzuordnungs-Algorithmus durch lineare Optimierung (siehe Abschnitt 5.3) liefert das globale Optimum bezüglich der geschätzten Verdrahtungslänge L_h. Das ist, wie in Abschnitt 6.3.3 erläutert, gleichzeitig das globale Minimum für die

mittlere geschätzte Verdrahtungsdichte $\overline{\mathcal{U}_h}$, siehe Gl. (3.17). Dieses Optimum gibt die Bestwerte $B_{\mathrm{L}h}$ und $B_{\overline{\mathcal{U}h}}$ vor. Die Referenzwerte für den schlechtesten Fall lassen sich nicht aus Pinzuordnungs-Algorithmen abschätzen wie die Werte $S_{\hat{\mathcal{U}}h}$ und $S_{\overline{\mathcal{W}h}}$, weil alle vorgestellten Algorithmen „relativ gute“ Pinzuordnungen bezüglich der Verdrahtungslänge liefern (siehe Abschnitt 8.2, Bilder 8.9 und 8.10). Stattdessen leitet man die Referenzwerte $S_{\mathrm{L}h}$ und $S_{\overline{\mathcal{U}h}}$ für den schlechtesten Fall aus den Bestwerten $B_{\mathrm{L}h}$ zu $S_{\mathrm{L}h} = 2 \cdot B_{\mathrm{L}h}$ bzw. $B_{\overline{\mathcal{U}h}}$ zu $S_{\overline{\mathcal{U}h}} = 2 \cdot B_{\overline{\mathcal{U}h}}$ ab.

Analog ermittelt man die beiden Referenzwerte $B_{\hat{\mathrm{L}}h}$ und $S_{\hat{\mathrm{L}}h} = 2 \cdot B_{\hat{\mathrm{L}}h}$ für die Verdrahtungslänge $\hat{L}_h$ inklusive des notwendigen Längenabgleichs. Als zugrunde liegender Pinzuordnungs-Algorithmus kommt für $S_{\hat{\mathrm{L}}h}$ und $B_{\hat{\mathrm{L}}h}$ jedoch wiederholtes Unterteilen (siehe Abschnitt 5.2.1) zum Einsatz, weil dieser Pinzuordnungen liefert, die besonders wenig Längenabgleich erfordern.

7.3.3 Referenzwerte für Signalkreuzungen

Die minimal mögliche Anzahl Signalkreuzungen ist immer Null, d. h. $B_{\mathrm{I}h} = 0$. Den Referenzwert für den schlechtesten Fall kann man nicht aus den Pinzuordnungs-Algorithmen aus Kapitel 5 ableiten, weil alle Algorithmen gute Zuordnungen liefern. Der schlechteste Fall kann auch nicht aus der Gesamtzahl der Netze abgeleitet werden, weil die Topologie der Layoutaufgabe Einfluss hat. Aus diesem Grund bestimmt man den Referenzwert $S_{\mathrm{I}h}$ aus einer zufällig erstellten Pinzuordnung (siehe Anhang A).

Zusammenfassung zur Normierung

Tabelle 7.1 zeigt die Übersicht über die Referenzwerte und die Berechnung der normierten Kostenterme. Die Normierung strebt einen Wertebereich von $[0;1]$ an. Der Bestwert ist Eins, der schlechteste Wert ist Null. Da die Referenzwerte jedoch nicht exakt bestimmt werden können, treten gegebenenfalls größere und kleinere normierte Werte auf. Deswegen ist der Wertebereich jedes normierten Werts auf $[-1;2]$ beschränkt, siehe Gl. (7.7).

Die in diesem Abschnitt vorgestellte Normierung ist vollständig automatisierbar und ermöglicht das Bestimmen von Referenzwerten für jedes (neue) Layoutproblem. So können auch bei neuartigen Layoutaufgaben die erprobten Wichtungsfaktoren für die einzelnen Aspekte der Verdrahtbarkeit von vorangegangenen Layoutaufgaben übernommen werden.

Tabelle 7.1: Bestimmen der Referenzwerte B_χ und S_χ zum Normieren der Kostenterme χ. „Auswahl“ bezeichnet das Ableiten der Referenzwerte auf die in Abschnitt 7.3.1 beschriebene Weise. „Zufällig“ heißt, dass eine zufällige Pinzuordnung erzeugt wird, um die Anzahl der Signalkreuzungen für den Referenzwert S_I abzuschätzen.

Kostenterm χ		normierter Kostenterm ϕ_χ	B_χ	S_χ
1.	$\hat{\mathcal{U}}_h$	$\phi_{\hat{\mathcal{U}}h} = 1 - \dfrac{\hat{\mathcal{U}}_h - B_{\hat{\mathcal{U}}h}}{S_{\hat{\mathcal{U}}h} - B_{\hat{\mathcal{U}}h}}$	Auswahl	Auswahl
2.	$\overline{\mathcal{U}_h}$	$\phi_{\overline{\mathcal{U}h}} = 1 - \dfrac{\overline{\mathcal{U}_h} - B_{\overline{\mathcal{U}h}}}{S_{\overline{\mathcal{U}h}} - B_{\overline{\mathcal{U}h}}} = 2 - \dfrac{\overline{\mathcal{U}_h}}{B_{\overline{\mathcal{U}h}}}$	lineare Optimierung	$S_{\overline{\mathcal{U}h}} = 2 \cdot B_{\overline{\mathcal{U}h}}$
3.	$\overline{\mathcal{W}_h}$	$\phi_{\overline{\mathcal{W}h}} = 1 - \dfrac{\overline{\mathcal{W}_h} - B_{\overline{\mathcal{W}h}}}{S_{\overline{\mathcal{W}h}} - B_{\overline{\mathcal{W}h}}}$	Auswahl	Auswahl
4.	$\sigma_{\mathcal{W}h}$	$\phi_{\sigma\mathcal{W}h} = 1 - \dfrac{\sigma_{\mathcal{W}h} - B_{\sigma\mathcal{W}h}}{S_{\sigma\mathcal{W}h} - B_{\sigma\mathcal{W}h}} = 1.5 - 0.5 \cdot \dfrac{\sigma_{\mathcal{W}h}}{B_{\sigma\mathcal{W}h}}$	Auswahl	$S_{\sigma\mathcal{W}h} = 3 \cdot B_{\sigma\mathcal{W}h}$
5.	L_h	$\phi_{\mathrm{L}h} = 1 - \dfrac{L_h - B_{\mathrm{L}h}}{S_{\mathrm{L}h} - B_{\mathrm{L}h}} = 2 - \dfrac{L_h}{B_{\mathrm{L}h}}$	lineare Optimierung	$S_{\mathrm{L}h} = 2 \cdot B_{\mathrm{L}h}$
6.	$\hat{L}_h$	$\phi_{\hat{\mathrm{L}}h} = 1 - \dfrac{\hat{L}_h - B_{\hat{\mathrm{L}}h}}{S_{\hat{\mathrm{L}}h} - B_{\hat{\mathrm{L}}h}} = 2 - \dfrac{\hat{L}_h}{B_{\hat{\mathrm{L}}h}}$	wiederholtes Unterteilen	$S_{\hat{\mathrm{L}}h} = 2 \cdot B_{\hat{\mathrm{L}}h}$
7.	I_h	$\phi_{\mathrm{I}h} = 1 - \dfrac{I_h - B_{\mathrm{I}h}}{S_{\mathrm{I}h} - B_{\mathrm{I}h}}$	$B_{\mathrm{I}h} = 0$	zufällig

7.4 Gesamtbewertung der Verdrahtbarkeit

Die Gesamtbewertung Φ der Verdrahtbarkeit einer Pinzuordnung ergibt sich als gewichtete Summe der normierten Kostenterme aller Hierarchieebenen $\mathcal{H}$, jeweils gewichtet mit den Faktoren $\beta_\chi \geq 0$:

$$\Phi = \sum_{h \in \mathcal{H}} \Big\{ \beta_{\hat{\mathcal{U}}h} \cdot \phi_{\hat{\mathcal{U}}h} \;+\; \beta_{\overline{\mathcal{U}h}} \cdot \phi_{\overline{\mathcal{U}h}} \;+\; \beta_{\overline{\mathcal{W}h}} \cdot \phi_{\overline{\mathcal{W}h}} \;+\; \beta_{\sigma\mathcal{W}h} \cdot \phi_{\sigma\mathcal{W}h} \;+ \\ \beta_{\mathrm{L}h} \cdot \phi_{\mathrm{L}h} \;+\; \beta_{\hat{\mathrm{L}}h} \cdot \phi_{\hat{\mathrm{L}}h} \;+\; \beta_{\mathrm{I}h} \cdot \phi_{\mathrm{I}h} \Big\} \;. \tag{7.8}$$

Die Auswahl der Wichtungsfaktoren legt die Priorität der einzelnen Optimierungsziele fest und muss an die jeweiligen Anforderungen der Herstellungstechnologie jeder Hierarchieebene angepasst sein. Die Gesamtbewertung Φ vereint also die verschiedenen Aspekte der Verdrahtbarkeit. Je größer der Zahlenwert Φ ist, desto besser ist die Verdrahtbarkeit der bewerteten Pinzuordnung.

7.5 Priorisierung der Kostenterme

Dieser Abschnitt gibt Anhaltspunkte, welche Kostenterme für welche Layoutaufgaben stärker zu wichten sind. An dieser Stelle können nur generelle Hinweise für geeignete Anfangswerte der Wichtungsfaktoren gegeben werden. Die Feinabstimmung für spezielle Layoutaufgaben hängt in der Praxis von zahlreichen Faktoren ab.

Die mittlere Verdrahtungsdichte und die mittlere selbstgewichtete Verdrahtungsdichte liefern generell sehr gute Aussagen über die Verdrahtbarkeit. Der Unterschied zwischen beiden besteht darin, dass die selbstgewichtete Verdrahtungsdichte kritische Regionen stärker bestraft. Beide hängen mit der Verdrahtungslänge zusammen und sind unabhängig von den Signalkreuzungen und der Schwankung der Verdrahtungsdichte. Beide Bewertungskriterien werden also gut durch die geschätzte Anzahl der Signalkreuzungen und der Standardabweichung der Verdrahtungsdichte ergänzt.

Die Verdrahtungslänge ist durch die Pinzuordnung nur dann maßgeblich beeinflussbar, wenn relativ kurze Netze verdrahtet werden (Länge der Netze liegt in der Größenordnung der Ausdehnung der Pinfelder). Für kurze Netze ist das Minimieren der Verdrahtungslänge also von größerer Bedeutung als für lange Netze.

Das Minimieren von Signalkreuzungen hängt vom Netzwinkel und der Anzahl der verfügbaren Verdrahtungslagen ab. Diagonale Netze haben ein Manhattan-Fenster mit einer großen Fläche und bieten (eine rechtwinklige Verdrahtung in einem Ebenenpaar vorausgesetzt) viele Möglichkeiten, Hindernisse zu umgehen und Signalkreuzungen zu entflechten. Horizontale Netze hingegen können nur mit Verdrahtungsumwegen entflochten werden oder Hindernisse umgehen. Für horizontale Netze ist das Minimieren der Signalkreuzungen also wichtiger. Diese Wichtigkeit steigt außerdem, je weniger Verdrahtungslagen für eine bestimmte Anzahl Netze zur Verfügung stehen.

7.6 Zusammenfassung

In diesem Kapitel wurden auf der probabilistischen Verdrahtungsvorhersage beruhende neue Bewertungskriterien zu einer Gesamtbewertung der Verdrahtbarkeit zusammengefasst. Dadurch fließen erstmals detaillierte, lokale Aspekte der Verdrahtbarkeit, die nur durch die probabilistische Verdrahtungsdichtevorhersage erfassbar sind, in die Bewertung ein. Für eine gute Anwendbarkeit in der Praxis normiert man die Kostenterme anhand von besten und schlechtesten Werten pro Hierarchieebene. Schließlich ergibt sich die Gesamtbewertung aus einer gewichteten Summe über alle Ebenen und Kostenterme.

Damit steht erstmals eine detaillierte, quantitative und objektive Verdrahtbarkeitsbewertung für die Pinzuordnungs-Optimierung von hierarchischen Baugruppen zur Verfügung. Die Grundlage für den verbesserten Detailliertheitsgrad bildet das Einbeziehen der probabilistischen Verdrahtungsdichteverteilung. Konkret wird die Genauigkeit durch die in Abschnitt 6.3 entwickelte detaillierte Verdrahtungsdichteverteilung und die in Abschnitt 6.4 entwickelten darauf basierenden Bewertungskriterien, wie die kritische Netzlänge, erreicht.

Die Kostenfunktion kann schneller berechnet werden als eine vergleichbare Bewertung anhand der Globalverdrahtung und schafft erstmals die Grundlage, um in frühen Planungsphasen allgemeine Optimierungsverfahren für die Pinzuordnung einzusetzen.

Kapitel 8

Ergebnisse

Die im vorangegangenen Kapitel entwickelte Pinzuordnungs-Bewertung baut auf der probabilistischen Vorhersage der Verdrahtung auf (siehe Abschnitt 6.3), denn die verwendeten Bewertungskriterien werden teilweise aus dieser vorausgesagten Verdrahtungsgeometrie abgeleitet. Die Pinzuordnungs-Bewertung gibt demnach die Verdrahtbarkeit dann gut wieder, wenn die zugrunde liegende vorhergesagte Geometrie möglichst genau der tatsächlichen Verdrahtungsgeometrie entspricht. Daher wird in diesem Kapitel zuerst die Genauigkeit der vorhergesagten Verdrahtungsgeometrie überprüft. Die Grundlage dafür bilden die Daten, die aus den ISPD-Globalverdrahtungswettbewerben verfügbar sind. Aus einer guten Vorhersagegenauigkeit der Geometrie lässt sich dann schlussfolgern, dass die Bewertungskriterien, die aus der geschätzten Geometrie abgeleitet sind, gut mit der Verdrahtbarkeit korrelieren.

Anschließend werden die Eigenschaften der entwickelten Pinzuordnungs-Algorithmen (siehe Kapitel 5) und die Pinzuordnungs-Bewertung (siehe Kapitel 7) überprüft. Leider existieren keine allgemein anerkannten *Benchmarks* für die Pinzuordnung. Ferner gibt es keine anerkannte und gleichzeitig praktikable Methode, um die Qualität vieler Pinzuordnungen zu messen. Eine exakte Messung setzt das Erstellen der Feinverdrahtung voraus und ist zu zeitaufwendig.

Stattdessen werden im Rahmen dieser Arbeit kleine Pinzuordnungs-Aufgaben unter Zuhilfenahme der entwickelten Bewertungskriterien vollständig untersucht und gleichzeitig die Qualität der in Kapitel 5 entwickelten Pinzuordnungs-Algorithmen eingeschätzt. So lässt sich zeigen, dass für alle praktisch relevanten Pinzuordnungs-Aufgaben mindestens einer der hier entwickelten Pinzuordnungs-Algorithmen eine nahezu optimale Lösung liefert.

Anschließend werden die Pinzuordnungs-Algorithmen auf reale Layouts angewendet. Die Wirksamkeit der Methoden für differenzielle Paare, das Nutzen der Globalverdrahtung und die Integration in den hierarchischen Layoutentwurf werden dargestellt.

8.1 Verdrahtbarkeitsbewertung

Die Verdrahtbarkeitsbewertung basiert auf Kriterien, die man aus Vorhersagen über die Verdrahtungsgeometrie ableitet. Daher wird in diesem Abschnitt zunächst die Übereinstimmung der geschätzten Verdrahtungsgeometrie mit der tatsächlichen Geometrie überprüft, um die Genauigkeit der Verdrahtbarkeitsbewertung nachzuweisen. Als Benchmark (Maßstab) werden dafür Daten verwendet, die aus den ISPD-Globalverdrahtungswettbewerben [5] zur Verfügung stehen. Hier liegen optimierte Globalverdrahtungsergebnisse für 16 reale Schaltkreise von 12 verschiedenen Globalverdrahtern vor. Mit diesen Daten ist es möglich, die Vorhersagegenauigkeit einer Schätzmethode zu überprüfen, indem man die prophezeiten Verdrahtungsgeometrien mit realen Globalverdrahtungen vergleicht.

8.1.1 Charakteristik der ISPD-Globalverdrahtungswettbewerbe

Die **Tabelle 8.1** zeigt die Eigenschaften der ISPD-Globalverdrahtungsbenchmarks. Für die acht Benchmarks aus dem Jahr 2007 stehen für die vorliegende Arbeit je zwölf [77, 78] und für die acht Benchmarks aus dem Jahr 2008 je zwei Globalverdrahtungsergebnisse zur Verfügung [79, 80]. Die Teilnehmer des Wettbewerbs sind akademische und quelloffene Softwareprojekte. **Tabelle 8.2** führt die Globalverdrahter auf, deren Verdrahtungsergebnisse in der vorliegenden Arbeit Verwendung finden.

Für acht Benchmarks wurden je zwölf und für weitere acht je zwei Globalverdrahtungsergebnisse analysiert, das heißt, die in diesem Abschnitt beschriebenen Daten beruhen auf insgesamt 112 Globalverdrahtungsergebnissen von 16 verschiedenen Schaltkreisen. Der größte dieser Schaltkreise, *Newblue7*, hat 2.635.623 Netze und 10.103.725 Pins.

Tabelle 8.1: Eigenschaften der ISPD-Globalverdrahtungsbenchmarks von 2007 und 2008 [5] und die Anzahl „# Erg." der verfügbaren Globalverdrahtungsergebnisse. „Jahr" ist das Jahr, in dem der Benchmark veröffentlicht wurde. „Kap." ist die Kapazität, angegeben in Anzahl Verdrahtungsspuren pro Bin. „Mittl. Ausl." ist die mittlere Verdrahtungsauslastung gemittelt über alle Globalverdrahtungsergebnisse. [1]Keine Verdrahtungslösung bekannt. [2]Nicht verdrahtbar.

Jahr # Erg.	Schalt- kreis	Bins	Kap.	Pins	*Intra-Bin Netze*	*Inter-Bin Netze*	Mittl. Ausl.
2007	Adaptec1	324 × 324	140	942.705	43.078	176.715	0,53
12	Adaptec2	424 × 424	160	1.063.632	52.185	207.972	0,24
	Adaptec3	774 × 779	124	1.874.576	97.799	368.494	0,27
	Adaptec4	774 × 779	124	1.911.773	114.242	401.060	0,24
	Adaptec5	465 × 468	220	3.492.790	319.366	548.073	0,46
	Newblue1[1]	399 × 399	124	1.237.104	60.948	270.713	0,27
	Newblue2	557 × 463	220	1.771.849	89.421	373.790	0,17
	Newblue3[2]	973 × 1.256	160	1.911.882	109.660	442.005	0,08
2008	Bigblue1	227 × 227	220	1.143.186	86.087	196.885	0,68
2	Bigblue2	468 × 471	104	2.121.863	147.846	428.968	0,44
	Bigblue3	555 × 557	296	3.832.388	456.709	665.629	0,18
	Bigblue4	403 × 405	408	8.899.095	1.095.366	1.133.535	0,40
	Newblue4	455 × 458	168	2.498.322	104.901	531.292	0,50
	Newblue5	637 × 640	176	4.931.123	365.633	891.920	0,42
	Newblue6	463 × 464	264	5.305.603	451.183	835.267	0,38
	Newblue7	488 × 490	424	10.103.725	988.213	1.647.410	0,39

Tabelle 8.2: Globalverdrahter, deren Ergebnisse für die ISPD-Globalverdrahtungsbenchmarks zur Verfügung standen und deren erreichte Platzierung im Wettbewerb 2007 bzw. 2008. Die Platzierungsangaben fehlen, wenn der Globalverdrahter nicht am Wettbewerb teilgenommen hat bzw. weil die Platzierungen im Jahr 2007 nur bis Platz drei bekanntgegeben wurden.

2007	**2008**	**Name**	Literatur	**Verfügbare Globalverdrahtungsergebnisse**
1.	5.	FGR	[81]	8 (2007)
2.		MaizeRouter	[82]	8 (2007)
3.	4.	BoxRouter	[83, 84]	8 (2007)
	1.	NTHU-R	[85]	8 (2007)
		NTHU-Rv2	[85 bis 88]	16 (2007 u. 2008)
	2.	NTUgr	[89, 90]	16 (2007 u. 2008)
	3.	FastRouter 3.0	[91 bis 94]	8 (2007)
	10.	HSR		8 (2007)
		Bockenem		8 (2007)
		Fashion	[95]	8 (2007)
		FGRv11	[81]	8 (2007)
		NTU2-R		8 (2007)

8.1.2 Untersuchte probabilistische Schätzer

Sechs Verdrahtungsdichteverteilungen (siehe auch Abschnitt 3.2.4) dienen als Referenz zum Bewerten der in Abschnitt 6.3 entwickelten Verdrahtungsdichteverteilung „Wavefront“ (WF). Ferner wird der Einfluss der Umwegfläche $\mathcal{S}_n$ auf die Genauigkeit der Verdrahtungsvorhersage bestimmt und dazu der Parameter η_{90° im Bereich $[1{,}00; 1{,}50]$ variiert.

Die einfachste Dichtefunktion ist die Gleichverteilung [54]. Lou's Dichteverteilung [58] beruht darauf, dass alle kürzesten Pfade gleich wahrscheinlich sind. Die Dichten für die L-Verdrahtung, die Z-Verdrahtung und deren Kombination („Westra“) [56, 57] orientieren sich an sehr häufig auftretenden Verdrahtungsgeometrien. Westra's Dichteverteilung kombiniert die beiden praktisch häufigsten Verdrahtungsgeometrien (L-Verdrahtung und Z-Verdrahtung) in dem Verhältnis ω. Dieser Parameter ist variabel im Bereich $[0{,}2; 0{,}8]$. Ein Verhältnis $\omega = 0{,}8$ bedeutet, dass 80 % der Netze in L-Verdrahtung und 20 % der Netze in Z-Verdrahtung ausgeführt werden. Sham's Dichteverteilung [59 bis 61] ist ein Zwischenweg zwischen in der Praxis häufig auftretenden Geometrien und Lou's Dichteverteilung.

Wie in Abschnitt 6.3 beschrieben, ist die Nachbearbeitung der geschätzten Verdrahtungsdichte in überfüllten Bereichen im Kontext der Pinzuordnung ungeeignet. Deswegen wurden alle probabilistischen Schätzer ohne diesen Nachbearbeitungsschritt implementiert.

Die untersuchten probabilistischen Schätzer sind nur für das Betrachten von Zweipinnetzen geeignet. Die Globalverdrahtungsbenchmarks enthalten jedoch auch Multipinnetze. Diese muss man also zunächst in Zweipunktverbindungen zerlegen. Die in dieser Arbeit angewendete Multipinnetz-Zerlegung ist in Anhang C.1 beschrieben.

8.1.3 Kriterien zum Bewerten der Vorhersagegenauigkeit

Die Genauigkeit der Verdrahtungsvorhersage wird festgestellt, indem man für jeden Bin (x,y) der Chipfläche A, für jeden Benchmark b, für die Ergebnisse $\mathcal{Q}_{bg}(x,y)$ jedes Globalverdrahters g und für die Schätzungen $\mathcal{U}_{bp}(x,y)$ jedes probabilistischen Schätzers p den Schätzfehler/Vorhersagefehler $\mathcal{E}_{bgp}(x,y)$ berechnet:

$$\mathcal{E}_{bgp}(x,y) = \mathcal{U}_{bp}(x,y) - \mathcal{Q}_{bg}(x,y) \quad . \tag{8.1}$$

Dieser Schätzfehler in jedem Globalverdrahtungsbin wird als Messgröße bzw. Zufallsgröße interpretiert und ist die Basis für die fünf Gütekriterien zum Bewerten der Vorhersagegenauigkeit. Als Gütekriterien dienen

- der mittlere absolute Schätzfehler $\overline{|\mathcal{E}|}$, Gl. (8.2),
- die geschätzte Standardabweichung $s_{\mathcal{E}}$ des Schätzfehlers, Gl. (8.3),
- der *Interquartilabstand* $IQR_{\mathcal{E}}$, Gl. (8.4),
- der Formparameter $\text{shape}_{\mathcal{E}}$ der Verteilung des Schätzfehlers, Gl. (8.5),
- der empirische Korrelationskoeffizient r, Gl. (8.6):

$$\overline{|\mathcal{E}|} = \frac{1}{|A|} \cdot \sum_{(x,y)}^{A} |\mathcal{E}(x,y)| \tag{8.2}$$

$$s_{\mathcal{E}} = \sqrt{\frac{1}{|A|-1} \cdot \sum_{(x,y)}^{A} \left[\mathcal{E}(x,y) - \overline{\mathcal{E}}\right]^2} \tag{8.3}$$

$$IQR_{\mathcal{E}} = Q3_{\mathcal{E}} - Q1_{\mathcal{E}} \tag{8.4}$$

$$\text{shape}_{\mathcal{E}} = \frac{IQR_{\mathcal{E}}}{s_{\mathcal{E}}} \tag{8.5}$$

$$r = \frac{\sum_{(x,y)}^{A} \left[\left(\mathcal{U}(x,y) - \overline{\mathcal{U}}\right) \cdot \left(\mathcal{Q}(x,y) - \overline{\mathcal{Q}}\right)\right]}{\sqrt{\sum_{(x,y)}^{A} \left[\mathcal{U}(x,y) - \overline{\mathcal{U}}\right]^2} \cdot \sqrt{\sum_{(x,y)}^{A} \left[\mathcal{Q}(x,y) - \overline{\mathcal{Q}}\right]^2}} \ . \tag{8.6}$$

Der Betrag $|A|$ ist die Anzahl der Globalverdrahtungsbins des Benchmarkchips (siehe Tabelle 8.1). $Q1$ und $Q3$ sind das untere und das obere *Quartil*. Die Werte $\overline{\mathcal{E}}$, $\overline{\mathcal{U}}$ und $\overline{\mathcal{Q}}$ sind der mittlere Schätzfehler, die mittlere geschätzte Verdrahtungsdichte und die mittlere Verdrahtungsdichte des Globalverdrahtungsergebnisses:

$$\overline{\mathcal{E}} = \frac{1}{|A|} \cdot \sum_{(x,y)}^{A} \mathcal{E}(x,y) \tag{8.7}$$

$$\overline{\mathcal{U}} = \frac{1}{|A|} \cdot \sum_{(x,y)}^{A} \mathcal{U}(x,y) \tag{8.8}$$

$$\overline{\mathcal{Q}} = \frac{1}{|A|} \cdot \sum_{(x,y)}^{A} \mathcal{Q}(x,y) \ . \tag{8.9}$$

Der mittlere absolute Schätzfehler $\overline{|\mathcal{E}|}$, angegeben in *Verdrahtungsspuren* pro Bin, ist ein direktes Maß für die Genauigkeit der Vorhersage. Ein größerer Wert heißt, dass die Vorhersage weiter vom tatsächlichen Verdrahtungsergebnis abweicht. Diese Abweichung setzt sich aus einem systematischen und einem zufälligen Fehler zusammen. Der systematische Fehler lässt sich durch Kalibrieren der Vorhersage beseitigen. Eine Vorhersage mit einem großen mittleren absoluten Schätzfehler ist deswegen nicht zwangsläufig schlecht zu bewerten. Nur anhand des mittleren absoluten Schätzfehlers lässt sich der Anteil des systematischen Fehlers jedoch nicht beurteilen. Deswegen ist das Betrachten weiterer Bewertungskriterien, die die Streuung des Schätzfehlers widerspiegeln, nötig.

Die Standardabweichung $s_{\mathcal{E}}$, angegeben in Spuren pro Bin, ist ein Maß für die Streuung des Schätzfehlers. Es bestraft bzw. wichtet Ausreißer (einzelne große Schätzfehler) stark. Eine Standardabweichung $s_{\mathcal{E}} = 0$ heißt, dass die Schätzfehler nicht streuen bzw. dass die Vorhersage immer exakt um den gleichen Fehler vom tatsächlichen Ergebnis abweicht. Eine Standardabweichung von $s_{\mathcal{E}} = 0$ deutet also ggf. darauf hin, dass der Schätzfehler ein systematischer Fehler und durch Kalibrieren beseitigbar ist. Ein größerer Wert bedeutet, dass der Schätzfehler sich von Bin zu Bin stärker unterscheidet und dass der Schätzfehler zufällig ist.

Der Interquartilabstand $IQR_{\mathcal{E}}$, angegeben in Verdrahtungsspuren pro Bin, ist ein weiteres Maß für die Streuung des Schätzfehlers. Ausreißer werden jedoch ignoriert, weil nur die mittleren 50 % der Messwerte einbezogen sind.

Der einheitenlose Quotient $\text{shape}_{\mathcal{E}}$ aus dem Interquartilabstand $IQR_{\mathcal{E}}$ und der Standardabweichung $s_{\mathcal{E}}$ ist ein weiteres Maß für die Schwankung des Schätzfehlers. Dieser Quotient spiegelt die Menge der Ausreißer wider. Je größer der Wert $\text{shape}_{\mathcal{E}}$ ist, umso weniger Ausreißer sind vorhanden.

Der einheitenlose Korrelationskoeffizient r ist ein Maß für die lineare Abhängigkeit zweier Zufallsgrößen [96]. In diesem Fall sind die beiden Zufallsgrößen die geschätzte Verdrahtungsdichte in jedem Bin und deren tatsächliche Werte. Er nimmt Werte im Bereich $\{r \in \mathbb{R} | -1 \leq r \leq 1\}$ an. Ist der Korrelationskoeffizient $r = 1$ bzw. $r = -1$, liegt eine perfekte lineare Korrelation beider Zufallsgrößen vor. Ein Korrelationskoeffizient $r = 0$ bedeutet, dass beide Zufallsgrößen unabhängig voneinander sind. Die Verdrahtungsvorhersage ist folglich umso besser, je näher $|r|$ an dem Wert Eins liegt.

In der vorliegenden Arbeit wurde nicht nur die lineare Korrelation nach Gl. (8.6) überprüft, sondern auch der Rangkorrelationskoeffizient nach Spearman [96], siehe auch Gl. (8.10). Er unterscheidet sich von Gl. (8.6), indem er keinen linearen

Zusammenhang voraussetzt, sondern einen beliebigen Zusammenhang der beiden Zufallsvariablen erlaubt. Die konkreten Resultate anhand des Rangkorrelationskoeffizienten unterscheiden sich nicht von denen nach Gl. (8.6). Der Rangkorrelationskoeffizient ist daher an dieser Stelle nicht angegeben.

Das zweidimensionale Histogramm in **Bild 8.1** zeigt die Verteilung der probabilistisch vorhergesagten Verdrahtungsdichte $\mathcal{U}$ über der tatsächlichen Verdrahtungsdichte $\mathcal{Q}$ eines Globalverdrahtungsergebnisses. In dem Histogramm ist für jede Kombination $(\mathcal{Q}, \mathcal{U})$ aufgetragen, wie viele Bins diese tatsächliche und gleichzeitig geschätzte Verdrahtungsdichte aufweisen. Die Gerade durch den Ursprung kennzeichnet $\mathcal{U} = \mathcal{Q}$, also einen Vorhersagefehler von $\mathcal{E} = 0$. Eine perfekte lineare Korrelation $r = 1$ würde sich im Histogramm als eine Linie entlang $\mathcal{U} = \mathcal{Q}$ darstellen. Die senkrechte Gerade bei $\mathcal{Q} = 140$ kennzeichnet die dem Globalverdrahter vorgegebene Kapazität der Globalverdrahtungsbins (siehe auch Tabelle 8.1). Ein vollständig legales Globalverdrahtungsergebnis weist rechts dieser senkrechten Gerade keine Bins auf. Es ist jedoch zu erkennen, dass zahlreiche Bins die maximale Kapazität übersteigen. Das hat seine Ursache darin, dass alle betrachteten Globalverdrahter Intra-Bin-Netze ignorieren. In der vorliegenden Arbeit sind jedoch in allen Auswertungen (wie z. B. in Bild 8.1) Intra-Bin-Netze mit berücksichtigt.

Bild 8.1 ist also eine graphische Darstellung der Korrelation der tatsächlichen und der geschätzten Verdrahtungsdichte. Im konkreten Fall ist die tatsächliche Verdrahtungsdichte $\mathcal{Q}_{\text{Adaptec1 NTHU-Rv2}}$ des Globalverdrahters *NTHU-Rv2* für den Benchmark *Adaptec1* und die geschätzte Verdrahtungsdichte $\mathcal{U}_{\text{Adaptec1 WF}}$, wie in Abschnitt 6.3 beschrieben, dargestellt. Der Korrelationskoeffizient r beträgt $r_{\text{Adaptec1 NTHU-Rv2 WF}} = 0{,}9011$. Alle Punkte unterhalb der Geraden $\mathcal{U} = \mathcal{Q}$ stehen für Bins, deren Verdrahtungsdichte unterschätzt wurde, alle darüber für überschätzte Bins. **Bild 8.2** stellt für die gleichen Messergebnisse die Verteilung des Schätzfehlers $\mathcal{E}_{\text{Adaptec1 NTHU-Rv2 WF}} = \mathcal{U}_{\text{Adaptec1 WF}} - \mathcal{Q}_{\text{Adaptec1 NTHU-Rv2}}$ als eindimensionales Histogramm dar. Die Kenngrößen zum Bewerten der Verteilung, siehe Gln. (8.2) bis (8.4), sind zur Verdeutlichung eingetragen.

8.1.4 Vorhersagegenauigkeit der probabilistischen Schätzer

Im vorangegangen Abschnitt 8.1.3 sind die Kriterien zum objektiven Erfassen der Genauigkeit einer Verdrahtungsvorhersage, für einen bestimmten Benchmark und für ein bestimmtes Globalverdrahtungsergebnis, beschrieben. Diese wurden für alle 112 verfügbaren Globalverdrahtungsergebnisse (siehe Abschnitt 8.1.1) und

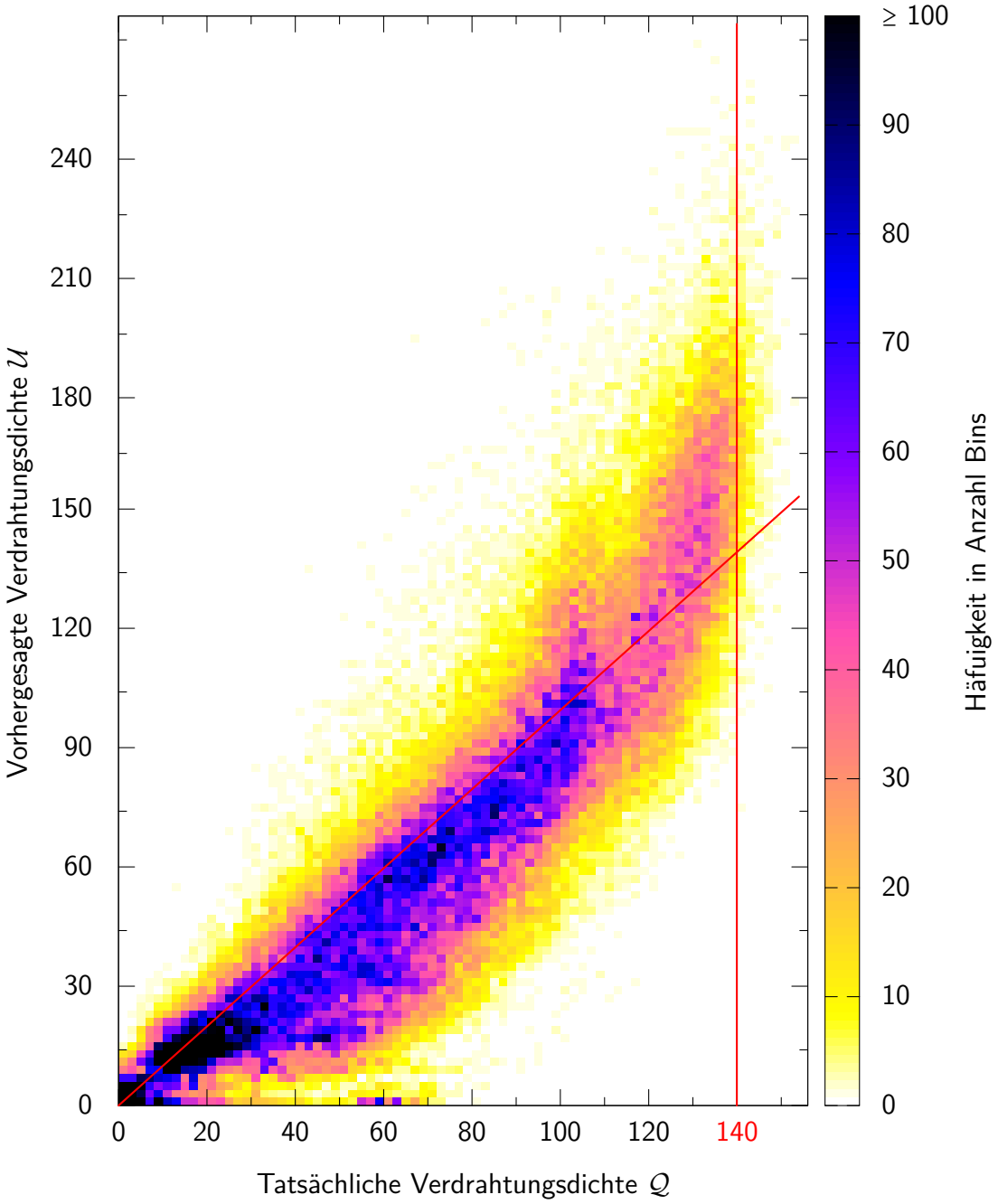


Bild 8.1: Verteilung der geschätzten Verdrahtungsdichte $\mathcal{U}$ über der realen Verdrahtungsdichte $\mathcal{Q}$ in allen Bins des Benchmarks. Die Verteilung ist für das Globalverdrahtungsergebnis von NTHU-Rv2 für den Benchmark Adaptec1 dargestellt. Die Verdrahtungsdichte $\mathcal{U}$ wurde wie in Abschnitt 6.3 beschrieben geschätzt. Die diagonale Linie kennzeichnet $\mathcal{U} = \mathcal{Q}$, die senkrechte Gerade $\mathcal{Q} = 140$ markiert die verfügbaren Verdrahtungsressourcen.

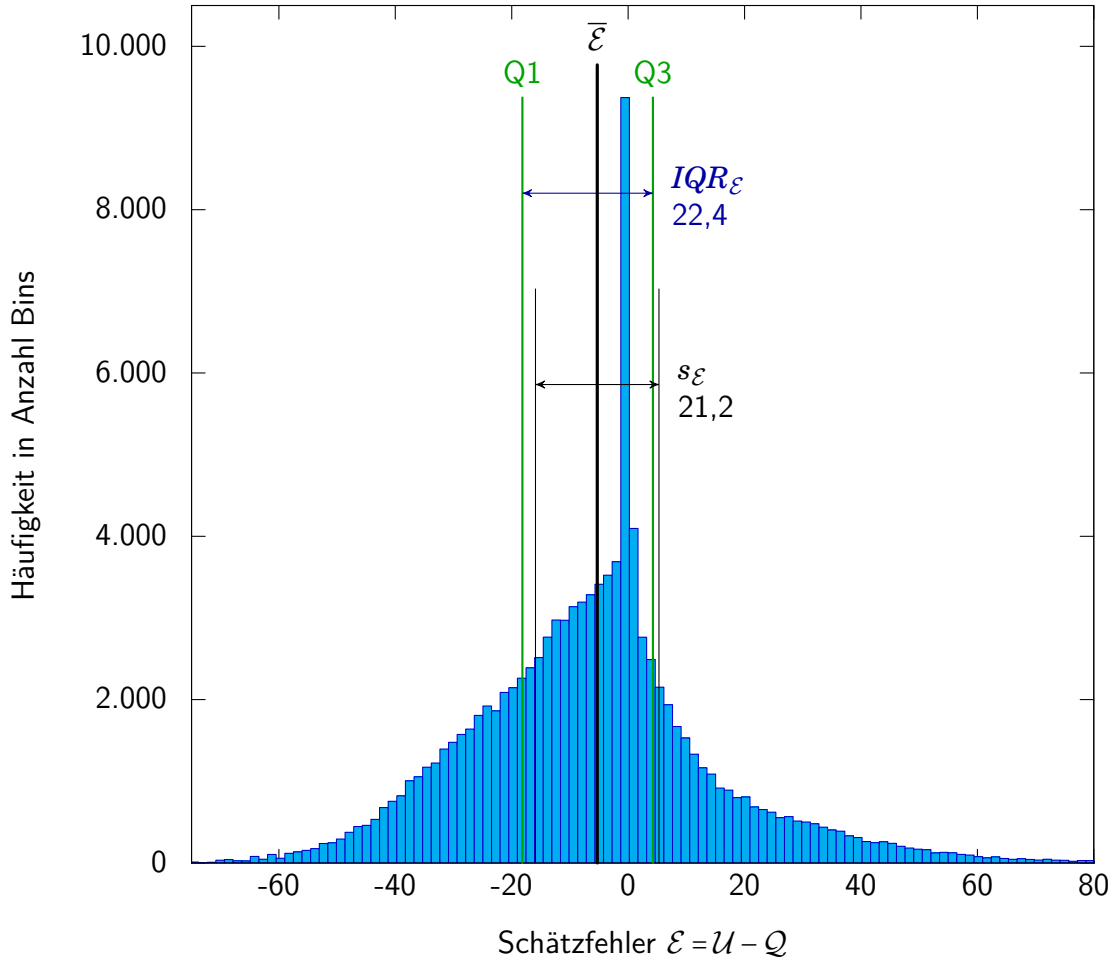


Bild 8.2: Verteilung des Schätzfehlers $\mathcal{E}$ für die gleichen Daten wie in Bild 8.1. Die Kenngrößen $IQR_{\mathcal{E}}$, $\overline{\mathcal{E}}$ und $s_{\mathcal{E}}$ zum Bewerten der Vorhersagegüte sind in die Verteilung eingetragen.

alle sieben probabilistischen Schätzer bestimmt. Die gemittelten Ergebnisse dieser Experimente sind in **Bild 8.3** und in den **Tabellen 8.3** und **C.1** dargestellt. Tabelle 8.3 listet die absoluten Ergebnisse auf, während die Ergebnisse in Tabelle C.1 als prozentuale Änderung in Bezug auf die Resultate der Gleichverteilung angegeben sind. In Tabelle C.1 sind deswegen die Unterschiede besser erkennbar. Der Parameter η_{90° des in der Arbeit entwickelten probabilistischen Schätzers „Wavefront“ (WF) und der Parameter ω des Schätzers „Westra“ haben einen kontinuierlichen Definitionsbereich. Die Ergebnisse für Westra 0,2 bis 0,9 und die für Wavefront 1,00 bis 1,50 sind deswegen in Bild 8.3 verbunden. Die restlichen Ergebnisse sind voneinander unabhängig und daher nicht verbunden.

Die Ergebnisse belegen, dass die in Abschnitt 6.3 entwickelte Verdrahtungsdichteverteilung die beste Vorhersage liefert. Sie weist sowohl den geringsten mittleren Schätzfehler, die geringste Streuung der Schätzfehler als auch die beste Korrelation auf. Die erreichte Vorhersagegenauigkeit ändert sich mit dem Parameter η_{90°. Mit steigendem Wert des Parameters η_{90° verbessert sich die Vorhersage. Der Parameter η_{90° kann jedoch nicht beliebig erhöht werden. Er beschreibt die Länge des größten in Betracht gezogenen Umweges. In der Praxis ist eine Verdrahtungslänge, die die kürzest mögliche Länge um mehr als 50 % überschreitet, sehr unwahrscheinlich. Deswegen wird η_{90° auf einen Definitionsbereich von [1,00; 1,50] beschränkt, obwohl die experimentellen Ergebnisse zeigen, dass die Güte der Vorhersage mit steigendem Wert des Parameters η_{90° zunimmt.

Die Messdaten belegen überraschenderweise, dass die einfachste vorstellbare Dichteverteilung, die „Gleichverteilung“, bessere Vorhersagen liefert, als aufwendigere Modelle wie „Westra“ und „Lou“. Dieses Ergebnis resultiert möglicherweise aus der Größe der untersuchten Benchmarks. Sie sind sehr groß und enthalten zwischen 942.705 und 10.103.725 Pins, das heißt, Details der Verdrahtungsgeometrie spielen bei diesen Benchmarks für die probabilistische Vorhersage der Gesamtverdrahtungsdichte eine nur relativ kleine Rolle. Die Details der Verdrahtungsdichteverteilung, wie die Winkelabhängigkeit des Verdrahtungsumweges, gewinnen an Bedeutung, je weniger Netze in einem Layout sind. Es ist also zu erwarten, dass Designs mit weniger Netzen, wie beispielsweise Hauptplatinen, von dem hohen Detailgrad der entwickelten Verdrahtungsdichteverteilung noch deutlich mehr profitieren als die großen Globalverdrahtungsbenchmarks. Die Unterschiede in der Vorhersagegüte wären dann noch größer. Es stehen jedoch keine anerkannten Benchmarks zur Verfügung, um entsprechende Untersuchungen durchzuführen.

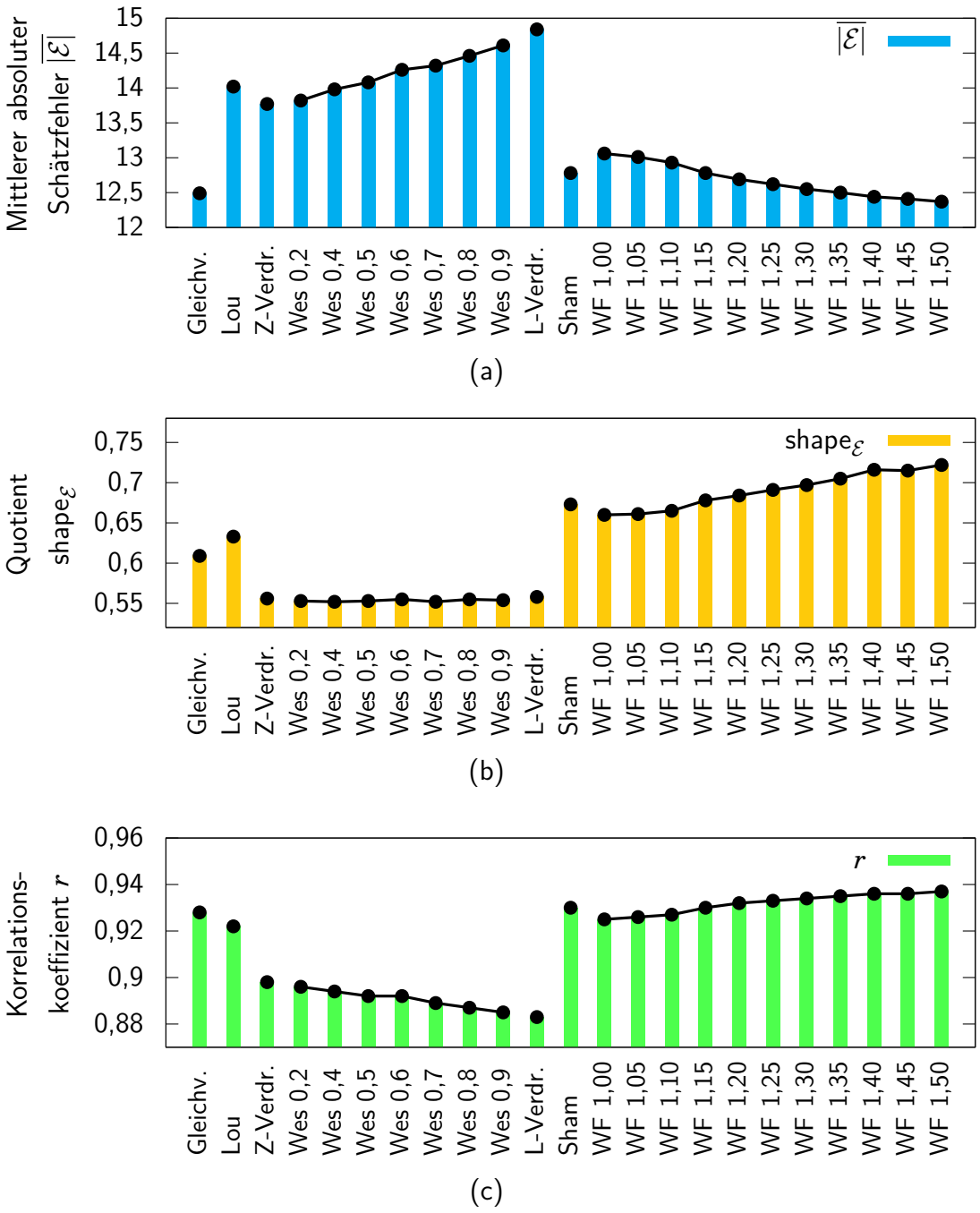


Bild 8.3: Güte der probabilistischen Verdrahtungsdichtevorhersagen. Die Diagramme zeigen (a) den mittleren absoluten Schätzfehler $\overline{|\mathcal{E}|}$, (b) den Quotienten shape$_\mathcal{E}$, der die Anzahl der Ausreißer charakterisiert, und (c) den Korrelationskoeffizienten r.

Tabelle 8.3: Güte der probabilistischen Verdrahtungsdichtevorhersagen. Werte, die mit steigender Güte anwachsen, sind mit '▲', Werte, die mit steigender Güte kleiner werden, mit '▼' gekennzeichnet (siehe auch Bild 8.3).

Methode	η_{90°/ω	$\overline{\lvert\mathcal{E}\rvert}$ ▼	$s_\mathcal{E}$ ▼	$IQR_\mathcal{E}$ ▼	$\mathbf{shape}_\mathcal{E}$ ▲	r ▲
Gleichv.		12,49	19,43	**13,52**	0,609	0,928
Lou		14,02	21,45	15,66	0,633	0,922
Z-Verdr.		13,77	22,96	14,15	0,556	0,898
Westra	0,20	13,82	23,04	14,15	0,553	0,896
	0,40	13,98	23,27	14,27	0,552	0,894
	0,50	14,08	23,43	14,39	0,553	0,892
	0,60	14,26	23,65	14,56	0,555	0,892
	0,70	14,32	23,79	14,59	0,552	0,889
	0,80	14,46	24,01	14,78	0,555	0,887
	0,90	14,61	24,25	14,90	0,554	0,885
L-Verdr.		14,84	24,56	15,18	0,558	0,883
Sham		12,78	19,08	14,26	0,673	0,930
WF	1,00	13,06	19,71	14,48	0,660	0,925
	1,05	13,01	19,61	14,40	0,661	0,926
	1,10	12,93	19,45	14,37	0,665	0,927
	1,15	12,78	19,09	14,36	0,678	0,930
	1,20	12,69	18,87	14,35	0,684	0,932
	1,25	12,62	18,68	14,34	0,691	0,933
	1,30	12,55	18,52	14,34	0,697	0,934
	1,35	12,50	18,38	14,39	0,705	0,935
	1,40	12,44	18,22	14,45	0,716	0,936
	1,45	12,41	18,14	14,40	0,715	0,936
	1,50	**12,37**	**18,04**	14,42	**0,722**	**0,937**

Zusammenfassung zur Verdrahtbarkeitsbewertung

Die Untersuchungen anhand der Globalverdrahtungsbenchmarks und -ergebnisse des ISPD-Wettbewerbes belegen, dass die neu entwickelte Verdrahtungsdichteverteilung (siehe Abschnitt 6.3) bessere Vorhersageergebnisse liefert als die bekannten probabilistischen Schätzmethoden. Die untersuchten Benchmarks sind sehr groß (bis zu 10.103.725 Pins). Die Verdrahtungsdetails spielen für Layouts dieser Größe eine geringere Rolle als bei kleineren Layouts, wie beispielsweise Hauptplatinen mit nur einigen zehntausend Pins. Es ist zu erwarten, dass die Vorhersagegenauigkeit bei kleineren Designs deutlich von der Detailliertheit des in dieser Arbeit entwickelten probabilistischen Vorhersagemodells profitiert. Dies konnte bei dem Auftraggeber (Firma IBM) in der Produktentwicklung bereits empirisch anhand realer Produkte bestätigt werden. Durch die lokale Auflösung der probabilistisch vorhergesagten Verdrahtungsdichte erlaubt sie außerdem die gezielte Optimierung der Pinzuordnung der Netze, welche Einfluss auf die Verdrahtbarkeit in den kritischen Regionen der Layouts haben.

8.2 Pinzuordnungs-Bewertung

Im vorangegangen Abschnitt wurde die Genauigkeit der Verdrahtungsdichtevorhersage belegt. Dieser Abschnitt untersucht die darauf aufbauende Pinzuordnungs-Bewertung (siehe Kapitel 7).

8.2.1 Vollständige Analyse des Lösungsraumes kleiner Pinzuordnungs-Aufgaben

Es ist wegen der Komplexität der Pinzuordnung (siehe Abschnitt 2.1.3) unmöglich, alle Permutationen der Pinzuordnung eines realen Layouts zu untersuchen und so die beste Lösung mit Sicherheit zu identifizieren. In der vorliegenden Arbeit wird daher der Lösungsraum „kleiner“ Pinzuordnungs-Probleme untersucht. Aufgrund dieser kleinen Problemgröße lassen sich Eigenschaften des Lösungsraumes, wie z. B. dessen optimale Lösung, ermitteln und die Effektivität der Pinzuordnungs-Algorithmen aus Kapitel 5 beurteilen.

Erfasste Daten

Die durchzuführenden Analysen des Lösungsraumes beruhen auf der Erfassung der Eigenschaften aller möglichen Pinzuordnungen. Die folgende Daten (individuelle Kostenterme und die Gesamtbewertung, siehe Kapitel 7) sind dazu für jede Pinzuordnung zu bestimmen und zu speichern:

- Der Maximalwert $\hat{\mathcal{U}}$ der geschätzten Verdrahtungsdichteverteilung.
- Der Mittelwert $\overline{\mathcal{U}}$ der geschätzten Verdrahtungsdichteverteilung.
- Der Mittelwert $\overline{\mathcal{W}}$ der selbstgewichteten Verdrahtungsdichteverteilung.
- Die Standardabweichung $\sigma_{\mathcal{W}}$ der selbstgewichteten Verdrahtungsdichte.
- Die mittlere Verdrahtungslänge $\bar{l}$ aller Netze, geschätzt sowohl als die euklidische ($\bar{l}_{\sqrt{\mathsf{MH}^2}}$) als auch als die Manhattan-Entfernung ($\bar{l}_{\mathsf{HPWL}}$) zwischen den Pins eines Netzes.
- Die geschätzte Verdrahtungslänge $\hat{l}$ (euklidische Länge $\hat{l}_{\sqrt{\mathsf{MH}^2}}$ bzw. Manhattan-Länge $\hat{l}_{\mathsf{HPWL}}$) des jeweils längsten Netzes des Busses, multipliziert mit der Breite a_j des Busses j. Es wird angenommen, dass alle Netze einer kleinen Pinzuordnungs-Aufgabe zu einem Bus gehören.
- Die Anzahl I der Signalkreuzungen, geschätzt als die Kreuzungen der Luftlinien aller Netze.
- Die Gesamtbewertung Φ der Verdrahtbarkeit.

Komplexitäten

Die maximale Größe der komplett untersuchbaren Pinzuordnungs-Aufgaben ist durch Rechenzeit und Datenaufkommen begrenzt. Der Lösungsraum der Pinzuordnungs-Optimierung lässt sich daher praktisch für bis zu neun Netze vollständig untersuchen. **Tabelle 8.4** gibt einen Überblick über die Komplexität der Lösungsraumuntersuchung. Sie zeigt, dass in einer Sekunde etwa 15.000 Pinzuordnungen untersucht werden können. Der begrenzende Faktor in der vorliegenden Arbeit, bei einem durchschnittlichen Arbeitsplatzrechner (2 GB Arbeitsspeicher und einem Prozessor mit 2 GHz Taktfrequenz), ist die Auswertung der Daten. Für eine Pinzuordnungs-Aufgabe mit neun Netzen fallen 126 MB Daten an. Diese kann man mit gängigen Werkzeugen (Matlab, Octave usw.) und übersichtlichen graphischen Methoden (Histogramme) an einem Arbeitsplatzrechner analysieren. Bereits die Datenmenge von 1,23 GB bei zehn Netzen kann jedoch praktisch nicht ohne erheblichen Aufwand analysiert und in ihrer Gesamtheit sinnvoll dargestellt werden. Mit

Tabelle 8.4: Komplexitäten der Analyse des Lösungsraumes eines einzelnen „kleinen“ Pinzuordnungs-Problems. Die Tabelle führt ▪ die Anzahl n der Netze, ▪ den kleinstmöglichen gängigen Datentyp für eine Implementierung, ▪ die Anzahl $n!$ der zu untersuchenden Pinzuordnungen, ▪ das notwendige Datenvolumen, um die Eigenschaften aller $n!$ Pinzuordnungen zu erfassen und ▪ die benötigte Rechenzeit, um die Eigenschaften aller Pinzuordnungen auf einem Arbeitsplatzrechner mit 2 GB Arbeitsspeicher und einem Prozessor mit 2 Ghz Taktfrequenz zu bestimmen, auf. Die angegebene Rechenzeit- und Datenvolumenkomplexität wurden bis $n = 10$ Netze experimentell gemessen. Für $n > 10$ Netze sind extrapolierte Werte angegeben. Die Angaben beinhalten nicht die Ressourcen, die zum Analysieren bzw. Auswerten der Daten notwendig sind.

notwendiger Datentyp	**Anzahl n der Netze**	**zu untersuchende Zuordnungen $n!$**	**Daten-volumen**	**Rechenzeit**
8 Bit, $2^8 \mathrel{\hat{=}}$	4	24	11,1 kB	$<$0,1 s
$[1 .. 256]$	5	120	45,4 kB	$<$0,1 s
16 Bit, $2^{16} \mathrel{\hat{=}}$	6	720	259 kB	0,3 s
$[1 .. 65.536]$	7	5.040	1,76 MB	2,3 s
	8	40.320	14,0 MB	21 s
32 Bit, $2^{32} \mathrel{\hat{=}}$	*9*	*362.880*	*126 MB*	*3,4 m*
$[1 .. 4{,}3 \cdot 10^9]$	10	3.628.800	1,23 GB	37 m
	11	39.916.800	13,5 GB	6,9 h
	12	479.001.600	162 GB	3,4 d
64 Bit, $2^{64} \mathrel{\hat{=}}$	13	6.227.020.800	2,06 TB	44,6 d
$[1 .. 1{,}84 \cdot 10^{19}]$	14	87.178.291.200	28,9 TB	1,71 a
	15	1.307.674.368.000	433 TB	25,6 a
	⋮	⋮	⋮	⋮
	20	$2{,}43 \cdot 10^{18}$	$8{,}06 \cdot 10^8$ TB	$4{,}8 \cdot 10^7$ a
$>$ 64 Bit	21	$5{,}11 \cdot 10^{19}$	$1{,}69 \cdot 10^{10}$ TB	$1{,}0 \cdot 10^9$ a
	⋮	⋮	⋮	⋮

12 Netzen ist die Anzahl Permutationen erreicht, die mit einem 32-Bit-Datentyp einfach iteriert werden kann. Die Analyse von 13 Netzen könnte durch Parallelisierung und den Einsatz von Hochleistungsrechnern noch bewältigbar sein. Bei mehr als 13 Netzen steigt der Aufwand jedoch übermäßig.

Vollständig untersuchte Pinzuordnungs-Aufgaben

Die Pinzuordnungs-Aufgaben mit neun Netzen, deren Lösungsräume sich vollständig untersuchen lassen, umfassen die folgenden drei Gruppen:

(1) Triviale Pinzuordnungs-Topologien,
(2) praktisch relevante Pinzuordnungs-Topologien,
(3) möglichst schwierige Pinzuordnungs-Topologien.

Die *trivialen Pinzuordnungs-Topologien* (**Bild 8.4a**) können mit sehr gutem, stellenweise optimalem Ergebnis manuell gelöst werden. Diese Anordnungen erlauben ein einfaches Überprüfen der Wirksamkeit der entwickelten Algorithmen. Die *praktischen Pinzuordnungs-Topologien* (Bild 8.4b) lassen sich nur „verkleinert“ abbilden und untersuchen, da, wie bereits erläutert, die Anzahl der Netze auf neun begrenzt ist. Die *schwierigen Pinzuordnungs-Topologien* (Bild 8.4c) zeichnen sich dadurch aus, dass sie keinem Raster entsprechen und nicht symmetrisch sind.

Die beiden Pinfelder einer kleinen Pinzuordnungs-Aufgabe werden für die Experimente in verschiedenen Abständen und Winkeln zueinander angeordnet. Die untersuchten Abstände spiegeln die verschiedenen praktisch relevanten Abstände wider (siehe Abschnitt 5.2):

(1) Mittelpunkte des FROM- und TO-Pinfeld sind koinzident (**Bild 8.5a**),
(2) FROM- und TO-Pinfeld überlappen sich etwa zur Hälfte (Bild 8.5b),
(3) FROM- und TO-Pinfeld liegen direkt nebeneinander (Bild 8.5c),
(4) Abstand zwischen FROM- und TO-Pinfeld ist in der Größenordnung der Ausdehnung der Pinfelder (Bild 8.5d),
(5) Abstand zwischen FROM- und TO-Pinfeld ist zehnmal so groß wie die Ausdehnung der Pinfelder (Bild 8.5e).

Jeder der fünf Abstände wurde jeweils unter den Winkeln 0° (horizontal), 10°, 30° und 45° (diagonal) der Pinfelder zueinander untersucht (**Bild 8.6**), um Effekte zu erfassen, die durch das Entwurfsraster oder den winkelabhängigen Verdrahtungsumweg bedingt sind. **Bild 8.7** zeigt ausgewählte Verdrahtungsdichteverteilungen

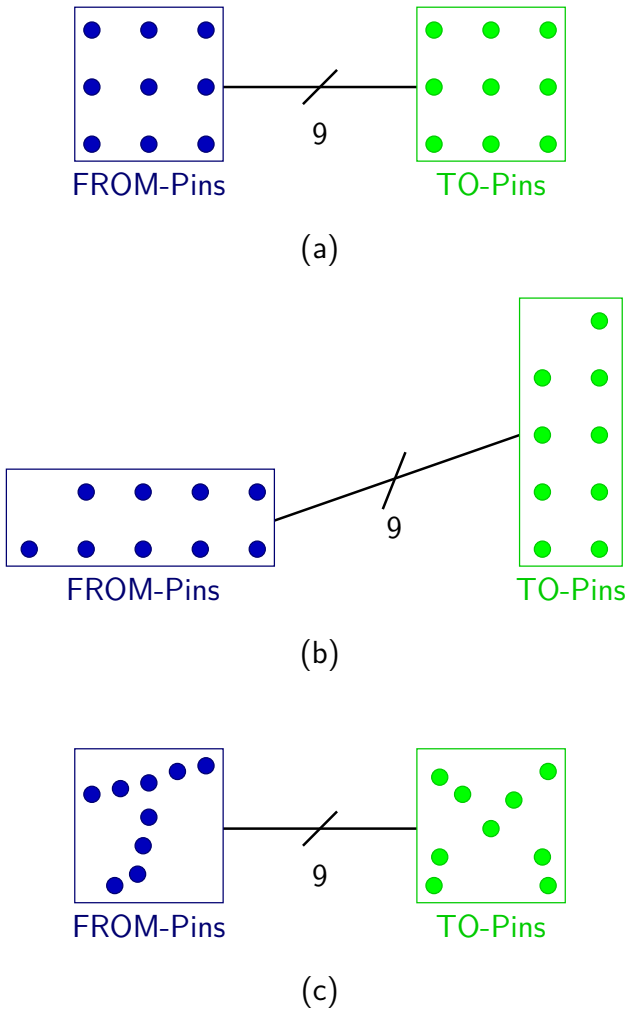


Bild 8.4: Drei beispielhafte Pinzuordnungs-Aufgaben mit neun Netzen. Teilbild (a) zeigt eine triviale Pinzuordnungs-Topologie, (b) bildet die Topologie einer praktisch relevanten Aufgabe ab und (c) ist eine möglichst schwierige Pinzuordnungs-Topologie.

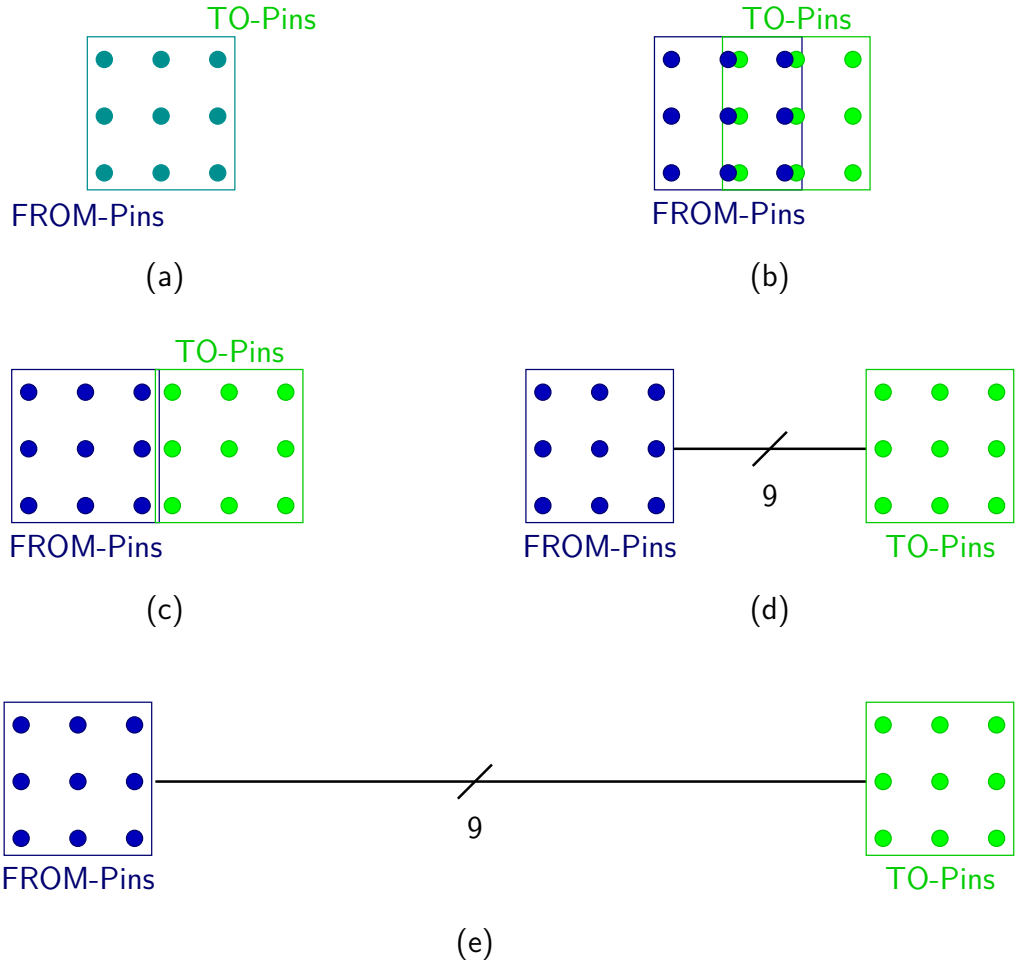


Bild 8.5: Fünf verschiedene Lagen des FROM- und TO-Pinfeldes zueinander. Koinzident (a), überlappend (b), direkt nebeneinander (c), einfacher Abstand (d) und zehnfacher Abstand (e).

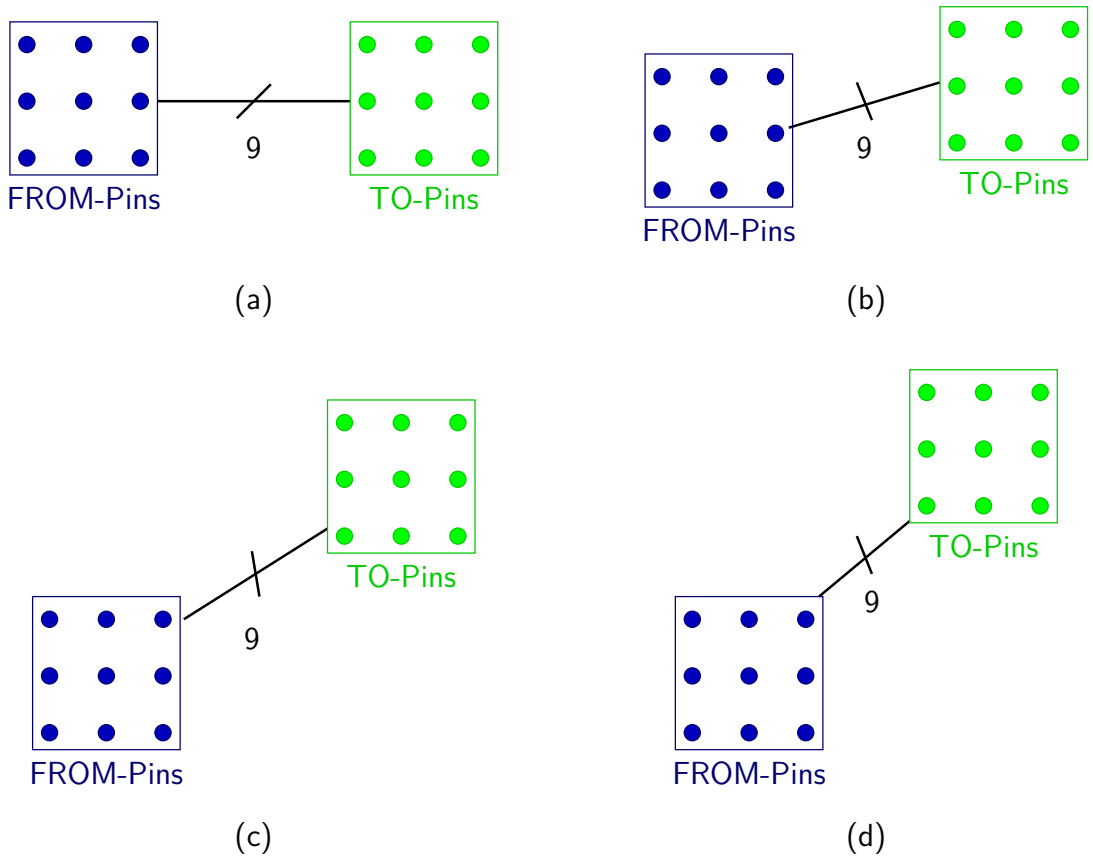


Bild 8.6: Vier Winkel für die relative Lage des FROM- und TO-Pinfeldes. Horizontal (0°) (a), mit einem Winkel von 10° (b), mit einem Winkel von 30° (c) und diagonal (45°) (d).

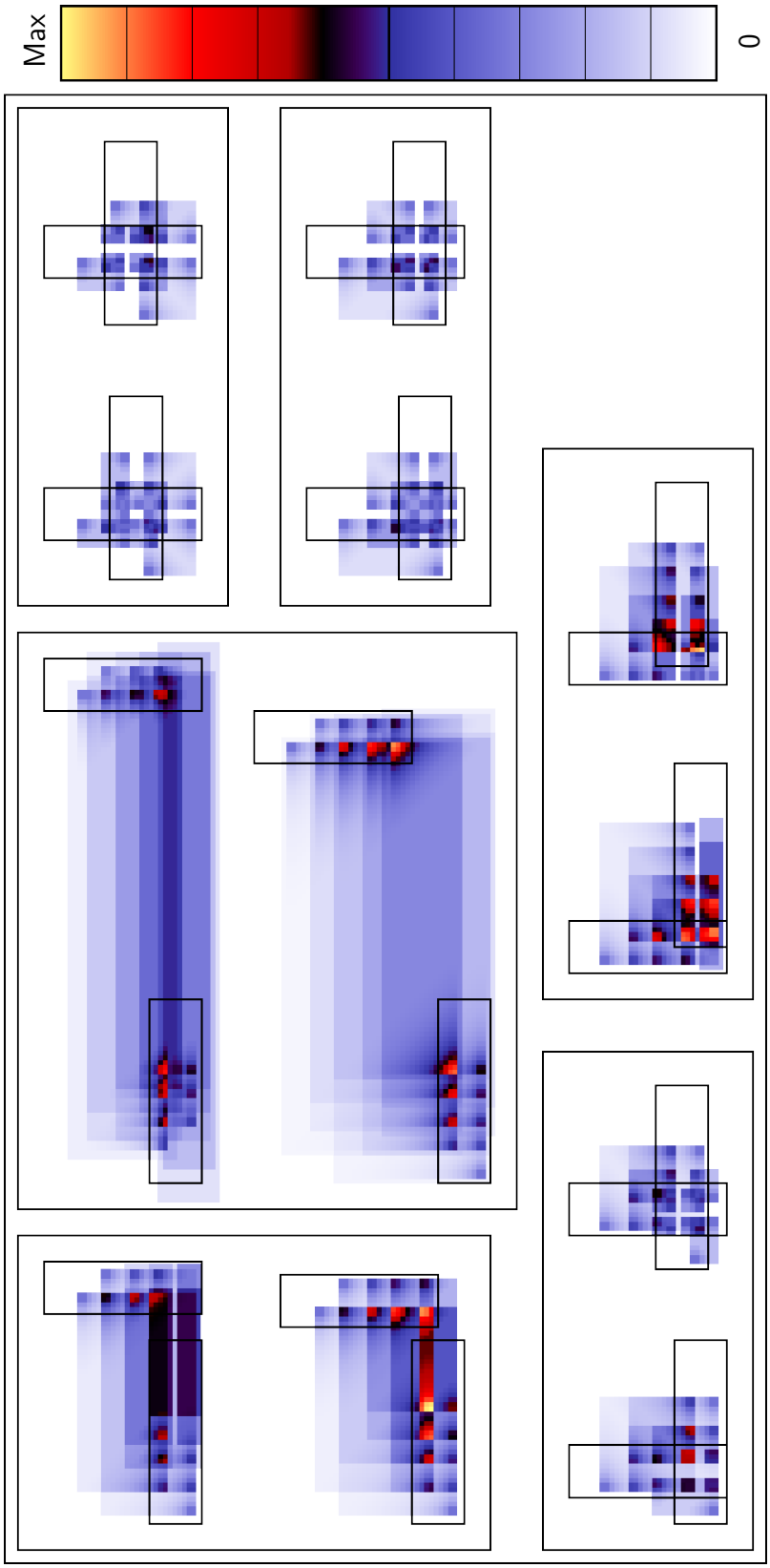


Bild 8.7: Verdrahtungsdichteverteilungen $\mathcal{U}(x,y)$ für die Pinzuordnungs-Aufgabe aus Bild 8.4b. Dargestellt sind sechs verschiedene Abstände, jeweils in einem sich um 10° unterscheidenden Winkel der Pinfelder zueinander. Die zugrunde liegende Pinzuordnung ist jeweils die optimale Zuordnung bezüglich der Kostenfunktion (siehe Kapitel 7).

für die Pinzuordnungs-Aufgabe aus Bild 8.4b. Dargestellt sind verschiedene Abstände und die Winkel 0° und 10°. Diese geschätzten Gesamtverdrahtungsdichten stellen die Grundlage für die Berechnung der Bewertungskriterien $\hat{\mathcal{U}}$, $\overline{\mathcal{U}}$, $\overline{\mathcal{W}}$ und $\sigma_{\mathcal{W}}$ dar (siehe Kapitel 7).

Korrelation von Bewertungskriterien

Die Korrelation aller Bewertungskriterien untereinander wird für jede untersuchte Pinzuordnungs-Aufgabe bestimmt. Dazu berechnet man für jedes Kriterienpaar (X,Y) den Rangkorrelationskoeffizienten r_s nach Spearman [96]. Die konkreten Werte eines Kriterienpaars für die Pinzuordnung i sind (x_i,y_i):

$$r_s = \frac{\sum_i (\mathrm{rg}(x_i) - \overline{\mathrm{rg}}_x)(\mathrm{rg}(y_i) - \overline{\mathrm{rg}}_y)}{\sqrt{\sum_i (\mathrm{rg}(x_i) - \overline{\mathrm{rg}}_x)^2} \sqrt{\sum_i (\mathrm{rg}(y_i) - \overline{\mathrm{rg}}_y)^2}} \quad . \tag{8.10}$$

Der Wert $\mathrm{rg}(x_i)$ ist der Rang von x_i, also die Position des Wertes x_i, wenn die Reihe der x-Werte sortiert und nummeriert ist. Gleichen x-Werten weist man das arithmetische Mittel der auf sie fallenden Ränge zu. Der Mittelwert $\overline{\mathrm{rg}}_x$ ist der mittlere Rang der x-Werte. Der Korrelationswert r_s ist 1 bzw. −1, wenn die beiden Kriterien X und Y monoton zusammenhängen; er ist 0, wenn sie unkorreliert sind. Im Unterschied zum Korrelationskoeffizienten r nach Pearson, siehe Gl. (8.6), setzt der Rangkorrelationskoeffizient keinen linearen Zusammenhang voraus. Stattdessen erlaubt er einen beliebigen monotonen Zusammenhang der beiden Kriterien.

Die folgenden Erkenntnisse lassen sich aus den ermittelten Werten der Korrelation r_s ableiten (**Tabelle 8.5**):

- Die geschätzte euklidische Netzlänge korreliert sehr stark ($r_s = 0{,}91$) mit der Anzahl der Signalkreuzungen, geschätzt als die Kreuzungen der Luftlinien. Die Signalkreuzungen korrelieren hingegen deutlich weniger mit der Manhattan-Länge ($r_s = 0{,}73$).
- Die Manhattan-Länge korreliert nur mäßig ($r_s = 0{,}61$) mit der Luftlänge.
- Die mittlere kritische Netzlänge $\overline{\mathcal{W}}$ korreliert wenig ($r_s \leq 0{,}40$) mit der Manhattan-Länge, der Luftlänge, den Signalkreuzungen und der Verdrahtungsdichte. Sie bildet also einen eigenständigen neuen Aspekt der Verdrahtbarkeit ab.

Tabelle 8.5: Rangkorrelationskoeffizient r_s nach Spearman für alle Paarungen der Bewertungskriterien.

	I	$\bar{l}_{\sqrt{\text{MH}^2}}$	$\hat{l}_{\sqrt{\text{MH}^2}}$	$\bar{l}_{\text{HPWL}}$	$\hat{l}_{\text{HPWL}}$	$\overline{\mathcal{U}}$	$\hat{\mathcal{U}}$	$\overline{\mathcal{W}}$	$\sigma_{\mathcal{W}}$
I	1,00	0,91	0,03	0,73	-0,06	0,82	0,55	0,26	0,29
$\bar{l}_{\sqrt{\text{MH}^2}}$		1,00	0,02	0,61	-0,05	0,81	0,63	0,39	0,42
$\hat{l}_{\sqrt{\text{MH}^2}}$			1,00	0,08	0,51	0,06	0,01	0,18	0,11
$\bar{l}_{\text{HPWL}}$				1,00	0,17	0,96	0,52	0,08	0,14
$\hat{l}_{\text{HPWL}}$					1,00	0,16	0,00	0,30	0,19
$\overline{\mathcal{U}}$						1,00	0,65	0,40	0,47
$\hat{\mathcal{U}}$							1,00	0,34	0,46
$\overline{\mathcal{W}}$								1,00	0,94
$\sigma_{\mathcal{W}}$									1,00

Maximum	$\bar{l}_{\sqrt{\text{MH}^2}}$	I	$\hat{l}_{\text{HPWL}}$	$\overline{\mathcal{U}}$	$\hat{l}_{\sqrt{\text{MH}^2}}$	$\bar{l}_{\text{HPWL}}$	$\overline{\mathcal{U}}$	$\sigma_{\mathcal{W}}$	$\overline{\mathcal{W}}$
	0,91	0,91	0,51	0,96	0,51	0,96	0,65	0,94	0,94

- Die mittlere kritische Netzlänge $\overline{\mathcal{W}}$ korreliert sehr stark ($r_s = 0{,}94$) mit der Standardabweichung $\sigma_{\mathcal{W}}$ der kritischen Netzlänge. Eine große mittlere kritische Netzlänge $\overline{\mathcal{W}}$ bedeutet, dass die Anzahl der sich überlagernden Netze bzw. Verdrahtungswege größer ist. Die überlagerten Verdrahtungsdichten fließen in die kritische Netzlänge quadratisch ein. Für Bereiche mit Überlagerungen ergeben sich also sehr hohe Werte, während Bereiche ohne Überlagerung den Wert Null haben. Die Standardabweichung $\sigma_{\mathcal{W}}$ ist sensibel gegenüber solchen großen Unterschieden der Werte $\mathcal{W}(x,y)$, weil die Differenzen $\overline{\mathcal{W}} - \mathcal{W}(x,y)$ quadratisch einfließen, siehe Gl. (7.4). Die Werte $\overline{\mathcal{W}}$ und $\sigma_{\mathcal{W}}$ sind also nicht linear korreliert. Dies wird durch einen geringeren Korrelationskoeffizienten $r = 0{,}84$ nach Gl. (8.6) bestätigt, denn dieser setzt einen linearen Zusammenhang voraus.
- Die geschätzte Verdrahtungsdichte korreliert wie erwartet, siehe Gl. (3.17), fast perfekt ($r_s = 0{,}96$) mit der Manhattan-Länge. Der Wert r_s ist aus zwei Gründen nicht genau Eins, zum Ersten, weil die Verfeinerung des Randbereichs (siehe Abschnitt 6.3.3) zum Einsatz kommt. Die im Randbereich hinzugefügte Verdrahtungsdichte bewirkt, dass die Manhattan-Länge nicht genau proportional zur Verdrahtungsdichte ist. Zum Zweiten, legt die konkrete Implementierung für die Platzierung der Pins und für die Berechnung der Verdrahtungsdichte unterschiedliche Raster zugrunde. Dadurch entstehen kleine Abweichungen vom monotonen Zusammenhang der berechneten Manhattan-Länge und der mittleren Verdrahtungsdichte.
- Die geschätzte Verdrahtungsdichte korreliert ($r_s = 0{,}82$) mit den Signalkreuzungen.

Bewertung der Pinzuordnungs-Algorithmen

Die entwickelten Pinzuordnungs-Algorithmen lassen sich, aufbauend auf der kompletten Erfassung des Lösungsraumes, einschätzen. Dazu werden die mit diesen Algorithmen gefundenen Lösungen mit der Gesamtbewertung Φ, siehe Gl. (7.8), bewertet. Die Wichtungsfaktoren sind dafür in diesem Abschnitt zu $\beta_{\hat{\mathcal{U}}} = \beta_{\overline{\mathcal{U}}} = \beta_{\overline{\mathcal{W}}} = \beta_{\sigma\mathcal{W}} = \beta_{\mathrm{l}} = \beta_{\hat{\mathrm{l}}} = 1{,}00$ und $\beta_{\mathrm{I}} = 4{,}00$ gewählt. Außerdem können die Eigenschaften der Algorithmen bezüglich der einzelnen erfassten Bewertungskriterien eingeschätzt werden. Die **Bilder 8.9** und **8.10** ordnen die so ermittelten Pinzuordnungen (**Bild 8.8**) in den Lösungsraum ein. Die Pinzuordnungs-Aufgabe, die diesen Bildern zugrunde liegt, ist in Bild 8.4b dargestellt.

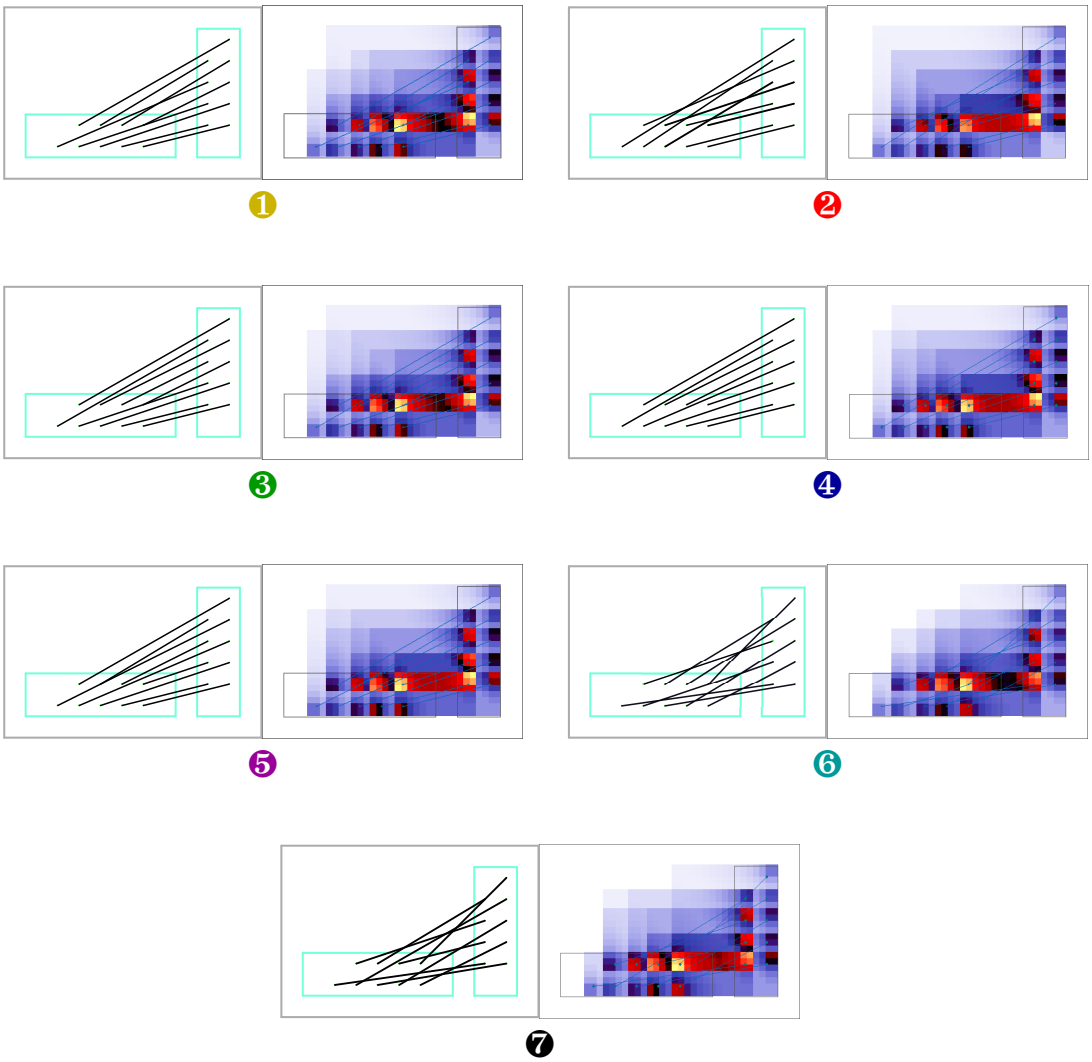


Bild 8.8: Pinzuordnungen und jeweilige geschätzte Verdrahtungsdichte für die Aufgabe aus Bild 8.4b, ermittelt mit den Algorithmen aus Kapitel 5. Die Pinzuordnungen wurden wie folgt gefunden: ❶ beste Pinzuordnung bezüglich der Kostenfunktion, ❷ kreuzungsfrei beim vertikalen Verlassen des FROM-Pinfeldes, ❸ kreuzungsfreie Luftlinien bzw. simultane Minimierung der Manhattan-Länge und Signalkreuzungen ($\alpha = 0.01$), ❹ minimale Luftlänge bzw. kreuzungsfreie Luftlinien, ❺ Projizieren auf Geraden, ❻ minimale Manhattan-Länge bzw. minimale X-Verdrahtungslänge und ❼ kreuzungsfrei beim horizontalen Verlassen des FROM-Pinfeldes.

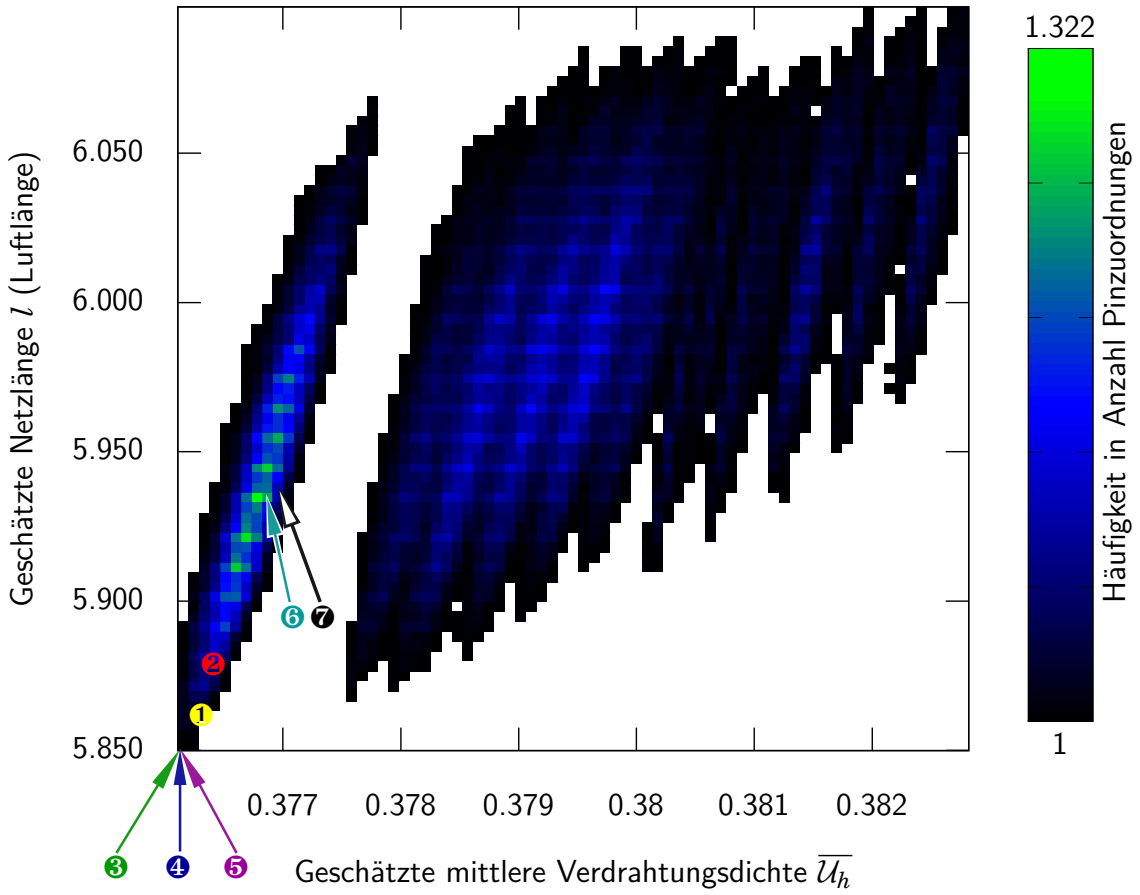


Bild 8.9: Lösungsraum der Pinzuordnungs-Aufgabe aus Bild 8.4b. Dargestellt ist die Anzahl der Pinzuordnungen, die die jeweilige Kombination aus geschätzter Verdrahtungslänge l ($\sqrt{\mathrm{MH}^2}$) und mittlerer geschätzter Verdrahtungsdichte $\overline{\mathcal{U}_h}$ aufweisen. Die Pinzuordnungen aus Bild 8.8 sind mit ❶ bis ❼ markiert.

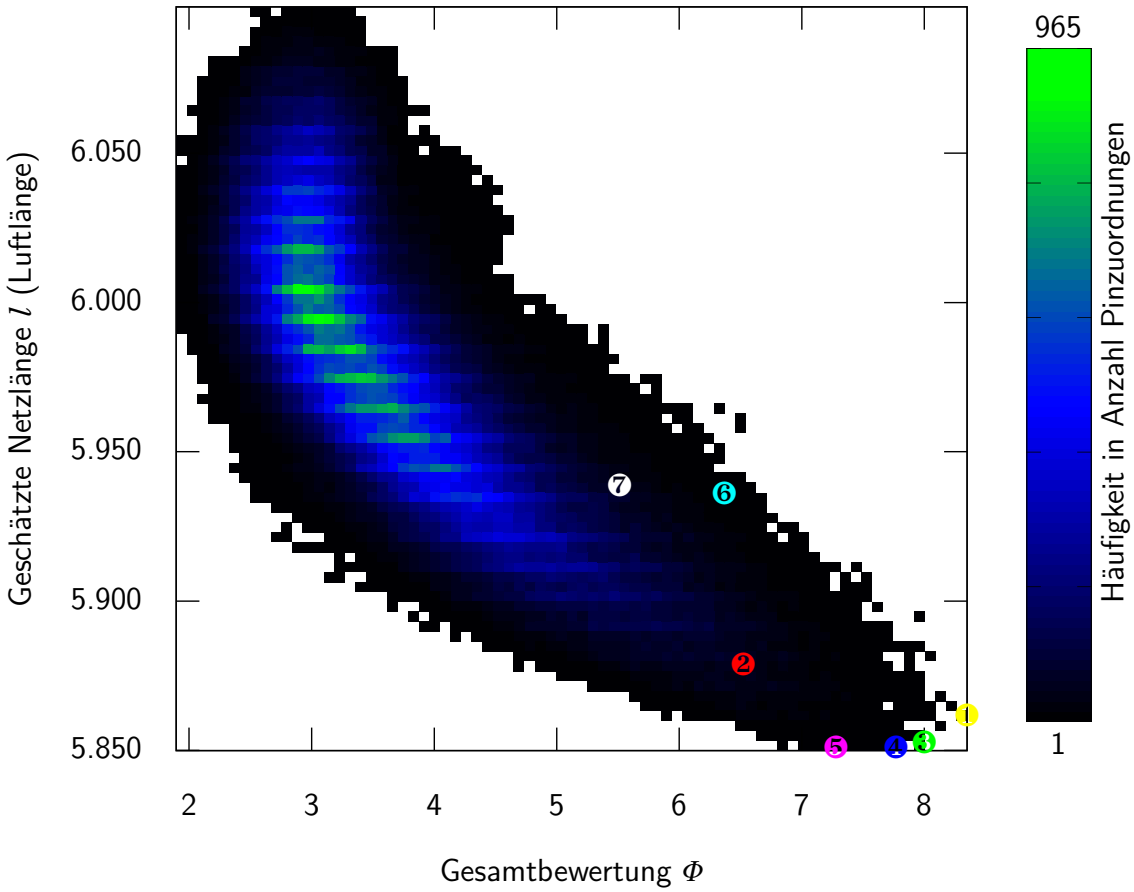


Bild 8.10: Lösungsraum der Pinzuordnungs-Aufgabe aus Bild 8.4b. Dargestellt ist die Anzahl der Pinzuordnungen, die die jeweilige Kombination aus geschätzter Verdrahtungslänge l ($\sqrt{\mathrm{MH}^2}$) und Gesamtbewertung Φ aufweisen. Die Pinzuordnungen aus Bild 8.8 sind mit ❶ bis ❼ markiert.

Die Ergebnisse zeigen, dass mehrere Pinzuordnungs-Algorithmen nahezu optimale Lösungen ermitteln. Dies trifft gleichermaßen auf alle untersuchten Pinzuordnungs-Aufgaben zu. Jedoch liefert nicht bei jeder Aufgabe der gleiche Pinzuordnungs-Algorithmus das beste Ergebnis. Einfluss auf den am besten geeigneten Algorithmus haben die gewählten Wichtungen der Kriterien der Kostenfunktion und die Topologie der Pinzuordnungs-Aufgabe. Es ist also eine automatische Auswahl der am besten geeigneten Pinzuordnung anhand der entwickelten Kostenfunktion nötig.

Die folgenden allgemein gültigen Eigenschaften lassen sich aus den Ergebnissen ableiten:

- Für jede Pinzuordnungs-Aufgabe und jedes Optimierungskriterium liefert mindestens ein Algorithmus eine nahezu optimale Pinzuordnung.
- Die Pinzuordnungs-Algorithmen „Projizieren“ und das „Minimieren der Manhattan-Länge“ sind für sich überlagernde Pinfelder am schlechtesten geeignet.
- „Wiederholtes Unterteilen“ liefert die Pinzuordnung, die den kleinsten Längenabgleich erfordert.
- Das Minimieren der Luftlänge ist im Resultat dem Minimieren der Signalkreuzungen sehr ähnlich. Entkreuzen benötigt jedoch weniger Rechenzeit.

Diese und weitere Ergebnisse sind auch in der Arbeit [97] dargestellt.

8.2.2 Pinzuordnungs-Aufgaben realer Problemgröße

Die Pinzuordnungs-Algorithmen werden von der Firma IBM in der Produktentwicklung eingesetzt und haben dort ihre Effektivität bewiesen. Reale Produkte wurden mit sehr guten Ergebnissen, basierend auf den optimierten Pinzuordnungen, geplant und hergestellt. Vergleichende Bewertungen der Algorithmen anhand dieser realen Produkte sind jedoch nicht möglich, da jeweils immer nur eine einzige Feinverdrahtung erarbeitet wurde. Der Aufwand, mehrere Pinzuordnungen bis hin zu ihrer Feinverdrahtung zu untersuchen, ist zu groß. Die vorliegenden Messwerte reichen für den Vergleich der Verdrahtbarkeiten dieser realen Produkte also nicht aus.

Für die Pinzuordnung existieren keine anerkannten Benchmarks, anhand derer man die entwickelten Algorithmen einschätzen könnte. Deswegen werden die Ergebnisse anhand des realen Multi-Chip-Moduls „MCM7“ (siehe Bild 2.18) dargestellt. Das Layout MCM7 trägt sieben Chips auf der Oberseite. Die Unterseite ist

flächig mit Pins bedeckt. Das Modul enthält 2.930 Signalnetze, die die Signalpins der sieben Chips mit den Signalpins auf der Unterseite des Moduls verbinden. Die erzielte Verdrahtbarkeit wird jeweils mithilfe des automatischen Verdrahters „Specctra“ der Firma Cadence gemessen. Dazu ermittelt man jeweils die erzielte Verdrahtungslänge, die mindestens benötigte Anzahl Verdrahtungsebenen, die benötigten Vias und die Laufzeit t_{Route} des Auto-Routers Specctra. Diese tatsächliche Verdrahtbarkeit wird den Kriterien zum Schätzen der Verdrahtbarkeit in **Tabelle 8.6** gegenübergestellt. Die Ergebnisse zeigen, dass die geschätzten Verdrahtungslängen $\sqrt{\mathsf{MH}^2}$, HWPL und die mittlere Verdrahtungsdichte $\overline{u}$, wie erwartet, die tatsächliche Verdrahtungslänge widerspiegeln. Der Spitzenwert $\hat{u}$ zeigt für dieses Layout keinen offensichtlichen Zusammenhang mit der Verdrahtbarkeit. Die Pinzuordnung, die die größte selbstgewichtete Verdrahtungsdichte $\overline{u}$ bzw. σ_u und viele Signalkreuzungen aufweist, ist gleichzeitig diejenige, die deutlich mehr Verdrahtungslagen benötigt. Diese Differenzierung wäre allein anhand der Signalkreuzungen I nicht möglich, weil die Pinzuordnung durch wiederholtes Unterteilen auch zahlreiche Signalkreuzungen mit sich bringt, aber keine zusätzlichen Verdrahtungslagen benötigt.

Die durchgeführten Untersuchungen mehrerer Layouts zeigen, dass unabhängig von den gewählten Auto-Router-Parametern die geschätzten Verdrahtungslängen $\sqrt{\mathsf{MH}^2}$, HWPL und die mittlere Verdrahtungsdichte $\overline{u}$ die Verdrahtbarkeit widerspiegeln. Ferner bilden die Anzahl Signalkreuzungen, der Spitzenwert der Verdrahtungsdichte und die selbstgewichtete Verdrahtungsdichte die Verdrahtbarkeit ab, wenn das Layout in möglichst wenigen Ebenen verdrahtet werden soll. Layoutvarianten, die sich weder in Verdrahtungslänge noch Signalkreuzungen signifikant unterscheiden, können anhand der selbstgewichteten Verdrahtungslänge unterschieden werden, da sie eine größere Sensitivität gegenüber kleinen Änderungen der Pinzuordnung aufweist.

8.2.3 Differenzielle Paare

Der Einfluss der Methode zum Berücksichtigen von differenziellen Paaren (siehe Abschnitt 5.4) wird anhand der Signalnetze eines weiteren realen Produktes untersucht. Die Grundlage für die dargestellten Ergebnisse ist das Single-Chip-Modul „SCM1“ (**Bild 8.11**). Dazu werden Pinzuordnungen mit und ohne differenzielle Paare erstellt, jeweils unter Nutzung des gleichen Zuordnungsalgorithmus aus Kapitel 5.

Tabelle 8.6: Verdrahtbarkeit des Multi-Chip-Moduls „MCM7“ mit verschiedenen Pinzuordnungen. Die Tabelle zeigt die verschiedenen Bewertungskriterien, die Laufzeit t_{PA} des Pinzuordnungs-Algorithmus in Sekunden und Eigenschaften der tatsächlichen Verdrahtungsergebnisse.

	Verdrahtbarkeitsvorhersage								tatsächliche Verdrahtung			
	I	$\sqrt{\mathrm{MH}^2}$	HWPL	$\overline{u}$	$\hat{u}$	$\overline{w}$	σ_w	t_{PA}	Verdr.-länge	notw. Ebenen	Vias	t_{Route}
Wiederh. Unterteilen (Abschnitt 5.2.1)	18.272	12,88	49.691	0,591	6,839	0,108	0,132	1	51.495	6	5.259	971
Keine Kreuzungen (Abschnitt 5.2.2)	0	12,64	49.261	0,584	6,665	0,081	0,112	17	50.877	6	5.112	719
Min, $\sqrt{\mathrm{MH}^2}$, $\alpha = 0{,}0$ (Abschnitt 5.3)	240	12,38	48.116	0,569	6,859	0,122	0,136	254	49.796	6	5.012	778
Min, HPWL, $\alpha = 0{,}0$ (Abschnitt 5.3)	63.500	13,25	47.734	0,588	6,847	0,32	0,201	134	50.053	10	4.986	940
Min, HPWL, $\alpha = 0{,}1$ (Abschnitt 5.3)	0	12,49	47.734	0,567	7,152	0,13	0,137	172	49.538	6	5.038	723

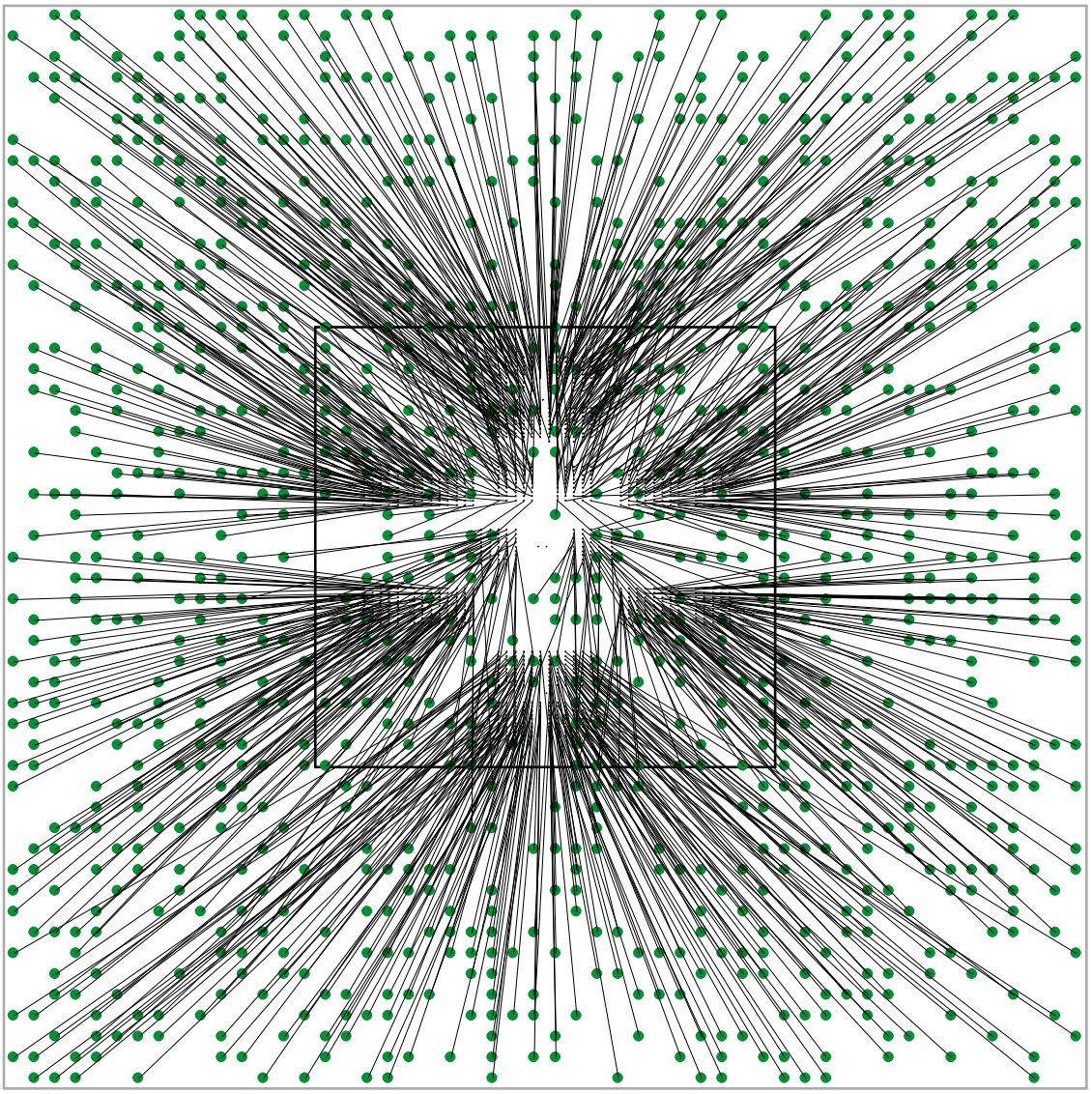


Bild 8.11: Single-Chip-Modul „SCM1“ mit 1.044 Signalnetzen; 497 Netzpaare können differenziell verdrahtet werden (siehe auch Bilder 2.7, 3.15 und 5.3).

Die Anordnung der Pins des Zwischenverdrahtungsträgers von „SCM1“ erlaubt maximal 497 differenzielle Netzpaare. Es wurden alle Pinzuordnungs-Algorithmen aus Kapitel 5 betrachtet, mit Ausnahme des Algorithmus durch Projizieren auf eine Gerade und dem Minimieren der Manhattan-Länge, weil sie, wie in Abschnitt 8.2.1 bereits erläutert, für diese konkrete Pinzuordnungs-Aufgabe ungeeignet sind. **Tabelle 8.7** zeigt den Vergleich der Pinzuordnungen mit und ohne Berücksichtigung von differenziellen Paaren. Die Wichtungsfaktoren für die Kostenfunktion wurden zu $\beta_{\hat{\mathcal{U}}} = \beta_{\overline{\mathcal{U}}} = \beta_{\overline{\mathcal{W}}} = \beta_{\sigma\mathcal{W}} = \beta_{\mathrm{l}} = \beta_{\mathrm{I}} = 1{,}0$ und $\beta_{\hat{\mathrm{l}}} = 0{,}00$ gewählt.

Die Ergebnisse zeigen, dass der Unterschied zwischen der Pinzuordnung mit und ohne differenzielle Paare klein ist. Die Anzahl der Signalkreuzungen unterscheidet sich scheinbar signifikant. Die Kreuzungen entstehen durch das Zusammenfassen der differenziellen Pinpaare zu Fatpins (siehe Abschnitt 5.4), weil dies mit kleinen Änderungen der Pinfeldtopologie einhergeht. Eine optische Inspektion der Pinzuordnungen mit differenziellen Paaren hat jedoch gezeigt, dass diese Signalkreuzungen in fast parallel verlaufenden Netzen und nur nahe an deren Endpunkten/Pins auftreten, das heißt, diese Signalkreuzungen lassen sich während der späteren Verdrahtung leicht auflösen.

Diese Methode erlaubt also die Berücksichtigung der Randbedingungen von differenziellen Paaren während der Pinzuordnung, ohne die Verdrahtbarkeit zu verschlechtern. Da die ursprünglichen Pinzuordnungen ohne differenzielle Paare erwiesenermaßen eine gute Verdrahtbarkeit aufweisen, sind auch die Pinzuordnungen, die die Randbedingungen der differenziellen Paare berücksichtigen, gut verdrahtbar. Weitere Ergebnisse und eine Analyse verschiedener Strategien zum Zusammenfassen differenzieller Pinpaare zu Fatpins sind in der Arbeit [98] beschrieben.

Weiterhin fällt auf, dass die selbstgewichtete Verdrahtungsdichte das sensitivste Bewertungskriterium ist. Selbst kleine Änderungen der Pinzuordnung, wie sie durch die Berücksichtigung von differenziellen Paaren entstehen, sind damit unterscheidbar. Das ist eine Bestätigung der in Abschnitt 6.1 angestrebten Eigenschaften der entwickelten probabilistischen Verdrahtungsdichteverteilung.

8.2.4 Nutzen der Globalverdrahtung

Die Methode zum Berücksichtigen von Globalverdrahtungsinformationen (siehe Abschnitt 5.6) verbessert die Pinzuordnungs-Ergebnisse, indem die Genauigkeit der Verdrahtbarkeitsvorhersage erhöht wird. Die folgenden Abschnitte erläutern

Tabelle 8.7: Verdrahtbarkeit des Layouts „SCM1“ mit und ohne Berücksichtigung von differenziellen Paaren. Die benötigte Rechenzeit t ist in Sekunden angegeben. Der prozentuale Unterschied zwischen der Pinzuordnung ohne differenzielle Paare (DPs, jeweils erste Zeile) und der Pinzuordnung mit dem gleichen Algorithmus mit differenziellen Paaren (jeweils zweite Zeile) ist in der Zeile Δ angegeben.

Algorithmus	DPs	$\overline{\mathcal{U}}$	$\hat{\mathcal{U}}$	$\overline{\mathcal{W}}$	$\sigma_{\mathcal{W}}$	HPWL	$\sqrt{\text{MH}^2}$	I	Φ	t
Min. $\sqrt{\text{MH}^2}$, $\alpha = 0{,}0$	0	0,714	5,897	0,118	0,102	23,198	14,876	95	5,492	6,48
(Abschnitt 5.3)	497	0,715	5,871	0,116	0,101	23,218	14,882	1.756	5,525	8,63
Δ		0,11%	-0,45%	-1,47%	-0,63%	0,08%	0,04%	1.750%	0,61%	33,02%
Wiederh. Unterteilen	0	0,717	6,228	0,088	0,083	23,269	14,886	8.506	5,723	<1
(Abschnitt 5.2.1)	497	0,717	6,276	0,084	0,082	23,290	14,890	8.461	5,816	<1
Δ		0,11%	0,76%	-5,19%	-1,64%	0,09%	0,03%	-0,53%	1,62%	
Keine Kreuzungen	0	0,714	5,905	0,102	0,096	23,200	14,880	0	5,602	<1
(Abschnitt 5.2.2)	497	0,715	5,861	0,105	0,101	23,221	14,897	2.086	5,602	2,83
Δ		0,12%	-0,75%	2,85%	4,35%	0,09%	0,11%		0,00%	
Min. $\sqrt{\text{MH}^2}$, $\alpha = 0{,}1$	0	0,714	5,896	0,117	0,101	23,198	14,901	0	5,509	7,67
(Abschnitt 5.3)	497	0,715	5,939	0,107	0,100	23,219	14,899	1.743	5,570	9,99
Δ		0,11%	0,74%	-8,11%	-0,92%	0,09%	-0,02%		1,12%	30,15%
Min. $\sqrt{\text{MH}^2}$, $\alpha = 0{,}01$	0	0,714	5,896	0,117	0,101	23,198	14,901	0	5,509	7,55
(Abschnitt 5.3)	497	0,714	5,915	0,115	0,098	23,209	14,888	1.704	5,546	10,92
Δ		0,06%	0,33%	-1,69%	-2,83%	0,05%	-0,09%		0,67%	44,72%

diesen Sachverhalt und verdeutlichen ihn anhand der geschätzten Verdrahtungslänge und der Signalkreuzungen.

Verbesserte Vorhersagegenauigkeit

Das Berücksichtigen der Globalverdrahtungsinformationen während der Pinzuordnung (siehe Abschnitt 5.6) verbessert offenkundig die Genauigkeit der Verdrahtbarkeitsvorhersagen, was sich wiederum positiv auf die Ergebnisse der Pinzuordnungs-Optimierung auswirkt. Diese Verbesserung resultiert aus der höheren Genauigkeit beim Schätzen der Netzlängen, Signalkreuzungen und der Verdrahtungsdichteverteilungen. Da diese Kriterien die Grundlage für das Bewerten der Pinzuordnungen sind, verbessert sich auch die Genauigkeit der Bewertung und damit das Pinzuordnungs-Ergebnis.

Das Schätzen der Netzlänge verbessert sich offensichtlich, weil die Verdrahtungspfade inklusive notwendiger Umwege bekannt sind. Die Vorhersagegenauigkeit der Verdrahtungsdichteverteilung erhöht sich in überfüllten Verdrahtungsregionen, weil die Globalverdrahtungsinformationen bestimmen, welche Netze die überfüllten Regionen umgehen. Diese kritischen Regionen sind bei der Layoutoptimierung von besonderer Bedeutung, weil sie für die Herstellungskosten entscheidend sind. Netze, die auf Umwegen um eine solche Region herum verdrahtet werden müssen, tragen bei der Schätzung der Verdrahtungsdichte nicht mehr zur Dichte in der überfüllten Region bei. Dadurch entspricht die vorhergesagte Verdrahtungsdichteverteilung besser dem späteren Verdrahtungsergebnis, und die Genauigkeit der prophezeiten Verdrahtbarkeit ist höher. Pinzuordnungen lassen sich also genauer bewerten.

Minimieren der geschätzten Verdrahtungslänge

Die Gesamtlänge jedes Busses lässt sich mit den Pinzuordnungs-Algorithmus aus Abschnitt 5.3 minimieren. Dies ist unabhängig davon, ob man dabei einen Globalverdrahtungspfad berücksichtigt.

Der Bus b wird durch $n-1$ Ankerkomponenten in die Teilaufgaben 1 bis n zerlegt. Die geschätzte Verdrahtungslänge jeder Teilaufgabe ist $l_i \mid i \in [1;n]$. Die geschätzte Gesamtverdrahtungslänge L_b ergibt sich aus der Summe der Teillängen:

$$L_b = \sum_{i=1}^{n} l_i \quad . \tag{8.11}$$

Da die Teilaufgaben unabhängige Optimierungsprobleme sind, gilt für das Minimum der geschätzten Gesamtverdrahtungslänge:

$$\begin{aligned} \min(L_b) &= \min(\sum_{i=1}^{n} l_i) \\ &= \sum_{i=1}^{n} \min(l_i) \; . \end{aligned} \tag{8.12}$$

In Gl. (8.12) ist zu sehen, dass die Gesamtlänge L_b eines Busses unter Berücksichtigung der Globalverdrahtungsinformationen minimiert werden kann, indem man die Teillängen l_1 bis l_i unabhängig voneinander minimiert. Der Pinzuordnungs-Algorithmus aus Abschnitt 5.3 ermittelt also das globale Minimum der geschätzten Gesamtverdrahtungslänge, indem er sequenziell auf die Teilaufgaben angewendet wird. Gleichzeitig fließen so die Globalverdrahtungsinformationen mit ein; die Vorhersagegenauigkeit der geschätzten Verdrahtungslänge und damit das Pinzuordnungs-Ergebnis verbessern sich.

Minimieren der Signalkreuzungen

Die Methode der Ankerkomponenten ist insbesondere effektiv, um Signalkreuzungen zu minimieren. Ist der Verdrahtungsweg für einen Bus bekannt und wird die Geometrie der Ankerkomponenten wie in Abschnitt 5.6 beschrieben gewählt, dann findet der Pinzuordnungs-Algorithmus „Kreuzungen minimieren“ (siehe Abschnitt 5.2.2) eine Pinzuordnung, so dass die spätere Verdrahtung kreuzungsfrei ist. **Bild 8.12** zeigt eine Pinzuordnungs-Aufgabe für einen Bus mit 19 Netzen. Für diesen Bus ist der Globalverdrahtungspfad bekannt. Ausgehend von einer horizontalen Verdrahtung unter der FROM-Komponente verläuft der Pfad durch den in Bild 8.12 dargestellten Eckpunkt und endet unter der TO-Komponente in einer vorrangig vertikalen Verdrahtung. **Bild 8.13** zeigt das Pinzuordnungs- und Verdrahtungsergebnis ohne die Berücksichtigung von Globalverdrahtungsinformationen. In **Bild 8.14** sind die Ergebnisse mit berücksichtigter Globalverdrahtung dargestellt. Es ist zu erkennen, dass die endgültige Verdrahtung nur kreuzungsfrei ausführbar ist, wenn die Globalverdrahtungsinformationen in die Pinzuordnung eingeflossen sind. Eine solche Pinzuordnung, ohne Kreuzungen in der späteren Verdrahtung, lässt sich mithilfe der Ankerkomponenten für Busse mit beliebig vielen Eckpunkten im Globalverdrahtungspfad ermitteln.

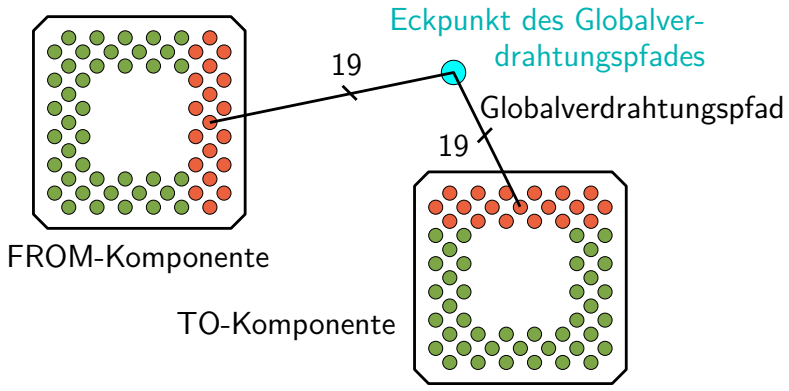
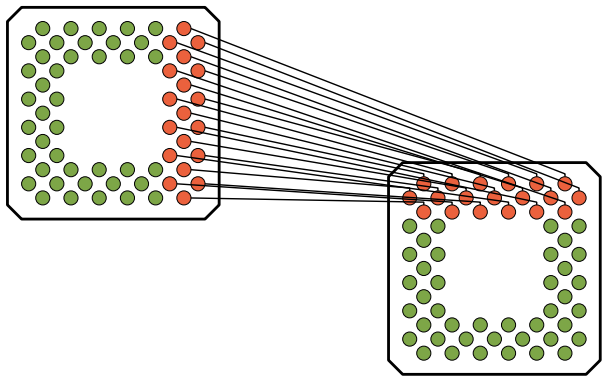
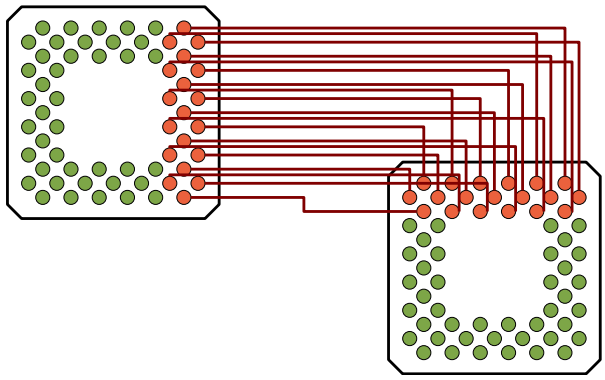


Bild 8.12: Globalverdrahtungsinformationen und die Zerlegung eines Busses in zwei Pinzuordnungs-Teilaufgaben.

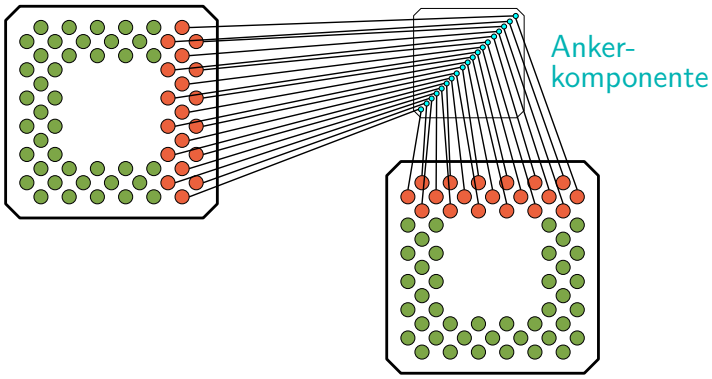


(a)

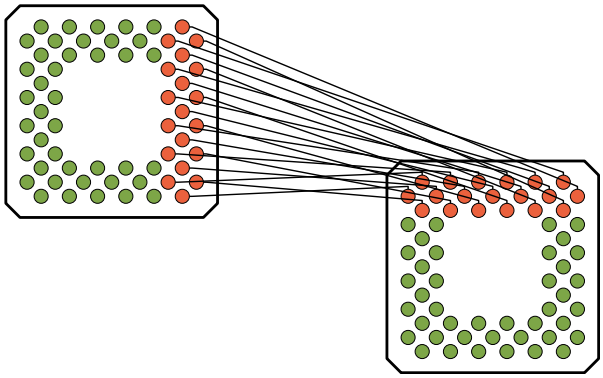


(b)

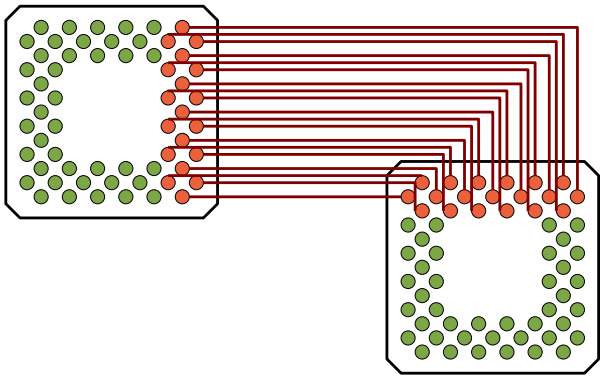
Bild 8.13: Pinzuordnungs- und Verdrahtungsergebnis zu Bild 8.12 ohne Berücksichtigung der Globalverdrahtungsinformationen. Teilbild (a) zeigt eine „scheinbar“ kreuzungsfreie Pinzuordnung, ermittelt durch das Minimieren der Luftlinienkreuzungen. Es ist jedoch nicht möglich, die Verdrahtung entlang des vorgegebenen Globalverdrahtungspfades kreuzungsfrei zu realisieren (b).



(a)



(b)



(c)

Bild 8.14: Pinzuordnungs- und Verdrahtungsergebnis zu Bild 8.12 mit Berücksichtigung der Globalverdrahtungsinformationen. Teilbild (a) zeigt die Ankerkomponente und die beiden Teilpinzuordnungen ohne Kreuzungen in den Luftlinien. Diese beiden Pinzuordnungen sind in Teilbild (b) auf die ursprünglichen Pins übertragen. Die endgültige kreuzungsfreie Verdrahtung ist in Teilbild (c) gezeigt.

Wiederholtes Unterteilen

Der Pinzuordnungs-Algorithmus „wiederholtes Unterteilen“ (siehe Abschnitt 5.2.1) liefert mit und ohne Globalverdrahtungsinformationen (Ankerkomponenten) stets die gleiche Pinzuordnung. Diese Eigenschaft ergibt sich, weil das Nummerieren der Pins (siehe Abschnitt 5.2.1) unabhängig von der relativen Lage der Pinfelder ist. Diese unveränderliche Nummerierung ist wiederum die Grundlage für die dadurch auch konstante Pinzuordnung.

8.2.5 Hierarchieebenen

Elektronische Geräte werden für den Layoutentwurf, wie bereits beschrieben, hierarchisch gegliedert. Die einzelnen Komponenten bzw. Hierarchieebenen (Chip, Modul, Leiterplatte usw.) entwirft man weitestgehend unabhängig voneinander. Das Zusammenspiel der Komponenten wird durch definierte Schnittstellen sichergestellt. Die Pinzuordnung erstellt und optimiert diese Schnittstellendefinitionen.

In **Bild 8.15a** ist das Single-Chip-Modul „SCM1“ auf einer Leiterplatte platziert. Die 1.044 Signalnetze sind ausgehend von den Chip-Pins, über die SCM-Pins und weiter zu den Pins der Steckerleiste zu verdrahten. Dieses Layout „SCM1 Platziert“ besteht aus Sicht der Verdrahtung aus drei Ebenen:

(1) Die Verdrahtung im Chip,
(2) die Verdrahtung im Modul zwischen dem Chip und der Leiterplatte,
(3) die Verdrahtung in der Leiterplatte zwischen dem Modul und der Steckerleiste.

Für dieses Layout sind somit Pinzuordnungen für drei Pinfelder festzulegen:

(i) Chip-Pins,
(ii) SCM-Pins,
(iii) die Pins der Steckerleiste.

Ist keine oder eine der Pinzuordnungen (i) bis (iii) fest vorgegeben, dann können die zwei Pinzuordnungs-Teilaufgaben (A) und (B) (Bild 8.15b) unabhängig voneinander sequenziell (siehe Abschnitt 5.5), unter Verwendung eines geeigneten Zuordnungsalgorithmus aus Abschnitt 5, bestimmt werden. Eine globale Bewertung der Verdrahtbarkeit ist in diesem Fall nicht notwendig.

Ist die Pinzuordnung (ii) zu optimieren, während die beiden Pinzuordnungen (i) und (iii) unveränderlich vorgegeben sind, hängen die beiden Teilaufgaben (A)

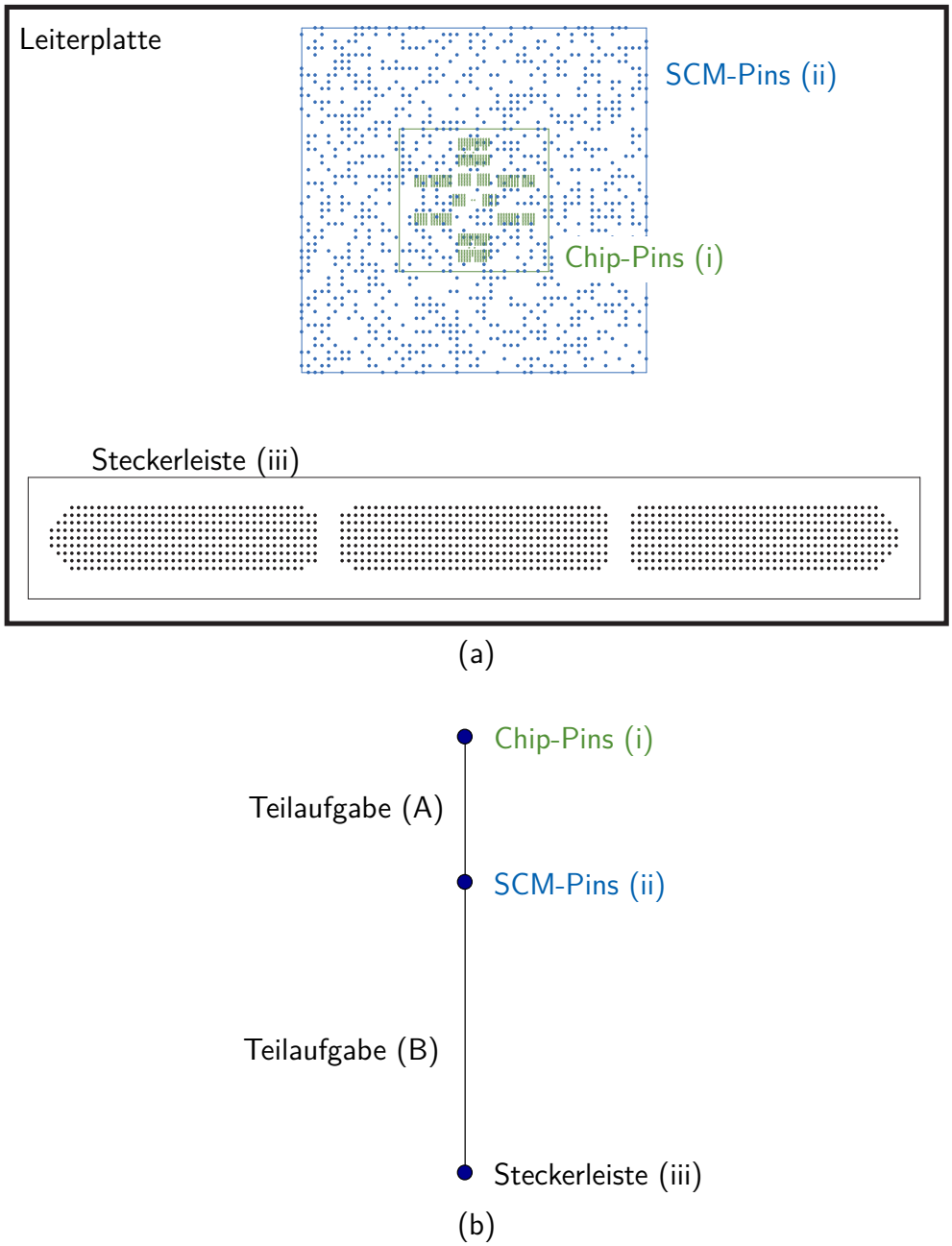


Bild 8.15: Layout „SCM1 Platziert“. Teilbild (a) zeigt die Signalpins des SCM1, des Chips und der Steckerleiste. Teilbild (b) stellt die beiden Pinzuordnungs-Teilaufgaben (A) und (B) in einem Graphen dar (siehe auch Bild 5.16). Es sind 1.044 Signalnetze von den Chip-Pins über die SCM-Pins zu den Pins der Steckerleiste zu verdrahten.

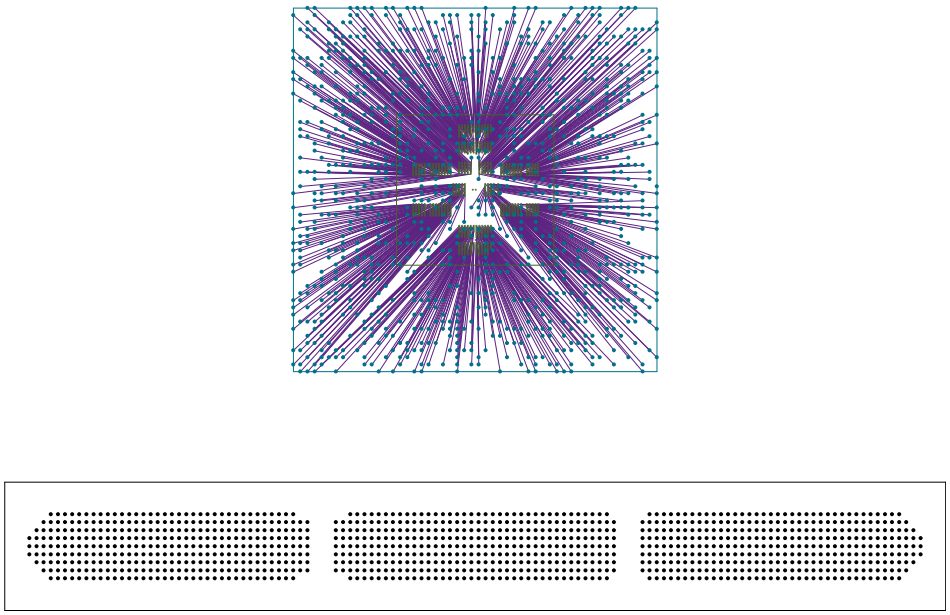
und (B) (Bild 8.15b) voneinander ab. Sie lassen sich dann nicht sequenziell bearbeiten. Die Verdrahtbarkeit auf der Leiterplatte und auf dem Modul hängen gleichzeitig nur von der Pinzuordnung (ii) ab. Es muss also eine Pinzuordnung gefunden werden, die die Verdrahtbarkeit insgesamt optimiert.

Die in Kapitel 7 entwickelte Kostenfunktion ist hierfür die Grundlage. Auf diese Kostenfunktion kann ein allgemeingültiges Optimierungsverfahren, wie zum Beispiel simulierte Abkühlung, aufbauen, um die Verdrahtbarkeit der beiden Teilaufgaben simultan zu optimieren. Die Anpassung und Implementierung eines solchen global-optimalen Verfahrens ist jedoch nicht Bestandteil der vorliegenden Arbeit.

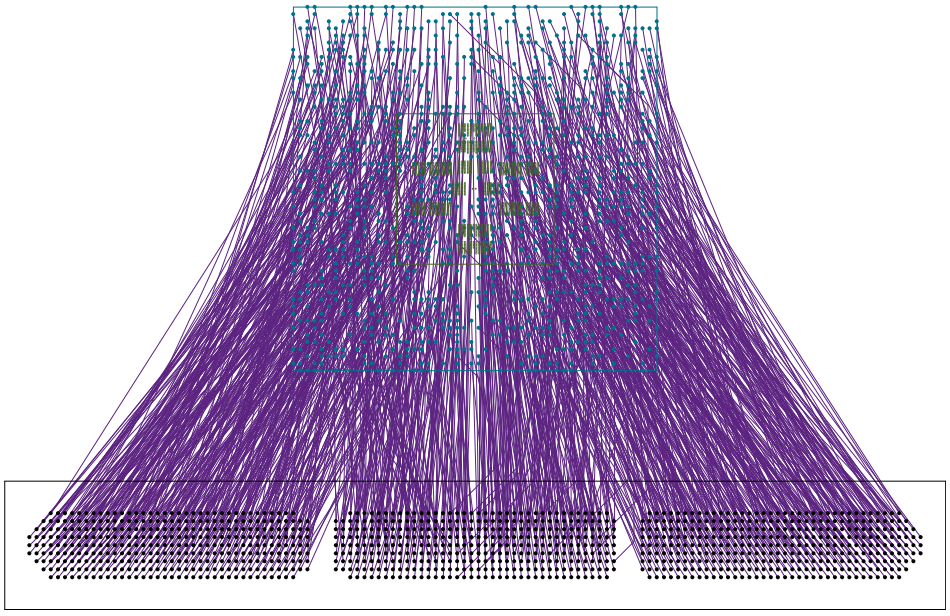
Stattdessen wird das Prinzip der Optimierung im Folgenden demonstriert, indem man jeweils eine Pinzuordnungs-Teilaufgabe (A) oder (B) mit den Algorithmen aus Kapitel 5 löst. Daraus ergibt sich die Pinzuordnung (ii). Da die Pinzuordnungen (i) und (iii) vorgegeben sind, ist die Pinzuordnung des gesamten Layouts dann eindeutig definiert. Die Ergebnisse für „SCM1 Platziert“ sind in **Tabelle C.3** aufgelistet. Die verschiedenen Pinzuordnungen lassen sich durch die Kostenterme aus Kapitel 7 vergleichen und die beste bekannte Variante auswählen. Dazu sind zunächst die Referenzwerte B_χ und S_χ, wie in Abschnitt 7.3 erläutert, für das Normieren zu ermittelt (siehe **Tabelle C.2**). Aus diesen Daten bestimmt man die normierten Kostenterme ϕ_χ (siehe **Tabelle C.4**). Die günstigste Pinzuordnung kann dann mit den geeigneten Wichtungsfaktoren für die gewählte Herstellungstechnologie identifiziert werden, indem man die Gesamtbewertung der Verdrahtbarkeit nach Gl. (7.8) berechnet.

Alle Bewertungskriterien könnten beispielsweise mit Eins gewichtet sein. Die Manhattan-Länge wird in diesem Beispiel nicht mit in die Bewertung einbezogen, weil die Luftlänge bereits die geschätzte Verdrahtungslänge widerspiegelt. Die Daten aus Tabelle C.4 ergeben dann die beste Gesamtbewertung $\Phi = 5{,}965$, siehe Gl. (7.8), für die Pinzuordnung „Keine Kreuzungen“ angewendet auf die Teilaufgabe (A). Diese Pinzuordnung ist in **Bild 8.16** durch Luftlinien dargestellt. Je nach Herstellungstechnologie, also den gewählten Wichtungsfaktoren, unterscheiden sich jedoch die Gesamtbewertungen und damit die günstigste Pinzuordnung.

In diesem Abschnitt werden also lediglich 14 verschiedene Pinzuordnungen untersucht und davon die günstigste ausgewählt. In zukünftigen Arbeiten sollte die Kostenfunktion die Grundlage bilden, um ein allgemeingültiges Optimierungsverfahren für die Pinzuordnung zu verwenden. So können deutlich mehr Pin-



(a)



(b)

Bild 8.16: Pinzuordnung für „SCM1 Platziert“. Teilbild (a) zeigt die kreuzungsfreie Pinzuordnung zwischen den Chip-Pins und den SCM-Pins (Teilaufgabe (A) in Bild 8.15b). Teilbild (b) zeigt die sich ergebende Pinzuordnung zwischen den SCM-Pins und den Pins der Steckerleiste (Teilaufgabe (B) in Bild 8.15b).

zuordnungs-Varianten untersucht werden, um schließlich die beste auszuwählen. Außerdem ermöglichen diese Optimierungsverfahren, ausgehend von einer initialen Pinzuordnung, ein gezieltes Suchen nach besseren Varianten.

Die Daten in Tabelle C.4 zeigen, dass die meisten entwickelten Pinzuordnungs-Algorithmen (siehe Kapitel 5) für dieses Layout relativ gute Ergebnisse liefern. Nur das „Projizieren“ und das Minimieren der Manhattan-Länge HPWL sind für dieses Layout ungeeignet. Die restlichen Zuordnungsalgorithmen liefern ähnliche Verdrahtbarkeiten. Sie lassen sich anhand der Verdrahtungsdichte, der Netzlänge und der Signalkreuzungen nur schwer differenzieren. In diesen Fällen sind die Bewertungskriterien „selbstgewichtete Verdrahtungsdichte“ $\overline{W}$ und ihre Standardabweichung σ_W für die zusätzliche Differenzierung gut geeignet, weil sie eine größere Empfindlichkeit gegenüber Änderungen an der Pinzuordnung aufweisen.

8.3 Zusammenfassung

Für die umfassende Bewertung der Verdrahtbarkeit, so wie sie in der vorliegenden Arbeit vorgestellt wurde, ist der entwickelte probabilistische Schätzer „Wavefront“ eine wesentliche Grundlage. Seine Genauigkeit ist die Voraussetzung für verlässliche Vorhersagen über die Verdrahtbarkeit. Daher wurde diese Genauigkeit zunächst experimentell nachgewiesen. Die dargestellten Ergebnisse nutzen die Verdrahtungsergebnisse, die aus den beiden ISPD-Globalverdrahtungswettbewerben 2007 und 2008 zur Verfügung standen. Die Vergleiche mit 112 realen Globalverdrahtungsergebnissen belegen, dass der neu entwickelte Schätzer eine bessere Vorhersagegenauigkeit bietet als die bisher im Layoutentwurf eingesetzten Methoden.

Die erreichten Verdrahtbarkeiten der in dieser Arbeit entwickelten Pinzuordnungs-Algorithmen lassen sich nicht durch eine erschöpfende Untersuchung aller Lösungen belegen. Die Anzahl der dazu zu betrachtenden Möglichkeiten ist zu groß. Mit den zur Verfügung stehenden Mitteln sind nur Layouts mit maximal neun Zweipinnetzen vollständig analysierbar. Aufgrund dieser Einschränkung wurden zunächst „kleine“ Pinzuordnungs-Aufgaben mit neun Netzen vollständig untersucht. So ließen sich Eigenschaften und Zusammenhänge der entwickelten Bewertungskriterien erkennen und die Pinzuordnungs-Algorithmen bewerten. Die Ergebnisse zeigen, dass für jede untersuchte Pinzuordnungs-Aufgabe mindestens einer der Algorithmen eine nahezu optimale Zuordnung findet.

Eine Bestätigung dieser Erkenntnisse erfolgte anhand realer Produkte der Firma IBM. Die Verdrahtbarkeit verschiedener praktisch relevanter Topologien wurden dabei mit den entwickelten Methoden optimiert, um diese dann mit den neuen Kriterien der Verdrahtbarkeit und der Kostenfunktion zu bewerten. Schließlich wurde der Auto-Router „Specctra“ der Firma Cadence eingesetzt, um die tatsächliche Verdrahtbarkeit zu messen und mit der geschätzten Verdrahtbarkeit zu vergleichen. Dabei ließ sich eine zeitliche Ersparnis von mehreren Wochen gegenüber der manuellen Pinzuordnungs-Optimierung bei sehr guter Verdrahtbarkeit erreichen.

Weiterhin wurden in diesem Kapitel die Eigenschaften der drei universellen Methoden für (1) differenzielle Paare, (2) das Nutzen der Globalverdrahtung und (3) das Optimieren mehrerer Hierarchieebenen dargestellt. Deren Ergebnisse belegen, dass diese Methoden die Einsatzmöglichkeiten und damit den praktischen Wert der entwickelten Zuordnungsalgorithmen steigern und die Qualität der Pinzuordnung weiter verbessern.

Kapitel 9

Gesamtzusammenfassung und Ausblick

Diese Arbeit beschreibt Methoden, um eine optimierte hierarchische Pinzuordnung automatisch zu ermitteln. Dazu werden zunächst Algorithmen entwickelt, die Pinzuordnungen in einer Hierarchieebene bestimmen. Diese Zuordnungsalgorithmen erzielen eine sehr gute Verdrahtbarkeit in der jeweiligen Ebene und verringern den Zeitaufwand der bisher manuellen Schnittstellendefinition von einigen Wochen auf wenige Tage. Die praktisch relevanten Layoutaufgaben werden durch die vorgestellten Pinzuordnungs-Algorithmen abgedeckt. Aufgrund dieser Automatisierung kann man deutlich mehr Layoutvarianten untersuchen als bei der bisherigen manuellen Zuweisung, was eine bessere finale Layoutqualität ermöglicht.

Weiterhin werden universelle Methoden entwickelt, die sich mit allen Zuordnungsalgorithmen und untereinander kombinieren lassen und deren Möglichkeiten erweitern. Diese sind:

- Eine Methode, um die Randbedingungen der differenziellen Signalübertragung während der Pinzuordnung zu berücksichtigen,
- eine Methode, die es erlaubt, mit den Zuordnungsalgorithmen die Verdrahtbarkeit in allen Hierarchieebenen eines Gerätes zu optimieren und
- eine Methode, mit der die Ergebnisse der Zuordnungsalgorithmen verbessert werden können, indem man Informationen über die Globalverdrahtung nutzt.

Diese Arbeiten waren nötig, um die Pinzuordnung komplexer Bauelemente bereits während der Layoutplanung zu optimieren. Zuvor konnten nur einfachste Bauelementegeometrien (z. B. Dual In-Line Packages) mit einer kleinen Anzahl Pins

($\leq$ ca. 100) betrachtet werden. Für komplexere Bauelemente musste die Pinzuordnung manuell oder in Kombination mit der Globalverdrahtung erfolgen.

Auch lässt sich jetzt die Verdrahtbarkeit hierarchischer Layouts optimieren. Das ist notwendig, weil der Layoutentwurf von Geräten üblicherweise in bewältigbare Teilaufgaben zerlegt wird. Die Pinzuordnung der dabei entstehenden Schnittstellen legt bereits wesentliche Aspekte der Leistungsfähigkeit eines Gerätes fest und bedarf deswegen der Optimierung.

Aufgrund dieser hierarchischen Gliederung des Layouts ist man außerdem in der Lage, jede Systemebene (Leiterplatten, Multi-Chip-Module, integrierte Schaltkreise) mit verschiedenen spezialisierten Entwurfsmethoden und Werkzeugen zu bearbeiten. Ein Werkzeug, um die Pinzuordnung über Schnittstellen hinweg gleichzeitig in allen Ebenen zu bewerten und zu optimieren, fehlte aber bisher. Eine solche Methode ist jedoch beim Einsatz systemebenenspezifischer Entwurfsmethoden und -werkzeuge notwendig. Optimiert man nur eine Seite einer Schnittstelle, verschlechtert sich häufig nicht nur die Verdrahtbarkeit in der angrenzenden Systemebene, sondern auch die Verdrahtbarkeit eines Gerätes insgesamt.

Die vorliegende Arbeit beschreibt eine Kostenfunktion, deren Bewertung die Verdrahtbarkeit aller Hierarchieebenen umfasst. Bekannte Methoden zur Bewertung der Verdrahtbarkeit sind dazu zusammengestellt und bewertet. Es werden dann Kriterien speziell für die Pinzuordnung entwickelt, die sich bereits in frühen Phasen des Layoutentwurfs anwenden lassen. Die wichtigste Grundlage bildet dafür die Entwicklung eines probabilistischen Schätzers für die lokale Verdrahtungsdichte. Es wird gezeigt, dass diese neue Schätzmethode eine höhere Genauigkeit besitzt als bisher im Layoutentwurf verwendete Methoden. Dadurch wird die Genauigkeit der darauf aufbauenden Kostenfunktion möglich.

Erst diese Bewertungsfunktion erlaubt in Zukunft eine globale Bewertung und Optimierung der Pinzuordnung für jede Konfiguration. Die Herausforderung für diese Bewertungsfunktion ist, dass zu Beginn des Layoutentwurfs, also dem Zeitpunkt, zu dem die Pinzuordnung definiert werden muss, zunächst keine Informationen über die Verdrahtung bekannt sind.

Die vorliegende Arbeit teilt die Pinzuordnung in zwei Schritte, (1) das Finden von zusammengehörigen Pins und (2) das Zuordnen von Signalen zu diesen. Das Unterteilen ist *nötig*, weil zu diesem Entwurfszeitpunkt zunächst nur wenige technologische Parameter bekannt sind. Das Unterteilen ist *möglich*, weil die Verdrahtung der Signalnetze in digitalen Geräten, soweit es die Pinzuordnung betrifft, ähnliche Eigenschaften hat. Der Schritt (2) wurde in der vorliegenden Arbeit

aus diesem Grund nur kurz betrachtet. Das könnte sich jedoch bei bestimmten Layoutaufgaben, z. B. dem analogen Layoutentwurf, als ungünstig erweisen, sofern unterschiedliche Verdrahtungsbreiten zum Einsatz kommen.

Die hier entwickelte Kostenfunktion lässt sich in Zukunft als Grundlage für allgemeingültige Optimierungsverfahren, sogenannte Metaheuristiken, nutzen. Konnten bisher nur einfache topologische Heuristiken und Verdrahtungslängenschätzungen zum Optimieren der Pinzuordnung eingesetzt werden, steht mit der Kostenfunktion jetzt erstmals eine umfassende, detaillierte Bewertung der Verdrahtbarkeit von Geräten zur Verfügung. Passt man eine geeignete Metaheuristik an die Anforderungen der Pinzuordnung an, eröffnet sich die Möglichkeit, Layouts in allen Hierarchieebenen *gleichzeitig*, und damit deutlich besser, zu planen. Die Entwicklung von leistungsfähigeren Geräten bei geringeren Herstellungskosten ist dadurch gegeben.

Die praktische Umsetzung dieser automatischen Optimierung erfordert, dass zunächst die dafür relevanten Eigenschaften des Lösungsraumes identifiziert und systematisch untersucht werden. Die so gewonnenen Erkenntnisse erlauben dann die Auswahl eines geeigneten Optimierungsverfahrens und dessen an die Pinzuordnung angepasste Implementierung.

Die in dieser Arbeit beschriebenen Methoden sind weitestgehend unabhängig von technologischen Randbedingungen. Der Mindestabstand der Verdrahtung in den verschiedenen Hierarchieebenen bzw. Systemebenen ist der einzige technologische Parameter, der in die Optimierung einfließt. Die ermittelten Pinzuordnungen können daher zur Planung zukünftiger Herstellungstechnologien herangezogen werden. Zu diesem Zweck ist ein Satz relevanter technologischer Parameter zu definieren und deren Zusammenhang mit der Verdrahtbarkeitsvorhersage mathematisch zu erfassen. Aus einer konkreten Schätzung der Verdrahtbarkeit lassen sich dann Grenzwerte für diese Parameter ableiten, die einzuhalten sind, um das betreffende Layout zu realisieren.

In vielen Bereichen des Layoutentwurfs stößt man an die Grenzen des sequenziellen Entwurfsflusses (siehe Bild 1.3). Das serielle Bearbeiten der einzelnen Entwurfsschritte ist auf der einen Seite zwingend, um diese umfangreichen Aufgaben zu bewältigen. Auf der anderen Seite stellt dies eine Einschränkung dar. Ist ein Entwurfsschritt abgeschlossen, bleiben die bis dahin gewonnenen Ergebnisse unangetastet. Häufig erkennt man jedoch, dass Revisionen vorangegangener Entwurfsschritte weitere Verbesserungen bringen könnten. Schon seit längerem weitet man daher die Grenzen des sequenziellen Entwurfsflusses durch Iterationen

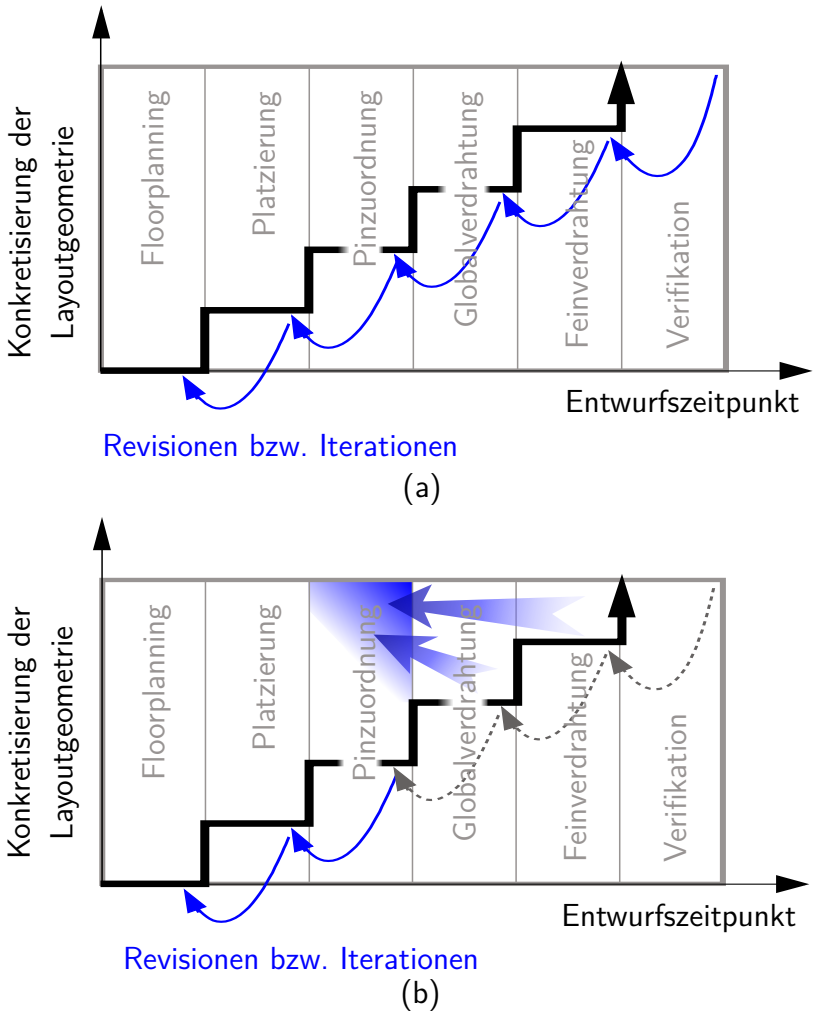


Bild 9.1: Entwurfsfluss ohne (a) und mit (b) Einbeziehung der in dieser Arbeit vorgestellten Methode zur Pinzuordnung. Sie verringert die Anzahl der notwendigen Iterationen, weil sie über detaillierte Informationen (Erfahrungen) zu den Eigenschaften der folgenden Entwurfsschritte verfügt.

aus. Dies ist jedoch sehr aufwendig, weil bei einer Revision all das, was auf einer Änderung aufbaut, zu überarbeiten ist (**Bild 9.1 a**).

Eine zukünftige Möglichkeit besteht darin, Entwurfsschritte parallel zu bearbeiten, so dass ihre Grenzen „verschwimmen“. Diese Methode wird durch die zunehmende Verbreitung von Computern mit mehreren parallel arbeitenden Prozessoren begünstigt. Ihr steht jedoch eine enorme Komplexität gegenüber [99 bis 104].

Mit den Ergebnissen der vorliegenden Arbeit sollte es möglich sein, Iterationen einzuschränken. Anstelle die Entwurfsschritte parallel zu bearbeiten oder in Schleifen

häufig durchlaufen zu müssen, stattet man den frühen Entwurfsschritt „Pinzuordnung“ mit möglichst vielen Kenntnissen über die Charakteristika der folgenden Schritte aus. Dazu greift man auf bereits gesammelte Erfahrung vorangegangener Layoutentwürfe zurück, indem sie algorithmisch erfasst werden. Davon profitiert insbesondere die Planung zukünftiger Layouts. So erreicht man Ähnliches wie durch die Parallelisierung der Entwurfsschritte, in diesem Fall jedoch durch einen Informationstransfer (Bild 9.1b), der auf der Nutzung bereits gewonnener Erfahrung beruht. Dieses Vorgehen ist nicht auf den sequenziellen Entwurfsfluss beschränkt, sondern ist auch mit der Parallelisierung der Schritte vereinbar.

Der sequenzielle Entwurfsfluss hat sich seit vielen Jahren etabliert; der aktuell stattfindende Übergang zu einer parallelen Vorgehensweise steht vor großen Herausforderungen. Die in dieser Arbeit vorgestellte Methode zur rechtzeitigen Planung der Pinzuordnung unter Einbeziehung sowohl der Erfordernisse nachgelagerter Schritte als auch der verschiedenen Hierarchieebenen ist als ein Schritt zum Überwinden dieser Probleme zu verstehen.

Zeichen, Benennungen und Einheiten

Zeichen	Benennung
$\stackrel{!}{=}$	gleich per Definition
$\propto$	proportional
$\perp$	senkrecht
$[a;b]$	geschlossenes Intervall von einschließlich a bis einschließlich b.
$\lceil x \rceil$	nächstgrößere Ganzzahl von x
$f(x) = \mathrm{O}(g(x))$	g ist asymptotische obere Schranke von f
$\mathrm{rg}(x)$	Rang des Wertes x
$\overline{\mathrm{rg}}$	mittlerer Rang einer Wertereihe

Zeichen	Benennung	Einheit
α_n	Winkel des Netzes n	°
$\beta_{\chi h}$	Wichtungsfaktor für Bewertungskriterium χ_h	–
$\Delta x_{45°}$	Breite des Manhattan-Fensters $\mathcal{MH}_{45°}$	m
Δx_n; Δi_n	Breite des Manhattan-Fensters $\mathcal{MH}_n$	m
$\Delta y_{45°}$	Höhe des Manhattan-Fensters $\mathcal{MH}_{45°}$	m
Δy_n; Δj_n	Höhe des Manhattan-Fensters $\mathcal{MH}_n$	m
$\eta_{45°}$	Umwegfaktor für diagonale Netze, $\alpha_n = \{45°; 135°; 225°; 315°\}$	–
$\eta_{90°}$	Umwegfaktor für horizontale und vertikale Netze, $\alpha_n = \{0°;90°;180°;270°\}$	–
η_α	Umwegfaktor für Netze mit dem Winkel α	–

Zeichen	Benennung	Einheit
$\sigma_{\mathcal{W}h}$	Standardabweichung der geschätzten lokalen selbstgewichteten Verdrahtungsdichte in Hierarchieebene h	–
Φ	Gesamtbewertung der Verdrahtbarkeit	–
$\phi_{\chi h}$	normierter Kostenterm des Bewertungskriteriums χ_h	–
χ_h	Bewertungskriterium der Verdrahtbarkeit in Hierarchieebene h, steht für I_h, L_h, $\hat{L}_h$, $\hat{\mathcal{U}}_h$, $\overline{\mathcal{U}_h}$, $\overline{\mathcal{W}_h}$ oder $\sigma_{\mathcal{W}h}$	–, m
ω	Parameter des Schätzers „Westra“, spiegelt die Anteile der L-Verdrahtung und der Z-Verdrahtung wider	–
A	Chipfläche	–
$\lvert A\rvert$	Anzahl der Bins der Chipfläche A	–
$\mathcal{A}_h$	Fläche der Hierarchieebene h	–
$\lvert\mathcal{A}_h\rvert$	normierter Flächeninhalt von $\mathcal{A}_h$	–
$B_{\chi h}$	bester Wert für Bewertungskriterium χ_h	–, m
$\mathcal{B}$	Fläche eines Verdrahtungshindernisses	–
b_n	Verdrahtungsbreite des Netzes n	m
c_n	kritische Netzlänge des Netzes n	–
C_h	gesamte kritische Netzlänge in Hierarchieebene h	–
$\overline{C_h}$	mittlere kritische Netzlänge in Hierarchieebene h	–
d	Manhattan-Abstand zu Pin P_{1n}	m
$\mathcal{D}_h(x,y,z)$	lokale Verdrahtungsauslastung in Hierarchieebene h	–
$\mathcal{E}_{bgp}(x,y)$	lokaler Schätzfehler des Schätzers p in Bezug zum Globalverdrahter g für Benchmark b	–
$\overline{\mathcal{E}}$	mittlerer Schätzfehler	–
$\overline{\lvert\mathcal{E}\rvert}$	mittlerer absoluter Schätzfehler	–
$f_{\mathcal{B}n}(d)$	Teil der Wavefront $f_n(d)$, der in $\mathcal{B}$ liegt.	–
$f_n(d)$	Wavefront, Strecke in der Fläche $\mathcal{MH}_n$, die den Abstand d zu Pin P_{1n} hat	–
$\mathcal{H}$	Menge aller Hierarchieebenen	–
HPWL_n	Halber Umfang des Manhattan-Fensters $\mathcal{MH}_n$	m

Zeichen	Benennung	Einheit
I_h	Anzahl geschätzte Signalkreuzungen in Hierarchieebene h	–
$IQR_{\mathcal{E}}$	Interquartilabstand der Verteilung des Schätzfehlers	–
(i,j)	Lokales Koordinatensystem, dessen Ursprung in Pin P_{1n} liegt	(m,m)
l	geschätzte Verdrahtungslänge	m
$l_{\mathcal{B}\,fn}(d)$	Manhattan-Länge des Teils $f_{\mathcal{B}n}(d)$ der Wavefront	m
$l_{fn}(d)$	Manhattan-Länge der Wavefront $f_n(d)$	m
L_h	geschätzte Gesamtverdrahtungslänge in Hierarchieebene h	m
$\overline{L_h}$	mittlere geschätzte Verdrahtungslänge in Hierarchieebene h	m
$\hat{L}_h$	geschätzte Busverdrahtungslänge in Hierarchieebene h	m
ls_n	Maximal erlaubter Umweg des Netzes n	m
$\sqrt{\mathsf{MH}^2}$	Luftlänge, euklidische Länge	m
MH^2	quadratische Länge	m^2
$\mathcal{MH}_{45^\circ}$	Fläche des Manhattan-Fensters eines fiktiven Netzes mit einem Winkel $\alpha = 45^\circ$.	–
$\lvert\mathcal{MH}_{45^\circ}\rvert$	Flächeninhalt des Manhattan-Fensters $\mathcal{MH}_{45^\circ}$	m^2
$\mathcal{MH}_n$	Fläche des Manhattan-Fensters des Netzes n	–
$\lvert\mathcal{MH}_n\rvert$	Flächeninhalt des Manhattan-Fensters $\mathcal{MH}_n$	m^2
$\mathcal{N}_h$	Menge der Netze in Hierarchieebene h	–
$\lvert\mathcal{N}_h\rvert$	Anzahl von Netzen in Hierarchieebene h	–
$\mathcal{O}_h(x,y)$	lokaler Overflow in Hierarchieebene h	–
$\mathcal{O}_h(x,y,z)$	lokaler Overflow in Hierarchieebene h	–
P_{1n}	Pin 1 des Netzes n	–
P_{2n}	Pin 2 des Netzes n	–
$p_\varnothing$	unbelegte Pinplätze der Ankerkomponente	–
p_x	Kantenlänge der Ankerkomponente	–
$\mathcal{Q}_{bg}(x,y)$	tatsächliche lokale Verdrahtungsdichte ermittelt von Globalverdrahter g für Benchmark b	–

Zeichen	Benennung	Einheit
$\overline{\mathcal{Q}}$	mittlere Verdrahtungsdichte eines Globalverdrahtungsergebnisses	–
$Q1_{\mathcal{E}}$	unteres Quartil der Verteilung des Schätzfehlers	–
$Q3_{\mathcal{E}}$	oberes Quartil der Verteilung des Schätzfehlers	–
r	empirischer Korrelationskoeffizient	–
r_{s}	Rangkorrelationskoeffizienten nach Spearman	–
$\mathcal{R}_h(x,y)$	lokale Verdrahtungskapazität in Hierarchieebene h	–
$\mathcal{R}_h(x,y,z)$	lokale Verdrahtungskapazität in Hierarchieebene h	–
$\mathcal{RB}_n$	Randbereich des Netzes n	–
$S_{\chi h}$	schlechtester Wert für Bewertungskriterium χ_h	–, m
$s_{\mathcal{E}}$	geschätzte Standardabweichung der Verteilung des Schätzfehlers	–
$\mathrm{shape}_{\mathcal{E}}$	Formparameter der Verteilung des Schätzfehlers	–
$\mathcal{S}_n$	Umwegfläche des Netzes n	–
$\mathcal{S}'_n$	vereinfachte Umwegfläche des Netzes n	–
s_n	Ausdehnung der Umwegfläche $\mathcal{S}_n$	m
s'_n	Ausdehnung der vereinfachten Umwegfläche $\mathcal{S}'_n$	m
t_n	minimaler Verdrahtungsmittenabstand des Netzes n	m
$\mathcal{U}_{bp}(x,y)$	geschätzte lokale Verdrahtungsdichte ermittelt mit Schätzer p für Benchmark b	–
$u_{\mathrm{corr}\ n}$	Korrekturwert der geschätzten Verdrahtungsdichte mit Verdrahtungsumwegen	–
$\overline{\mathcal{U}_h}$	mittlere geschätzte Verdrahtungsdichte in Hierarchieebene h	–
$\hat{\mathcal{U}}_h$	Maximalwert der geschätzten Verdrahtungsdichte in Hierarchieebene h	–
$\mathcal{U}_h(x,y)$	geschätzte lokale Verdrahtungsdichte in Hierarchieebene h	–
$\mathcal{U}_h(x,y,z)$	geschätzte lokale Verdrahtungsdichte in Hierarchieebene h	–

Zeichen	Benennung	Einheit
$u_n(d)$	geschätzte Verdrahtungsdichte des Netzes n innerhalb des Manhattan-Fensters $\mathcal{MH}_n$ in der Entfernung d zu Pin P_{1n}	–
$u_n(x,y)$	geschätzte lokale Verdrahtungsdichte des Netzes n	–
$u_n(x,y,z)$	geschätzte lokale Verdrahtungsdichte des Netzes n	–
$u_{n\ \mathrm{lokal}}(i,j)$	geschätzte lokale Verdrahtungsdichte des Netzes n	–
$u_{\min\ n}$	Minimalwert der geschätzten Verdrahtungsdichte des Netzes n innerhalb seines Manhattan-Fensters $\mathcal{MH}_n$	–
$u_{\mathrm{s}\ n}(x,y)$	geschätzte lokale Verdrahtungsdichte des Netzes n unter der Berücksichtigung von Verdrahtungsumwegen	–
$u_{\mathrm{s}\ n\ \mathrm{lokal}}(i,j)$	geschätzte lokale Verdrahtungsdichte des Netzes n unter der Berücksichtigung von Verdrahtungsumwegen	–
$\overline{\mathcal{W}_h}$	mittlere geschätzte selbstgewichtete Verdrahtungsdichte in Hierarchieebene h	–
$\mathcal{W}_h(x,y)$	geschätzte lokale selbstgewichtete Verdrahtungsdichte in Hierarchieebene h	–
w'_n	Dichtebelag des Netzes n	$\frac{1}{\mathrm{m}}$
$w_n(x,y)$	geschätzte lokale selbstgewichtete Verdrahtungsdichte des Netzes n	–
(x,y)	Layoutkoordinatensystem, wenn Verdrahtungsebenen nicht differenziert werden	(m,m)
(x_{1n},y_{1n})	Koordinaten des Pins P_{1n}	(m,m)
(x_{2n},y_{2n})	Koordinaten des Pins P_{2n}	(m,m)
(x,y,z)	Layoutkoordinatensystem. Die Koordinate z ist diskret und bestimmt die Verdrahtungsebenen. Die kontinuierlichen Koordinaten (x,y) geben die Position in Ebene z an.	(m,m, m)

Das Symbol „–“ in der Spalte „Einheit“ kennzeichnet einheitenlose Größen.

Abkürzungsverzeichnis

Abkürzung	
DIP	**D**ual **I**n-line **P**ackage
DP, DPs	**D**ifferenzielles **P**aar, **D**ifferenzielle **P**aare
DPP, DPPs	**D**ifferenzielles **P**in**p**aar, **D**ifferenzielle **P**in**p**aare
D_HPWL	**D**ensity **H**alf **P**erimeter **W**ire **L**ength
EDA	**E**lectronic **D**esign **A**utomation, Layoutentwurfsautomatisierung
EMEA	**E**urope, **M**iddle **E**ast and **A**frica, die Region Europa, mittlerer Osten und Afrika
Gl., Gln.	**Gl**eichung, **Gl**eichunge**n**
Gleichv.	probabilistische Verdrahtungsdichteverteilung „**Gleichv**erteilung“
HP®	Firma **H**ewlett-**P**ackard Company
HPWL	**H**alf **P**erimeter **W**ire **L**ength, halber Umfang des kleinsten umschließenden Rechtecks
IC	**I**ntegrated **C**ircuit, Chip, Integrierte Schaltung
IBM®	Firma **I**nternational **B**usiness **M**achines Corporation
LP	**L**eiter**p**latte (siehe PCB)
L-Verdr.	Probabilistische Verdrahtungsdichteverteilung „**L-Verdr**ahtung“
MCM	**M**ulti-**C**hip-**M**odul
PC	**P**ersonal **C**omputer
PCB	**P**rinted **C**ircuit **B**oard, Leiterplatte (siehe LP)
PCIe	**P**eripheral **C**omponent **I**nterconnect **E**xpress
QFP	**Q**uad **F**lat **P**ackage
SAPMC	**S**um of **a**ll **p**airs **m**in-**c**ut, Summe aller Mincuts
SCM	**S**ingle-**C**hip-**M**odul

Abkürzung	
S_HPWL	**S**caled **H**alf **P**erimeter **W**ire **L**ength
typ.	**typ**isch
USB	**U**niversal **S**erial **B**us
Wes	Probabilistische Verdrahtungsdichteverteilung „**Wes**tra“
WF	Probabilistische Verdrahtungsdichteverteilung „**W**ave**f**ront“
XHPWL	halber Umfang des kleinsten umschließenden Polygons aus Strecken mit einem Winkel von 0°, 45°, 90° und 135°
Z-Verdr.	Probabilistische Verdrahtungsdichteverteilung „**Z-Verdr**ahtung“

Glossar

Adaptec1

Adaptec1 bis Adaptec5 sind Schaltkreislayouts der ISPD-Globalverdrahtungs -Benchmark-Suite.

Ankerkomponenten

Ankerkomponenten sind ein Hilfsmittel, um Globalverdrahtungspfade während der Pinzuordnung zu modellieren (siehe Abschnitt 5.6). Diese virtuellen Bauteile werden in den Eckpunkten des Globalverdrahtungspfades eines Busses vorübergehend eingefügt. Die Pinzuordnung eines Busses teilt man so in mehrere Teilaufgaben. Ist jede Teilpinzuordnung optimiert, entfernt man die Ankerkomponenten wieder und übernimmt die gefundene Pinzuordnung auf die ursprünglichen Bauteile.

Area-Array-Komponenten

Area-Array-Komponenten sind in Gehäusen (engl. *area array package*) verpackte Bauteile, deren Pins auf einer Seite flächig angeordnet sind. Zu diesen Gehäusen zählen Pin-Grid-Arrays, Ceramic-Column-Grid-Arrays usw.

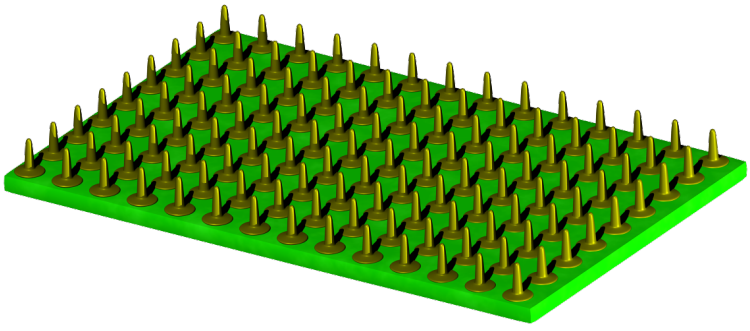


Bild: Die mit Pins bedeckte Unterseite einer Area-Array-Komponente (vgl. auch Multi-Chip-Modul für die entsprechende Oberseite).

Auflösung

In dieser Arbeit ist mit Auflösung die lokale Auflösung der Verdrahtungsdichte oder verwandter Größen gemeint. Sie bezeichnet den Gehalt von Daten, um die Layoutfläche in Teile zu zerlegen, die eine unterschiedliche Eigenschaft (z. B. Verdrahtungsdichte) aufweisen. Eine höhere bzw. lokale Auflösung bedeutet, dass mehr Teile der Layoutfläche anhand der Daten unterscheidbar sind.

Auto-Router

Ein Auto-Router, auch Verdrahter genannt, ist ein Software-Werkzeug, dass automatisch eine gültige Verdrahtungsgeometrie ermittelt. Es gibt sogenannte Globalverdrahter, die die Verdrahtungsgeometrie in einem groben Raster planen. Weiterhin gibt es Feinverdrahter, die die Verdrahtung jedes Netzes exakt festlegen.

A*-Suche

Die A*-Suche ist ein informierter Suchalgorithmus, der kürzeste Pfade zwischen zwei Knoten in einem Graphen berechnet. Im Gegensatz zu uninformierten Suchalgorithmen verwendet die A*-Suche eine Heuristik (Schätzfunktion), um zielgerichtet suchen zu können. Dadurch verbessert sich die Laufzeit.

Benchmark

Ein Benchmark ist eine gleichbleibende Referenz (Maßstab) für eine vergleichende Analyse. Im Layoutentwurf dienen Benchmarks dem Feststellen der Effektivität von Entwurfsalgorithmen.

Benchmark-Suite

Eine Benchmark-Suite ist eine Zusammenstellung mehrerer Benchmarks.

Bewertungskriterium

Ein Bewertungskriterium ist ein Merkmal, das für eine Auswahl relevant ist, z. B. die geschätzte Verdrahtungslänge zum Auswählen gut verdrahtbarer Layoutvarianten.

Bin

Die Planung der Verdrahtung erfolgt in sogenannten Bins bzw. Verdrahtungsregionen. Man teilt das gesamte Layout in diese typischerweise rechteckigen Regionen. Verdrahtungsdetails innerhalb eines Bins werden bei der Planung

der Verdrahtung und bei der Globalverdrahtung nicht berücksichtigt. Auf diese Weise vereinfacht man den Layoutentwurf.

Bus

Ein Bus bezeichnet logisch zusammengehörige Signalleitungen, die gemeinsam zur Datenübertragung eingesetzt werden.

Chip

Ein Chip (engl. *die*) ist ein einzelnes Halbleitersubstrat, auf dem eine elektronische Schaltung untergebracht ist.

Dichtebelag

Der Dichtebelag ist in der vorliegenden Arbeit die kritische Netzlänge eines Netzes normiert auf seine geschätzte Verdrahtungslänge.

Differenzielles Paar

Ein differenzielles Paar (engl. *differential pair*) ist ein Leitungspaar für die Signalübertragung. Dabei wird ein zu übertragendes Signal in zwei komplementäre Signale umgewandelt. Diese werden auf dem dicht nebeneinander verdrahteten Leitungspaar übertragen. Am Empfänger wird aus den beiden komplementären Signalen das ursprüngliche Signal wiedergewonnen. Die differenzielle Signalübertragung zeichnet sich insbesondere durch eine hohe Störunempfindlichkeit aus.

Differenzielles Pinpaar

Ein differenzielles Pinpaar sind zwei Pins eines Bauteils, die den beiden komplementären Signalen eines differenziellen Paares zugewiesen sind. Die besten elektrischen Eigenschaften werden erzielt, wenn diese beiden Pins möglichst dicht nebeneinanderliegen, also ihr Pinabstand so klein wie möglich ist.

Dual In-Line Package

Ein Dual In-Line Package ist ein längliches Gehäuse für integrierte Schaltkreise. Die Pins (Anschlussstifte) sind in zwei Reihen an gegenüberliegenden Seiten des Gehäuses angeordnet.

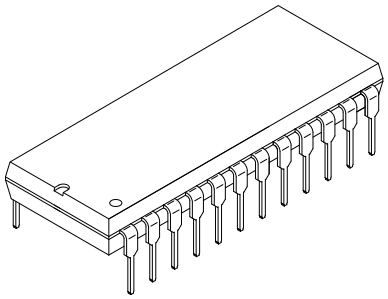


Bild: Dual In-Line Package.

Eigenvektor

Der Eigenvektor einer Matrix ist ein Vektor, so dass die Multiplikation der Matrix mit dem Eigenvektor ein Vielfaches des Eigenvektors ergibt.

Empirie

Unter Empirie wird eine im Labor oder im Feld durchgeführte Erhebung von Daten verstanden, die auf gezielten Beobachtungen beruht. Der Begriff Empirie wird auch im Zusammenhang mit den Ergebnissen solcher Beobachtungen, nämlich den empirischen Daten, verwendet.

Entwurfsautomatisierung

Die Entwurfsautomatisierung (engl. ***e****lectronic* ***d****esign* ***a****utomation*, EDA) ermöglicht die Konzeption, Implementierung und Validierung elektronischer Baugruppen. Dazu gehören Software-Werkzeuge, Bibliotheken, Charakterisierungen der Herstellungstechnologien und Methoden. Mit den Methoden der Entwurfsautomatisierung werden Ideen und Zielstellungen von Entwicklungsingenieuren in eine herstellbare Repräsentation überführt.

Fanout

Fanout (auch Ausfächern oder Escape-Routing) ist die auf Leiterplatten und Zwischenverdrahtungsträgern notwendige Verdrahtung unter einem Schaltkreis bis zur Schaltkreiskante. Diese Verdrahtung ist gekennzeichnet durch sehr hohe Verdrahtungsdichten, weil Schaltkreise deutlich feinere Strukturen als Leiterplatten erlauben und die Leiterplattentechnologie „ausgereizt“ werden soll. Hinzu kommt, dass unter einem Schaltkreis ein erheblicher Anteil der Verdrahtungsressourcen für Anschlussflächen verwendet werden muss und daher der eigentlichen Signalverdrahtung nur verringerte Ressourcen zur Verfügung stehen. Das folgende Bild stellt Teile eines Fanouts dar.

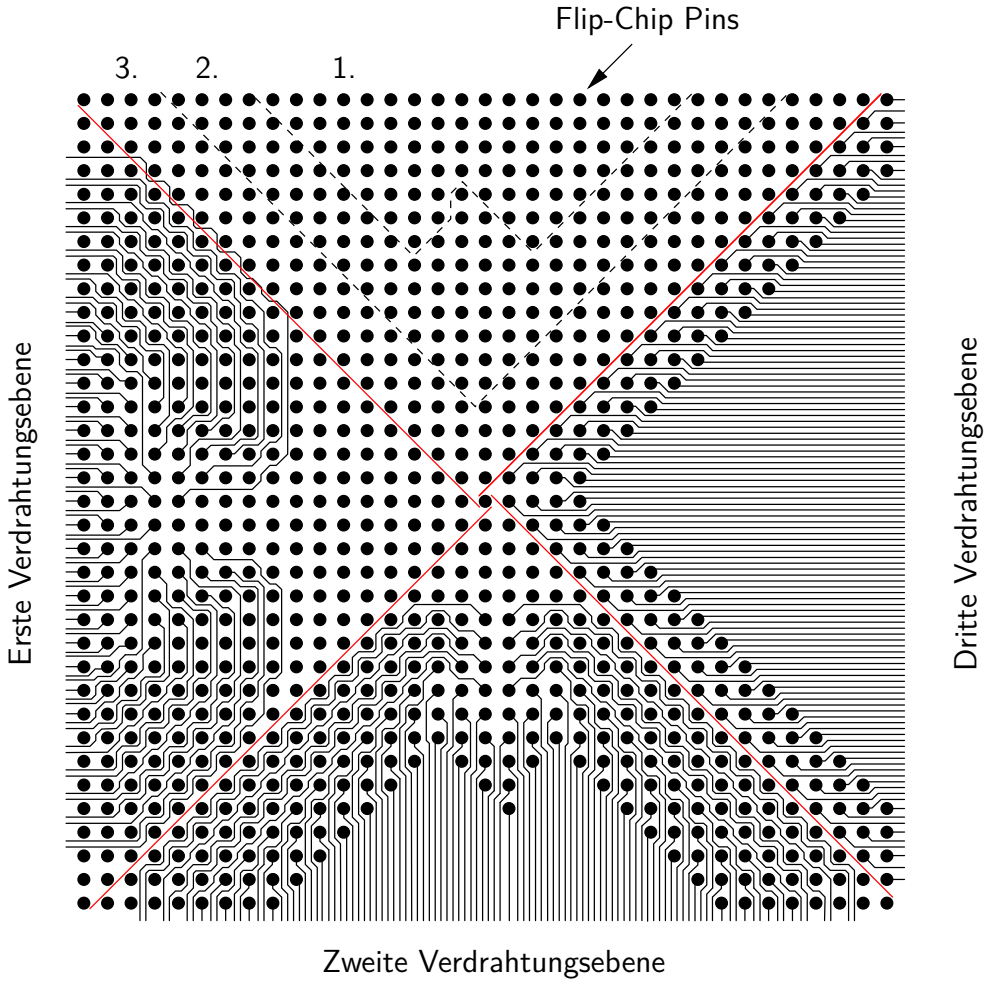


Bild: Fanout in drei Verdrahtungsebenen für ein 35 x 35 FC-PBGA (flip chip-plastic ball grid array) [105].

Fatpin

Ein Fatpin ist das Ergebnis der Abstraktion eines differenziellen Pinpaares. Er ist ein virtueller Pin, dessen Koordinaten das arithmetische Mittel der Koordinaten der beiden ursprünglichen Pins sind. Seine restlichen Eigenschaften gleichen dem ursprünglichen differenziellen Pinpaar. Fatpins sind Bestandteil einer universellen Methode, die in der vorliegenden Arbeit entwickelt wurde, um Pinzuordnungen für die differenzielle Signalübertragung zu bestimmen.

Feinverdrahter

Siehe Auto-Router.

Flanke Pin 1 und Flanke Pin 2

Die „Flanke Pin 1“ („Flanke Pin 2“) der entwickelten Verdrahtungsdichteverteilung ist ein Bereich innerhalb des Manhattan-Fensters $\mathcal{MH}_n$ angrenzend an Pin P_{1n} (Pin P_{2n}), in dem sich die Verdrahtungsdichte mit zunehmendem Abstand zum Pin verringert.

Floor-Connection-Graph

Ein Floor-Connection-Graph ist eine Repräsentation der Verdrahtungsressourcen eines Layouts. Sie wird eingesetzt, um eine optimierte Globalverdrahtung zu ermitteln. Dazu wird der Fluss in diesem Graphen minimiert.

FROM-Pins

„FROM-Pins“ und „FROM-Pinfeld“ sind in dieser Arbeit willkürlich gewählte Bezeichnungen für eine Menge von Pins, um sie von einer zweiten Pinmenge „TO-Pins“ sprachlich differenzieren zu können. Diese Pins werden bei der Pinzuordnung gleichzeitig betrachtet; ihre Signalbelegung ist untereinander vertauschbar (siehe auch TO-Pins).

Genauigkeit

Die Genauigkeit von Daten bezeichnet in dieser Arbeit sowohl die Übereinstimmung zwischen den Daten und der Realität als auch die Kombination aus ihrer Verlässlichkeit und Auflösung. Daten werden als genau bezeichnet, wenn sie sowohl verlässlich als auch lokal aufgelöst sind bzw. wenn sie die Realität gut widerspiegeln.

Geometrie

Die Geometrie sind die Abmessungen und Raumpositionen von Elementen und Objekten (z. B. von einem Leiterzug). Die Geometrie beinhaltet die Topologie.

Geschätzte Verdrahtungslänge

Die geschätzte Verdrahtungslänge eines Netzes ist die erwartete Länge des Leiterzuges, um die Pins des Netzes elektrisch zu kontaktieren.

Globalverdrahter

Siehe Auto-Router.

Hellseherei

Die Hellseherei ist die Fähigkeit, Dinge zu erkennen, die sich bereits ereignet

haben, aber noch unbekannt sind, oder sich noch ereignen werden. Im Gegensatz zum Weissagen stellt es eine Begabung dar und erfordert nicht das Interpretieren von Ereignissen oder Anordnungen.

Herstellungstechnologie
Eine Herstellungstechnologie (auch Herstellungsverfahren, Technologie oder Produktionsverfahren) ist ein Verfahren, mit dem Komponenten bzw. Bauelemente gefertigt werden.

Heuristiken
Heuristiken sind problemspezifische Algorithmen, die dieses Problem durch Mutmaßungen, „Faustregeln“ und „intelligentes Raten“ näherungsweise lösen. Sie werden eingesetzt, wenn der erforderliche Rechenaufwand für eine exakte Lösung umfangreich ist und den Rahmen des Möglichen sprengt. Bekannte heuristische Algorithmen sind etwa simulierte Abkühlung oder die A*-Suche zum Finden des kürzesten Weges in Graphen.

Heuristisch
Heuristische Methoden liefern bei geringem Aufwand kein optimales, aber ein meist brauchbares Ergebnis. Heuristisch gewonnene Daten sind solche, die auf methodischem Wege (Heuristik) ermittelt wurden.

Instanz
In einem elektronischen Gerät wird häufig ein Bauteil mehrfach verwendet (z. B. ein Widerstand, ein Prozessor usw.). Sind beispielsweise drei gleiche 10 Ω-Widerstände R1, R2 und R3 in einer Schaltung verbaut, dann sind die Widerstände R1, R2 und R3 jeweils eine Instanz des besagten 10 Ω-Widerstandes.

Inter-Bin-Netz
Ein Inter-Bin-Netz ist ein Netz, dessen Pins in mindestens zwei verschiedenen Bins liegen.

Interquartilabstand
Der Interquartilabstand IQR ist die Differenz $Q3 - Q1$ des oberen und des unteren Quartils einer Wahrscheinlichkeitsverteilung.

Intra-Bin-Netz
Ein Intra-Bin-Netz ist ein Netz, dessen Pins in demselben Bin liegen.

Kostenfunktion

Eine Kostenfunktion vereint Kostenterme zu einer quantitativen Gesamtbewertung, z. B. zur Bewertung der Verdrahtbarkeit eines Layouts.

Kostenterm

Ein Kostenterm ist ein einzelnes quantitativ ausgedrücktes Bewertungskriterium, das in eine Bewertung anhand einer Kostenfunktion einfließt.

Kreis

Ein Kreis in einem Graphen ist eine durch Kanten zusammenhängende Folge von Knoten, also ein Weg, bei der der Start- und der Endknoten identisch sind.

Kritische Netzlänge

Die kritische Netzlänge ist ein Bewertungskriterium für die Verdrahtbarkeit eines Netzes, das in der vorliegenden Arbeit entwickelt wurde. Es spiegelt gleichzeitig die geschätzte Verdrahtungslänge und die geschätzten Verdrahtungsdichten entlang des vermuteten Verdrahtungspfades wider.

Kritischer Pfad

Der kritische Pfad einer Schaltung ist die Kette von Gattern und Verdrahtung, die für die maximale Arbeitsgeschwindigkeit einer digitalen Schaltung maßgeblich ist.

L-Verdrahtung

L-Verdrahtung ist eine orthogonale Verdrahtungsgeometrie für Zweipunktverbindungen. Der Verdrahtungspfad liegt innerhalb des Manhattan-Fensters und enthält maximal eine Richtungsänderung. Es gibt also nur zwei mögliche Verdrahtungswege, wenn ein Netz mit L-Verdrahtung geroutet wird.

Layoutentwurf

Der Layoutentwurf (engl. *physical design*) ist eine Abfolge von Synthese- und Analyseschritten (z. B. Floorplanning, Platzierung, Verdrahtung und Verifikation), die die Geometrie der Schaltungskomponenten (Transistoren, Gatter, Kondensatoren, Widerstände usw.) und der Verdrahtung festlegen. Das Ergebnis sind verifizierte geometrische Angaben für die Herstellung.

Luftlänge

Die Luftlänge $l_{\sqrt{\mathsf{MH}^2}}$ eines Zweipinnetzes ist der euklidische Abstand der beiden Pins:

$$l_{\sqrt{\mathsf{MH}^2}} = \sqrt{\Delta x^2 + \Delta y^2} \ .$$

Manhattan-Fenster

Das Manhattan-Fenster eines Netzes ist das kleinste Rechteck, das alle Pins des Netzes umschließt.

Manhattan-Länge

Die Manhattan-Länge l_{HPWL} eines Zweipinnetzes ist die Summe der absoluten Differenzen der Einzelkoordinaten der beiden Pins:

$$l_{\mathsf{HPWL}} = |\Delta x| + |\Delta y| \ .$$

Manhattan-Pfad

Ein Manhattan-Pfad ist ein Weg, der sich nur aus zueinander orthogonalen Teilstücken zusammensetzt. Diese Teilstücke sind parallel zur x- oder zur y-Achse des zugrunde liegenden Koordinatensystems.

Metaheuristiken

Metaheuristiken sind nicht problemspezifische Algorithmen zur näherungsweisen Lösung eines kombinatorischen Problems. Bevor diese abstrakte Folge von Schritten auf ein Problem angewendet werden kann, muss sie problemspezifisch implementiert werden. Beispiele für Metaheuristiken sind simulierte Abkühlung und Ameisenalgorithmen.

Min-Cost Max-Flow

Im Layoutentwurf ist es möglich, aus einem maximalen Netzwerkfluss mit minimalen Kosten (engl. *min-cost max-flow*) optimale Verdrahtungswege abzuleiten. Diese Methode wird z. B. von Globalverdrahtern eingesetzt. Sie modellieren dazu die Verdrahtungsressourcen des Layouts als Graph (z. B. als Floor-Connection-Graph) und ermitteln für diesen einen maximalen Fluss mit minimalen Kosten. Aus dem Fluss leiten sie schließlich eine Verdrahtungsgeometrie ab.

min-cut

Siehe minimaler Schnitt.

Minimaler Schnitt

Ein Schnitt (engl. *cut*) ist in der Graphentheorie die Teilung eines Graphen durch Entfernen von Kanten, so dass alle Wege zwischen zwei bestimmten Knoten entfernt sind. Ein minimaler Schnitt (engl. *min-cut*) ist ein Schnitt, der mit der kleinsten Anzahl Kanten auskommt. Diese Anzahl ist gleichzeitig der Wert des minimalen Schnittes.

Multi-Chip-Modul

Ein Multi-Chip-Modul (MCM) sind mehrere integrierte Schaltkreise (Chips), die in einem Gehäuse verpackt sind. Nach außen erscheint ein Multi-Chip-Modul wie ein einziger Chip.

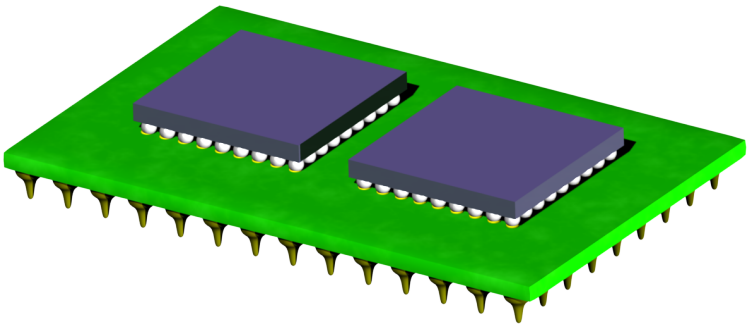


Bild: Ein Multi-Chip-Modul mit zwei Chips.

Netz

Ein Netz ist eine Menge von Pins gleichen Potentials, die elektrisch miteinander zu verbinden sind. Ein Netz wird als Signalnetz bezeichnet, wenn es zum Übertragen von Daten bzw. Informationen in Form von Signalen eingesetzt wird. Es gibt außerdem Taktnetze (engl. *clock*), Stromversorgungsnetze (engl. *power*), Massenetze (engl. *ground*) usw.

Netzliste

Die Netzliste führt alle Signalnetze einer Schaltung auf. Dafür enthält sie alle zu verbindenden Pins einer Schaltung und die jeweiligen Namen der Netze, die die Verbindung realisieren. Die Netzliste ist das Ergebnis des Schaltungsentwurfs und eine Voraussetzung für den Layoutentwurf.

Netzlänge

Die Netzlänge ist entweder die erwartete oder die tatsächliche Länge des Leiterzuges, der die Pins des Netzes elektrisch kontaktiert (siehe Verdrahtungslänge).

Netzlängenabgleich

Ein Netzlängenabgleich ist die gezielte Beeinflussung von Verdrahtungslängen und damit Signallaufzeiten, so dass die betroffenen Signale in einem vorgegebenen zeitlichen Schema bei ihrem Empfänger eintreffen.

Newblue1

Newblue1 bis Newblue7 sind Schaltkreislayouts der ISPD-Globalverdrahtungs-Benchmark-Suite.

Optimierungsziel

Das Optimierungsziel ist die Absicht (z. B. Minimieren der Netzlängen), mit der eine Optimierung ausgeführt wird. Oftmals werden im Layoutentwurf gleichzeitig mehrere widersprüchliche Ziele verfolgt, wie zum Beispiel minimale Herstellungskosten, größte Lebensdauer und höchste Schaltgeschwindigkeiten. Das Optimierungsziel ist dann ein Kompromiss aus den einzelnen Zielen.

Perimeter Degree

Der Perimeter Degree ist das Verhältnis der Verdrahtungsressourcen zur Verdrahtungsnachfrage auf dem Umfang (engl. *perimeter*) einer Verdrahtungsregion [53].

Pin

Pins sind die elektrischen Anschlüsse einer Zelle, eines Bauelements bzw. einer Baugruppe. Im hierarchischen Layoutentwurf dienen sie als definierter Übergang bzw. Schnittstelle zwischen den verschiedenen Ebenen des Entwurfs.

Pinfeld

„Pinfeld“ ist ein in der vorliegenden Arbeit genutzter Begriff für eine Menge von Pins, die eine untereinander vertauschbare Signalbelegung haben (siehe FROM-Pins und TO-Pins). Die Pins eines Pinfeldes werden von den entwickelten Pinzuordnungs-Algorithmen gleichzeitig betrachtet.

Pinpattern

Pinpattern sind regelmäßige Anordnungen von Signal-, Spannungs- und Massepins an Bauelementen. Sie werden gewählt, um bestimmte elektrische Eigenschaften (z. B. die Schirmung von Signalnetzen) zu erzielen. Typische Pattern sind das „Eins-zu-Eins-Pattern“ und das „Zwei-zu-Eins-Pattern“.

Pinzuordnung

Die Pinzuordnung (engl. *pin assignment*) ist sowohl die Zuordnung von Signalen zu Pins (Signalbelegung) als auch der Entwurfsschritt bzw. der Prozess, in dem diese Zuordnung festgelegt wird.

Plateau

Das „Plateau“ der entwickelten Verdrahtungsdichteverteilung ist ein Bereich innerhalb des Manhattan-Fensters $\mathcal{MH}_n$, zwischen den beiden Flanken zu Pin 1 bzw. Pin 2, in dem die Verdrahtungsdichte konstant ist.

probabilistisch

wahrscheinlichkeitstheoretisch

Prognose

Eine Prognose ist eine Vorhersage einer zukünftigen Entwicklung aufgrund einer Beurteilung des Gegenwärtigen.

Prophezeiung

Eine Prophezeiung ist die Voraussage von etwas Zukünftigem, das möglicherweise eintritt. Im Gegensatz zu den rationalen Grundlagen einer Prognose oder Spekulation, ist die Legitimation für eine Prophezeiung meist eine göttliche Eingebung.

Quad Flat Package

Ein Quad Flat Package ist ein üblicherweise quadratisches Gehäuse für integrierte Schaltkreise. Die Pins (Anschlussstifte) sind in vier Reihen an den vier Seiten des Gehäuses angeordnet.

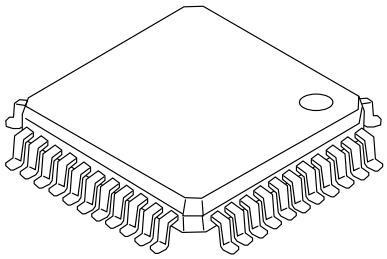


Bild: Quad Flat Package.

Quartil

Quartile sind Lagemaße in der Statistik. Sie teilen die Verteilung einer Zufallsgröße jeweils in zwei Teile. Es gibt drei Quartile, unteres Quartil

$Q1$, mittleres Quartil $Q2$ und oberes Quartil $Q3$. Das Quartil $Q1$ teilt die Verteilung in die unteren 25 % und die oberen 75 % der Zufallswerte. Quartil $Q2$ halbiert die Zufallswerte. Quartil $Q3$ teilt die Verteilung in die unteren 75 % und die oberen 25 %.

Rent's Rule

Nach dem empirischen Zusammenhang „Rent's Rule" besteht ein direkter Zusammenhang zwischen der Anzahl der Zellen einer digitalen Schaltung und der Anzahl ihrer Außenanschlüsse [17]. Der gleiche Zusammenhang gilt auch für Partitionen einer „gut entworfenen" digitalen Schaltung [18].

Schätzen

Schätzen ist, etwas ohne exaktes Messen näherungsweise zu bestimmen. Dabei stützt man sich auf Erfahrungen und subjektive Beobachtungen.

Signal Skew

Der aus dem Englischen stammende Begriff Signal Skew bezeichnet den Zeitversatz von Signalen, der entsteht, wenn diese auf Leitungen mit unterschiedlichen Eigenschaften (Länge, Impedanz usw.) übertragen werden.

Signalbelegung

Die Signalbelegung von Pins ist deren Zuordnung zu Signalen (siehe Pinzuordnung).

Spekulationen

Spekulationen sind Erkenntnisse, die man erlangt, indem man über die herkömmliche empirische Erfahrung hinausgeht. Stattdessen werden das Wesen und die Prinzipe der Dinge erfasst.

sum of all-pairs min-cut

Die Summe der minimalen Schnitte aller Knotenpaare eines Graphen (engl. *sum of all-pairs min-cut*) ist ein Maß für den Vernetzungsgrad des Graphen. Sie drückt für das Entfernen von Kanten eines Graphen dessen Resistenz gegen ein Zerfallen in zwei unverbundene Graphen aus.

TO-Pins

„TO-Pins" und „TO-Pinfeld" sind in dieser Arbeit willkürlich gewählte Bezeichnungen für eine Menge von Pins, um sie von einer zweiten Pinmenge „FROM-Pins" sprachlich differenzieren zu können. Diese Pins werden bei der

Pinzuordnung gleichzeitig betrachtet; ihre Signalbelegung ist untereinander vertauschbar (siehe auch FROM-Pins).

Topologie
Die Topologie ist die Lage und Anordnung von Gebilden im Raum.

Verdrahtbarkeit
Die Verdrahtbarkeit (engl. *routability*) eines Layouts beschreibt, wie gut die Eigenschaften seiner Verdrahtung sein können und wie aufwendig es ist, eine solche Verdrahtung zu bestimmen. Die Verdrahtbarkeit kann von sehr vielen Aspekten abhängen. Sie wird zu verschiedenen Zeitpunkten im Layoutentwurf unterschiedlich bestimmt und kann in Abhängigkeit der letztendlich eingesetzten Herstellungstechnologie betrachtet werden.

Verdrahtbarkeitsbewertung
Eine Verdrahtbarkeitsbewertung beurteilt quantitativ die erreichbare Qualität der Verdrahtung eines bestimmten Layouts sowie die Schwierigkeit, es zu verdrahten.

Verdrahter
Siehe Auto-Router.

Verdrahtung
Verdrahtung bezeichnet sowohl den Entwurfsschritt, in dem die Verdrahtungsgeometrie festgelegt wird (engl. *routing*), als auch die elektrischen Leitungen (engl. *wiring*) selbst. Der Entwurfsschritt Verdrahtung kann in (a) Globalverdrahtung und (b) Feinverdrahtung unterteilt werden. Außerdem kann man (i) die Signalverdrahtung, (ii) die Clock-Verdrahtung und (iii) die Verdrahtung der Spannungsversorgung unterscheiden.

Verdrahtungsauslastung
Die Verdrahtungsauslastung ist das Verhältnis zwischen der Verdrahtungsdichte und den Verdrahtungsressourcen.

Verdrahtungsdichte
Die Verdrahtungsdichte ist die Menge der Verdrahtung, die in einer bestimmten Fläche untergebracht ist. Man gibt diese als die Anzahl der genutzten Verdrahtungsspuren, als Verdrahtungslänge oder als die Fläche der Verdrahtungspfade in einer bestimmten Layoutfläche (z. B. einem Bin) an. Die

Einheit der Verdrahtungsdichte hängt von der gewählten Darstellung ab. In der vorliegenden Arbeit wird die Verdrahtungsdichte in Anzahl Verdrahtungsspuren pro Verdrahtungsregion angegeben. Die Verdrahtungsdichte ist in dieser Arbeit daher ohne Einheit angegeben.

Verdrahtungsdichteverteilung
Die Verdrahtungsdichteverteilung ist die örtlich aufgelöste Verdrahtungsdichte eines Layouts.

Verdrahtungskanal
Ein Verdrahtungskanal ist eine rechteckige Layoutregion, die für die Verdrahtung von Signalen vorgesehen ist.

Verdrahtungskapazität
Die Verdrahtungskapazität einer Region (z. B. eines Bins) ist die Menge der Verdrahtung, die diese Region maximal aufnehmen kann (siehe auch Verdrahtungsressourcen).

Verdrahtungslänge
Die Verdrahtungslänge eines Netzes ist entweder die erwartete oder die tatsächliche Länge des Leiterzuges, der die Pins dieses Netzes elektrisch kontaktiert (siehe geschätzte Verdrahtungslänge und Netzlänge).

Verdrahtungsmittenabstand
Der Verdrahtungsmittenabstand ist der kleinste Abstand zwischen den Mittelachsen zweier Verdrahtungssegmente, so dass diese zuverlässig ohne Kurzschluss herstellbar sind. Dieser Mindestabstand ist technologieabhängig.

Verdrahtungsressourcen
Die Verdrahtungsressourcen sind die zur Verfügung stehenden technologieabhängigen Möglichkeiten, die Verdrahtung der Netze zu realisieren.

Verdrahtungssegment
Ein Verdrahtungssegment ist ein rechteckiger Teil des Verdrahtungsweges eines Netzes.

Verdrahtungsspur
Die Verdrahtungskapazität von Bins und Verdrahtungskanälen wird häufig in Verdrahtungsspuren angegeben. Hat ein Bin eine Kapazität von n Spuren, so können in der Fläche des Bins also maximal n Signale parallel von einer Seite zur gegenüberliegenden Seite verdrahtet werden.

Verifikation

Im Layoutentwurf ist die Verifikation das Überprüfen des Layouts auf Herstellbarkeit, elektrische Korrektheit und Funktionstüchtigkeit.

Verlässlichkeit

Die Verlässlichkeit von Daten bezeichnet in dieser Arbeit die Wahrscheinlichkeit, mit der sich die Grundlagen, auf deren Basis diese Daten abgeleitet wurden, nicht mehr ändern.

Vorhersage

Eine Vorhersage ist eine Aussage über Ereignisse, Zustände oder Entwicklungen, die in der Zukunft liegen. Die Grundlagen für diese Aussage können verschiedener Natur sein (siehe auch Prophezeiung, Prognose, Spekulation und Weissagung).

Vorhersagegenauigkeit

Die Vorhersagegenauigkeit ist die Präzision, mit der eine Vorhersage mit der Realität übereinstimmt (siehe auch Vorhersage und Genauigkeit).

Wavefront

Wavefront ist der Name des in der vorliegenden Arbeit entwickelten probabilistischen Schätzers für die Verdrahtungsdichteverteilung eines Netzes. Für die Beschreibung dieses Schätzers wird der Begriff Wavefront außerdem für eine Diagonale in dem Manhattan-Fenster eines Zweipinnetzes verwendet. Jeder Punkt auf dieser Diagonalen hat den gleichen Manhattan-Abstand zu einem Pin des Netzes. Außerdem ist die vorhergesagte Verdrahtungsdichte entlang dieser Diagonalen konstant.

Weissagen

Weissagen ist eine Gruppe von Methode, um zukünftige Ereignisse vorherzusagen oder verborgenes Wissen zu erlangen. Dazu werden Ereignisse oder Anordnungen nach vorgegebenen Regeln interpretiert, die mit dem Inhalt der Weissagung anscheinend nicht zusammenhängen. Eine geläufige Methode ist beispielsweise das „Lesen des Kaffeesatzes“.

Z-Verdrahtung

Z-Verdrahtung ist eine orthogonale Verdrahtungsgeometrie für Zweipunktverbindungen. Der Verdrahtungspfad liegt innerhalb des Manhattan-Fensters und enthält maximal zwei Richtungsänderungen.

A Anhang

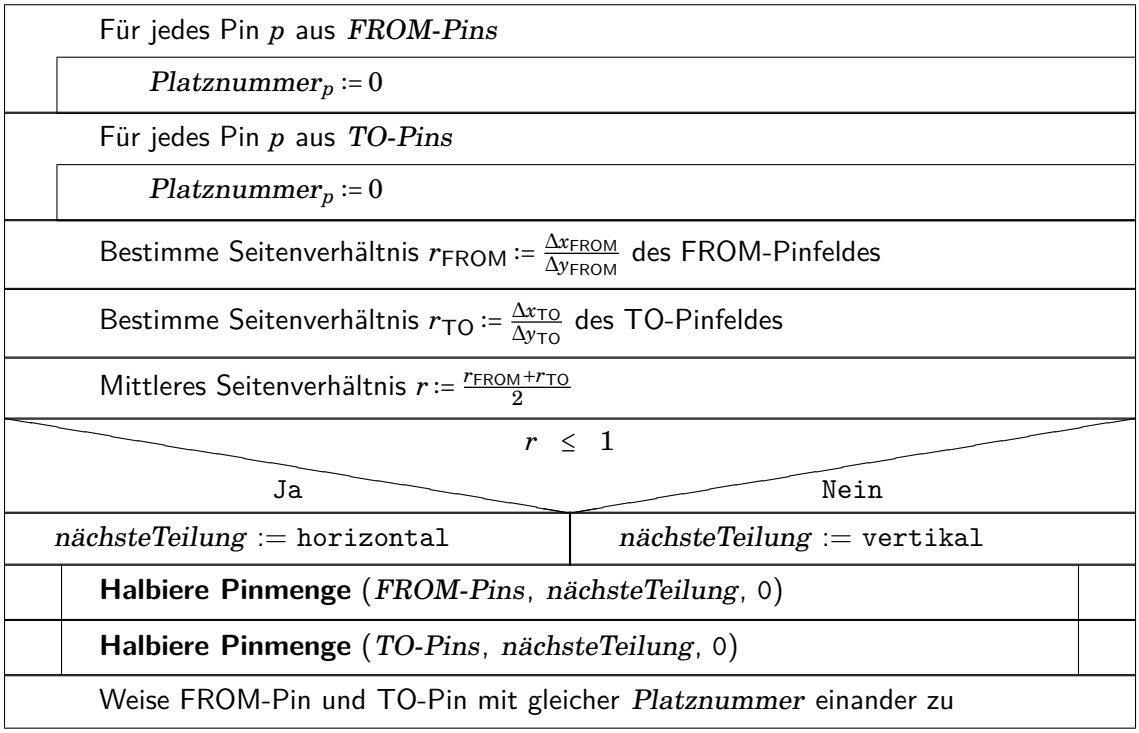
Struktogramme der Pinzuordnungs-Algorithmen

In diesem Anhang sind die Algorithmen für die Pinzuordnung, die in der vorliegenden Arbeit entwickelt wurden, als Struktogramm notiert. Sie sind ergänzend zu den Erläuterungen in Kapitel 5 zu verstehen. Die Eingabedaten der Algorithmen bzw. Unterfunktionen sind in Klammern nach deren Benennung angegeben. Die Zuordnungsalgorithmen in Abschnitten A.1 bis A.5 erfordern als Eingabedaten stets eine Liste mit *FROM-Pins* und eine Liste mit *TO-Pins*. Das Ergebnis ist jeweils eine bijektive Zuordnung zwischen den *FROM-Pins* und den *TO-Pins*.

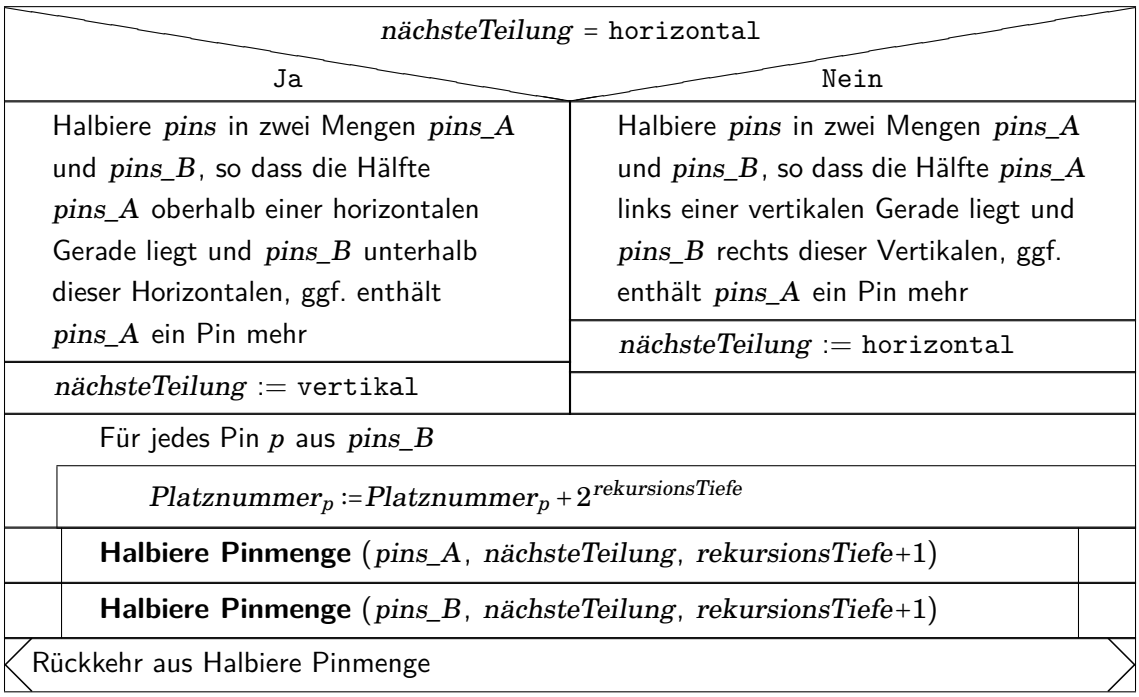
In den darauf folgenden Abschnitten A.6 bis A.8 sind die universellen Methoden für das Berücksichtigen differenzieller Paare, die Pinzuordnung in Hierarchieebenen und das Nutzen der Globalverdrahtung notiert. Diese sind mit den davor dargestellten Zuordnungsalgorithmen beliebig kombinierbar. Sie erhalten mit den Eingabedaten daher einen *Zuordnungsalgorithmus* oder eine Liste von *Zuordnungsalgorithmen_für_Teilaufgaben*. Diese Algorithmen werden durch die universellen Methoden als untergeordnete Funktionen aufgerufen.

A.1 Wiederholtes Unterteilen

Wiederholtes Unterteilen (*FROM-Pins*, *TO-Pins*)

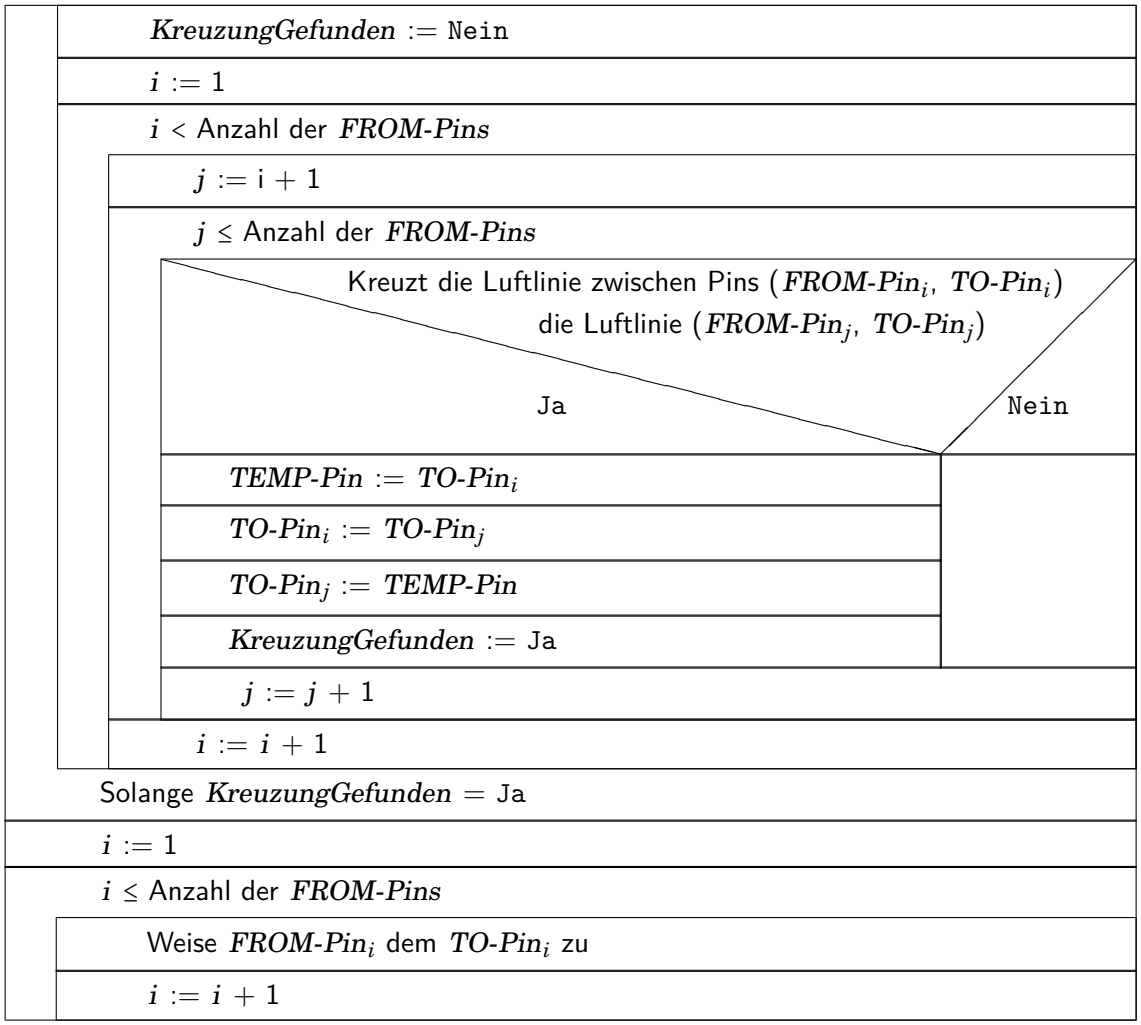


Halbiere Pinmenge (*pins*, *nächsteTeilung*, *rekursionsTiefe*)



A.2 Kreuzungen minimieren

Kreuzungen minimieren (*FROM-Pins*, *TO-Pins*)



Im obigen Struktogramm ist das Entkreuzen der Luftlinien aufgeführt. Alternativ zu Luftlinien können als Geometrie Manhattan-Pfade zwischen den Pinpaaren (*FROM-Pin*$_i$, *TO-Pin*$_i$) und (*FROM-Pin*$_j$, *TO-Pin*$_j$) für das Entkreuzen angenommen werden. Dadurch verändert sich das Zuordnungsergebnis maßgeblich.

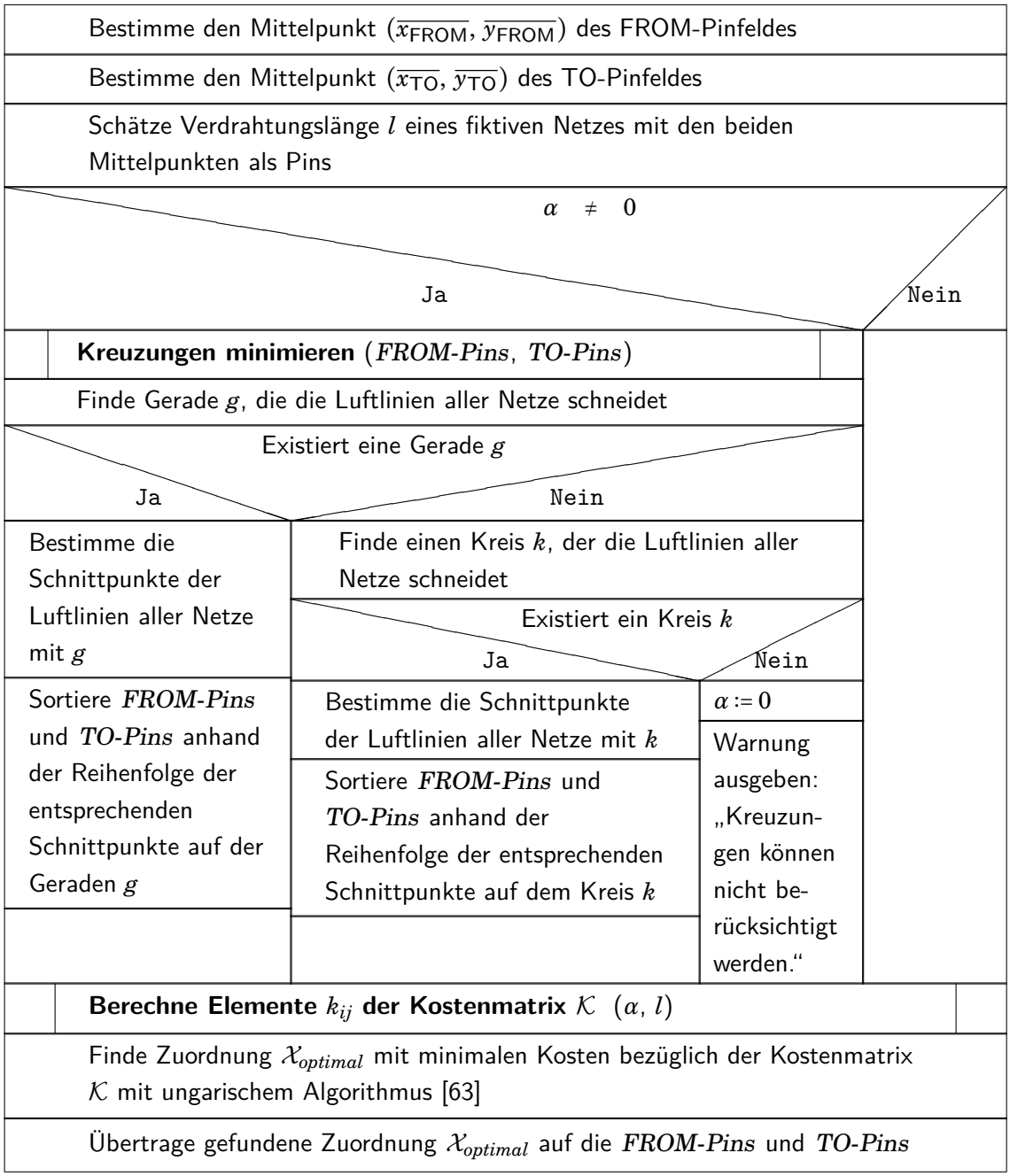
A.3 Projizieren auf Gerade

Projizieren auf Gerade (*FROM-Pins*, *TO-Pins*)

- Bestimme den Mittelpunkt $(\overline{x_{\text{FROM}}}, \overline{y_{\text{FROM}}})$ des FROM-Pinfeldes
- Bestimme den Mittelpunkt $(\overline{x_{\text{TO}}}, \overline{y_{\text{TO}}})$ des TO-Pinfeldes
- Bestimme die Richtung der Projektionsgeraden $\binom{\Delta x_\perp}{\Delta y_\perp}$, senkrecht zur Verbindungsgeraden der Mittelpunkte
- $i := 1$
- $i \leq$ Anzahl der *FROM-Pins*
  - Bestimme Vektor $\binom{\Delta x_{\text{FROM}\,i}}{\Delta y_{\text{FROM}\,i}}$ von $(\overline{x_{\text{FROM}}}, \overline{y_{\text{FROM}}})$ zu den Koordinaten des $\textit{FROM-Pins}_i$
  - Bestimme die Länge $\mathcal{L}_{\text{FROM}\,i}$ der Projektion von $\binom{\Delta x_{\text{FROM}\,i}}{\Delta y_{\text{FROM}\,i}}$ auf $\binom{\Delta x_\perp}{\Delta y_\perp}$
  - $i := i + 1$
- $j := 1$
- $j \leq$ Anzahl der *TO-Pins*
  - Bestimme Vektor $\binom{\Delta x_{\text{TO}\,j}}{\Delta y_{\text{TO}\,j}}$ von $(\overline{x_{\text{TO}}}, \overline{y_{\text{TO}}})$ zu den Koordinaten des $\textit{TO-Pins}_j$
  - Bestimme die Länge $\mathcal{L}_{\text{TO}\,j}$ der Projektion von $\binom{\Delta x_{\text{TO}\,j}}{\Delta y_{\text{TO}\,j}}$ auf $\binom{\Delta x_\perp}{\Delta y_\perp}$
  - $j := j + 1$
- Sortiere *FROM-Pins* anhand der projizierten Längen $\mathcal{L}_{\text{FROM}\,i}$
- Sortiere *TO-Pins* anhand der projizierten Längen $\mathcal{L}_{\text{TO}\,j}$
- $i \leq$ Anzahl der *FROM-Pins*
  - Weise $\textit{FROM-Pin}_i$ dem $\textit{TO-Pin}_i$ zu
  - $i := i + 1$

A.4 Lineare Optimierung

Lineare Optimierung (*FROM-Pins*, *TO-Pins*, α)



Berechne Elemente k_{ij} der Kostenmatrix $\mathcal{K}$ (α, l)

$i := 1$
$i \leq$ Anzahl der *FROM-Pins*
$j := 1$
$j \leq$ Anzahl der *TO-Pins*
Schätze Verdrahtungslänge l_{ij} eines Netzes mit den Pins *FROM-Pin*$_i$ und *TO-Pin*$_j$
$k_{ij} = l_{ij} + \alpha \cdot l \cdot \lvert i - j \rvert$
$j := j + 1$
$i := i + 1$
Rückkehr aus Berechne Elemente k_{ij} der Kostenmatrix $\mathcal{K}$

Die Verdrahtungslängen l_{ij} können anhand verschiedener Metriken (siehe Abschnitt 3.2.2) geschätzte werden. Die am häufigsten eingesetzten Metriken sind die Manhattan-Länge und die Luftlänge.

A.5 Zufällige Pinzuordnung

Zufällige Pinzuordnung (*FROM-Pins*, *TO-Pins*)

$i := 1$
$i \leq$ Anzahl der *FROM-Pins*
$j :=$ ganzzahlige Zufallszahl in [1; Anzahl der *FROM-Pins* $- i + 1$]
Weise *FROM-Pin*$_i$ dem *TO-Pin*$_j$ zu
Entferne *TO-Pin*$_j$ aus der Liste der *TO-Pins*
$i := i + 1$

A.6 Differenzielle Paare

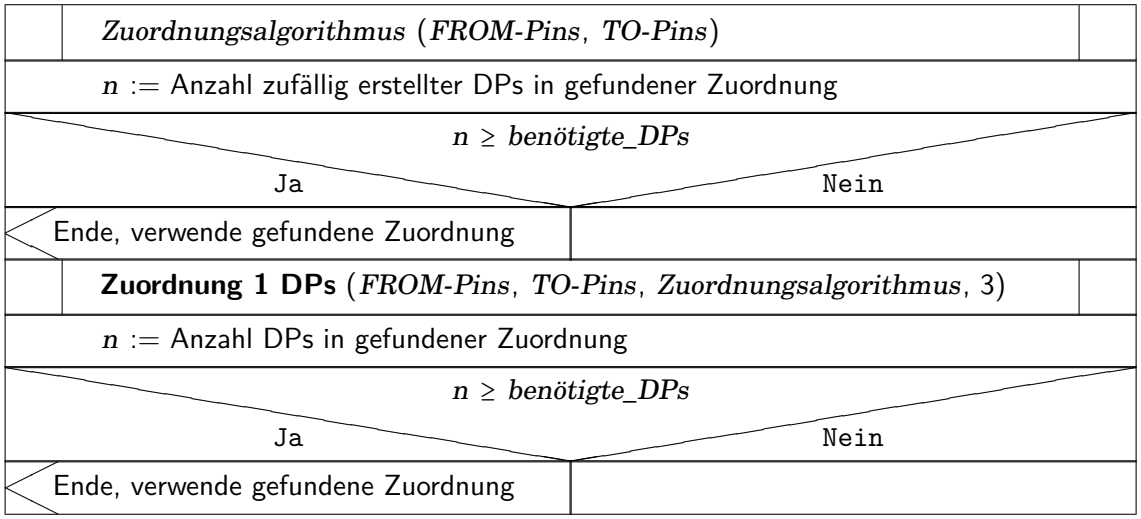
Die Kombinationen aus einer der beiden Zuordnungsvarianten (**Zuordnung 1 DPs** oder **Zuordnung 2 DPs**) und einer der vier Pinpaarvarianten (*DPP-Modus*= {1;2;3;4}) liefern verschiedene Pinzuordnungen mit differenziellen Paaren. Die Anzahl der durch die Pinzuordnung ermöglichten differenziellen Paare ist jedoch für keine Kombination vorhersagbar. Die verschiedenen Kombinationen werden also der Reihe nach untersucht, ob sie ausreichend differenzielle Paare erlauben. Diese Reihenfolge wurde anhand von Experimenten festgelegt. Sie ist so gewählt, dass die Pinzuordnung mit der besten Verdrahtbarkeit zuerst untersucht wird. Diese weist häufig die kleinste Anzahl möglicher differenzieller Paare auf [98]. Der Algorithmus **Pinzuordnung mit differenziellen Paaren** findet also die Pinzuordnung mit der besten Verdrahtbarkeit, die gerade ausreichend ($\geq$ *benötigte_DPs*) differenzielle Paare ermöglicht.

Die dabei verwendete Festlegung des maximalen Pinabstandes für sog. „ungültige“ differenzielle Paare wurde durch Experimente ermittelt. Diese haben gezeigt, dass das 10-Fache des maximalen Pinabstandes für differenzielle Paare günstig ist.

In den folgenden Sturktogrammen werden die Abkürzungen, „DP“ für differenzielles Paar, „DPs“ für differenzielle Paare, „DPP“ für differenzielles Pinpaar und „DPPs“ für differenzielle Pinpaare verwendet.

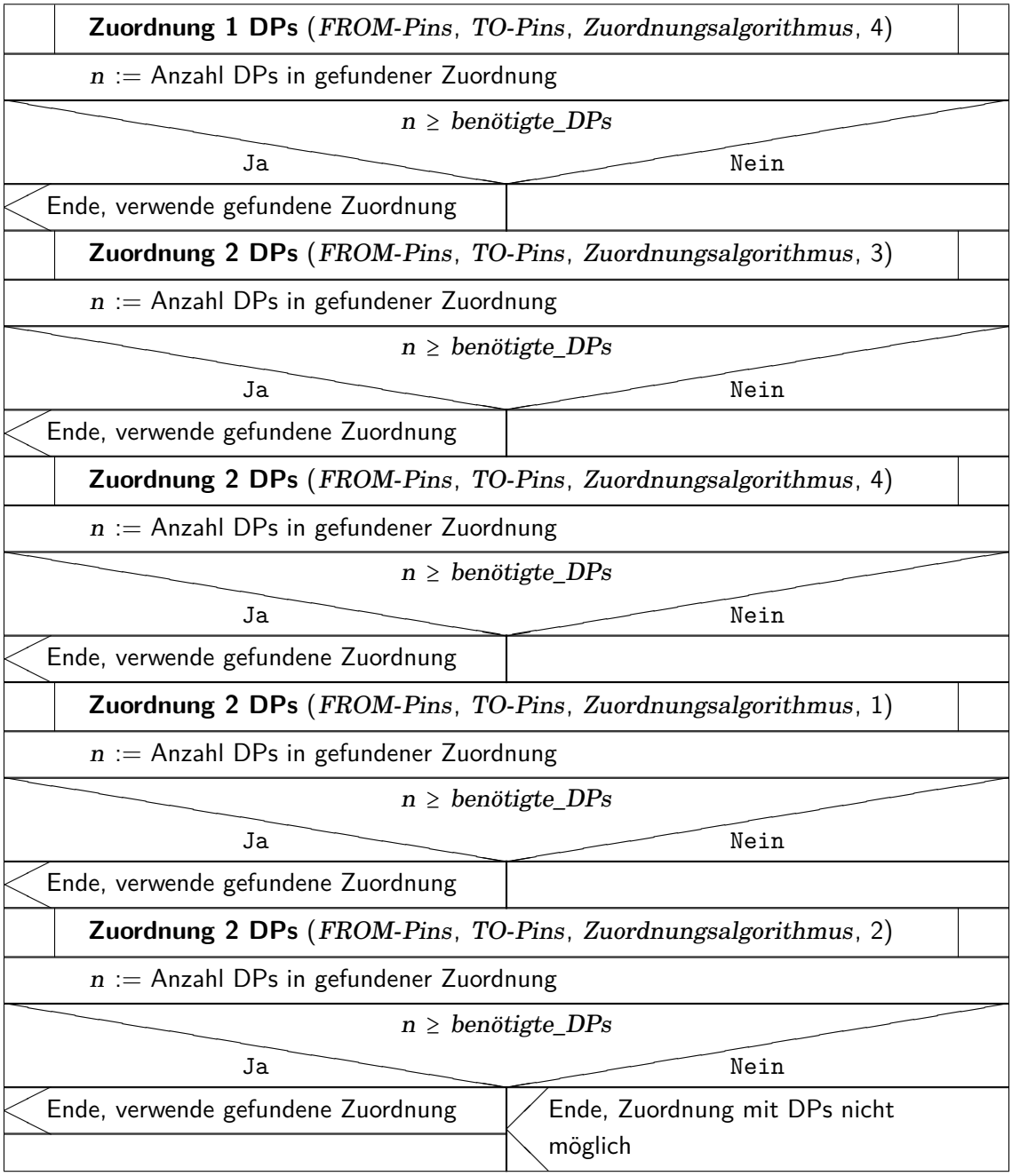
Pinzuordnung mit differenziellen Paaren

(*FROM-Pins*, *TO-Pins*, *Zuordnungsalgorithmus*, *benötigte_DPs*)



(Fortsetzung) **Pinzuordnung mit differenziellen Paaren**

(*FROM-Pins*, *TO-Pins*, *Zuordnungsalgorithmus*, *benötigte_DPs*)



Zuordnung 1 DPs

(*FROM-Pins*, *TO-Pins*, *Zuordnungsalgorithmus*, *DPP-Modus*)

herkömmliche_Zuordnung_aller_Pins := *Zuordnungsalgorithmus* (*FROM-Pins*, *TO-Pins*)
FROM-DPPs := **Max. Anzahl DPPs auswählen** (*FROM-Pins*, *DPP-Modus*)
TO-DPPs := **Max. Anzahl DPPs auswählen** (*TO-Pins*, *DPP-Modus*)
Solange mindestens ein FROM-Pin oder ein TO-Pin nicht für ein DPP ausgewählt wurde
Nicht für DPPs gewählten Pins die Zuordnung aus *herkömmliche_Zuordnung_aller_pins* zuweisen.
Nicht für DPPs gewählte Pins und die ihnen zugewiesenen Pins aus *FROM-Pins* und *TO-Pins* entfernen.
Bereits ausgewählte DPPs verwerfen
FROM-DPPs := **Max. Anzahl DPPs auswählen** (*FROM-Pins*, *DPP-Modus*)
TO-DPPs := **Max. Anzahl DPPs auswählen** (*TO-Pins*, *DPP-Modus*)
FROM-Fatpins := *FROM-DPPs* paarweise zu Fatpins zusammengefasst
TO-Fatpins := *TO-DPPs* paarweise zu Fatpins zusammenfasst
Zuordnung_Fatpins := *Zuordnungsalgorithmus* (*FROM-Fatpins*, *TO-Fatpins*)
Zuordnung_Fatpins auf entsprechende ursprüngliche Pins übertragen

Zuordnung 2 DPs

(*FROM-Pins*, *TO-Pins*, *Zuordnungsalgorithmus*, *DPP-Modus*)

	FROM-DPPs := **Max. Anzahl DPPs auswählen** (*FROM-Pins*, *DPP-Modus*)	
	TO-DPPs := **Max. Anzahl DPPs auswählen** (*TO-Pins*, *DPP-Modus*)	
	f := Anzahl DPPs in *FROM-DPPs*	
	t := Anzahl DPPs in *TO-DPPs*	
	$f < t$ Ja: t - f *TO-DPPs* verwerfen; Nein: $f > t$ Ja: f - t *FROM-DPPs* verwerfen; Nein:	
	FROM-Fatpins:= *FROM-DPPs* paarweise zu Fatpins zusammengefasst	
	TO-Fatpins := *TO-DPPs* paarweise zu Fatpins zusammengefasst	
	Gewählte DPPs aus *FROM-Pins* und *TO-Pins* entfernen	
	herkömmliche_Zuordnung_restlicher_Pins := *Zuordnungsalgorithmus* (*FROM-Pins*, *TO-Pins*)	
	Zuordnung_Fatpins := *Zuordnungsalgorithmus* (*FROM-Fatpins*, *TO-Fatpins*)	
	Zuordnung_Fatpins auf entsprechende ursprüngliche Pins übertragen	

Max. Anzahl DPPs auswählen (*Pins*, *DPP-Modus*)

DPP-Modus	
1 oder 2	3 oder 4
$g :=$ Graph mit je einer Kante zwischen zwei Pins, die zu einem DPP gepaart werden können	$g :=$ Graph mit je einer Kante zwischen zwei Pins, die zu einem DPP gepaart werden können und zusätzlich mit je einer Kante für jede „ungültige“ Paarung (bis zum 10-Fachen des maximal erlaubten Pinabstandes differenzieller Pinpaare)

DPP-Modus	
1 oder 4	2 oder 3
ermittle maximale Paarung P für Graph g, günstige DPPs werden bevorzugt	ermittle größte Paarung P für Graph g

P zurückgeben

A.7 Pinzuordnung in Hierarchieebenen

Hierarchische Pinzuordnung (*Zuordnungsalgorithmen_für_Teilaufgaben*)

Teilaufgaben := Menge der Pinzuordnungs-Teilaufgaben

i := 1

fixiert := *wählbar* := *frei_wählbar* := ∅

i ≤ Anzahl Aufgaben in *Teilaufgaben*

freiheiten := Anzahl der Pinfelder der Pinzuordnungs-Teilaufgabe $Teilaufgaben_i$ deren Pinzuordnung frei wählbar (nicht fixiert) ist

freiheiten

0	1	2
fixiert := append (*fixiert*, $Teilaufgaben_i$)	*wählbar* := append (*wählbar*, $Teilaufgaben_i$)	*frei_wählbar* := append (*frei_wählbar*, $Teilaufgaben_i$)

w := Anzahl Aufgaben in *wählbar*

f := Anzahl Aufgaben in *frei_wählbar*

w > 0

Ja	Nein
nächste_Aufgabe := $wählbar_1$	*nächste_Aufgabe* := $frei_wählbar_1$

FROM-Pins := FROM-Pinfeld für *nächste_Aufgabe*

TO-Pins := TO-Pinfeld für *nächste_Aufgabe*

Zuordnungsalgorithmus_für_nächste_Aufgabe := wähle Zuordnungsalgorithmus für *nächste_Aufgabe* aus *Zuordnungsalgorithmen_für_Teilaufgaben*

Zuordnungsalgorithmus_für_nächste_Aufgabe (*FROM-Pins*, *TO-Pins*)

Fixiere Pinzuordnung der *FROM-Pins* und der *TO-Pins*

Solange *w* + *f* > 1

A.8 Nutzen der Globalverdrahtung

Pinzuordnung mit Globalverdrahtungsinformationen(*FROM-Pins*, *TO-Pins*, *Eckpunkte_Global_Pfad*, *Zuordnungsalgorithmus*)

e := Anzahl Eckpunkte in *Eckpunkte_Global_Pfad*
Eckpunkte_Global_Pfad$_0$:= Mittelpunkt der *FROM-Pins*
Eckpunkte_Global_Pfad$_{e+1}$:= Mittelpunkt der *TO-Pins*
Zuordnungsalgorithmen_für_Teilaufgaben := $\varnothing$
$i := 1$
$i \leq e$
Erstelle Ankerkomponente mit der Geometrie für *Zuordnungsalgorithmus* an der Stelle (*Eckpunkte_Global_Pfad*$_i$.*x*, *Eckpunkte_Global_Pfad*$_i$.*y*). Beachte dabei ggf. die Koordinaten der benachbarten Eckpunkte *Eckpunkte_Global_Pfad*$_{i-1}$ und *Eckpunkte_Global_Pfad*$_{i+1}$.
Füge Pins der Ankerkomponente in Netzliste ein
Zuordnungsalgorithmen_für_Teilaufgaben$_i$:= *Zuordnungsalgorithmus*
i := i + 1
Hierarchische Pinzuordnung (*Zuordnungsalgorithmen_für_Teilaufgaben*) für FROM-Pins, TO-Pins und erzeugte Ankerkomponenten
Entferne Pins der Ankerkomponenten aus Netzliste
Lösche Ankerkomponenten

B Anhang

Besonderheit der Manhattan-Länge während der Pinzuordnung

Die Manhattan-Länge kann durch die Pinzuordnung nicht verändert werden, wenn sich weder die x-Koordinaten, noch die y-Koordinaten der entsprechenden Pinfelder überlappen. **Bild B.1** zeigt eine entsprechende Layoutaufgabe. Die Manhattan-Verdrahtungslänge ist bei der gezeigten Topologie konstant, also unabhängig von der Pinzuordnung, siehe Gl. (B.4). Das Kriterium „Manhattan-Länge“, zum Bewerten der Verdrahtbarkeit, lässt sich in einem solchen Fall durch die Pinzuordnung nicht verbessern.

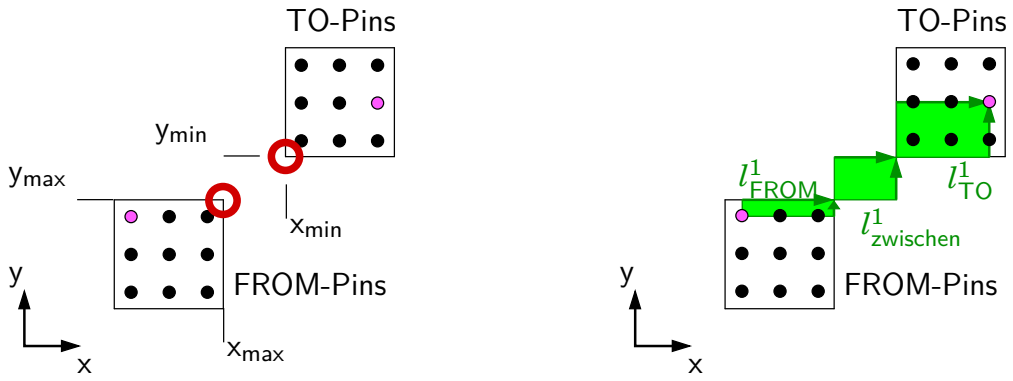


Bild B.1: Zwei Pinfelder, deren x- und y-Koordinaten sich nicht überlappen (a). Teilbild (b) zeigt die Zerlegung der Manhattan-Verdrahtungslänge in drei Anteile für eine Verbindung.

Die Koordinaten der n FROM- und n TO-Pins werden mit $(x_{i\,\mathrm{FROM}}, y_{i\,\mathrm{FROM}})$ und $(x_{i\,\mathrm{TO}}, y_{i\,\mathrm{TO}})$ bezeichnet. Wird die Manhattan-Verdrahtungslänge l, wie in Bild B.1b gezeigt, ohne Beschränkung der Allgemeinheit, in drei Anteile zerlegt. (1) Ein Anteil l_{FROM} innerhalb des FROM-Pinfeldes, Gl. (B.1), (2) ein Anteil l_{zwischen} zwischen den beiden Pinfeldern, Gl. (B.2), und (3) ein Anteil l_{TO} im TO-Pinfeld , Gl. (B.3):

$$l_{\mathrm{FROM}} = \sum_{i=1}^{n} \left\{ |x_{\max} - x_{i\,\mathrm{FROM}}| + |y_{\max} - y_{i\,\mathrm{FROM}}| \right\} \tag{B.1}$$

$$l_{\mathrm{zwischen}} = n \cdot \left\{ |x_{\max} - x_{\min}| + |y_{\max} - y_{\min}| \right\} \tag{B.2}$$

$$l_{\mathrm{TO}} = \sum_{i=1}^{n} \left\{ |x_{\min} - x_{i\,\mathrm{TO}}| + |y_{\min} - y_{i\,\mathrm{TO}}| \right\} \ . \tag{B.3}$$

Die Gesamt-Manhattan-Verdrahtungslänge l ist die Summer dieser drei Anteile. In Gl. (B.4) ist zu erkennen, dass diese Gesamtlänge unabhängig von der Pinzuordnung ist. Nur die Koordinaten der Pins bestimmen die Manhattan-Gesamtlänge:

$$\begin{aligned} l &= l_{\mathrm{FROM}} + l_{\mathrm{zwischen}} + l_{\mathrm{TO}} \\ &= \sum_{i=1}^{n} \left\{ |x_{i\,\mathrm{FROM}} - x_{i\,\mathrm{TO}}| + |y_{i\,\mathrm{FROM}} - y_{i\,\mathrm{TO}}| \right\} \ . \end{aligned} \tag{B.4}$$

C Anhang

Weitere Ergebnisse

C.1 Multipinnetz-Zerlegung

C.1.1 Grundlagen

Sehr viele Entwurfsalgorithmen sind zur Vereinfachung auf das Bearbeiten von Zweipinnetzen beschränkt. Für moderne digitale Baugruppen ist diese Einschränkung sinnvoll, weil häufig über 95 % aller Signalnetze nur zwei Pins pro Hierarchieebene besitzen. Der Grund dafür ist, dass Zweipunktverbindungen deutlich bessere, leichter vorhersehbare Eigenschaften aufweisen als Mehrpunktverbindungen. Damit solche Algorithmen trotzdem auf Mehrpinnetze anwendbar sind, werden die Mehrpinnetze zunächst in mehrere Zweipunktverbindungen zerlegt. Diese Zerlegung ist nicht trivial und kann die Ergebnisse maßgeblich beeinflussen.

Zahlreiche Methoden wurden entwickelt, um Multipinnetze effektiv zu zerlegen, so dass hier nur ein kurzer Überblick über die wichtigsten Modelle gegeben wird. Im folgenden Abschnitt C.1.2 ist die Methode erläutert, die die Basis für die experimentellen Ergebnisse in Abschnitt 8.1 ist. Für die Details und Eigenschaften der anderen Modelle sei auf die Literatur [3] verwiesen.

Generell gibt es zwei Gruppen des Zerlegens. Die erste Gruppe orientiert sich an Verdrahtungsalgorithmen und zerlegt ein Netz in Zweipunktverbindungen, so dass die Gesamtlänge der einzelnen Verbindungen der geschätzten Verdrahtungslänge entspricht und die einzelnen Verbindungen dabei eine Abschätzung des Verdrahtungsweges darstellen. Zu dieser Gruppe gehören:

- (Minimaler) rektilinearer Spannbaum,

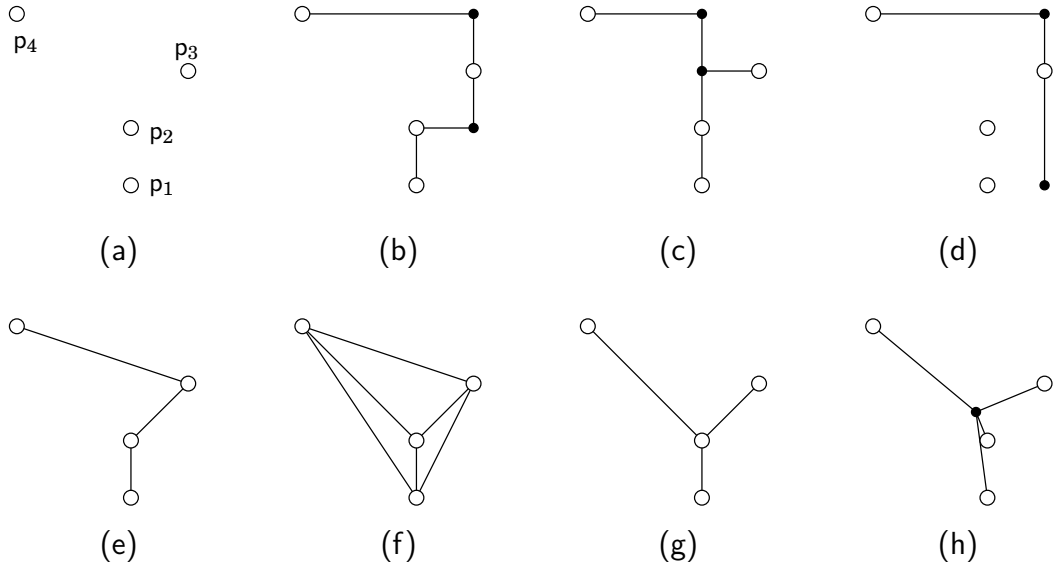


Bild C.1: Übersicht über Methoden für das Zerlegen von Multipinnetzen in Zweipunktverbindungen. Teilbild (a) zeigt die vier Pins p_1 bis p_4 des Netzes. Die Teilbilder (b) bis (h) zeigen verschiedene Schemata für die Zerlegung in Zweipunktverbindungen: (b) minimaler rektilinearer Spannbaum, (c) minimaler rektilinearer Steinerbaum, (d) halber Umfang des kleinsten umschließenden Rechtecks, (e) minimale Kette, (f) kompletter Graph, (g) Stern und (h) Stern mit Ankerpunkt.

- (minimaler) Steinerbaum ,
- halber Umfang des kleinsten umschließenden Rechtecks.

Methoden für die Zerlegung, die sich nicht an Verdrahtungsraster und -methoden orientieren, sind:

- (Minimaler) Spannbaum,
- (minimale) Kette,
- kompletter Graph bzw. Clique,
- Stern,
- Stern mit Ankerpunkt.

Die aufgeführten Schemata für die Multipinnetz-Zerlegung sind in **Bild C.1** für ein Netz mit vier Pins p_1 bis p_4 dargestellt.

C.1.2 In dieser Arbeit angewendete Multipinnetz-Zerlegung

Die Multipinnetze des ISPD-Globalverdrahtungswettbewerbes müssen für die probabilistische Verdrahtungsdichtevorhersage in Zweipunktverbindungen zerlegt werden. Dieses Zerlegen hat Einfluss auf das Vorhersageergebnis. Der Vergleich der Vorhersagemethoden untereinander wird jedoch nicht davon beeinflusst.

Im Rahmen dieser Arbeit wurde das Zerlegen anhand eines minimalen rektilinearen Steinerbaums, eines minimalen rektilinearen Spannbaums, einer minimalen Kette und anhand des kompletten Graphen untersucht. Das Zerlegen anhand des kompletten Graphen liefert eindeutig die besten Vorhersageergebnisse. Hat ein Netz n die Anzahl p Pins, müssen pro Netz für alle $\frac{p\cdot(p-1)}{2}$ möglichen Zweipunktverbindungen v_i die Verdrahtungsdichten $u_{vi}(x,y)$ geschätzt und aufsummiert werden. Die so gewonnene Verdrahtungsdichte $u'_n(x,y)$

$$u'_n(x,y) = \sum_{i=1}^{\frac{p\cdot(p-1)}{2}} u_{vi}(x,y) \tag{C.1}$$

für das gesamte Mehrpinnetz überschätzt die Verdrahtungsdichte deutlich, weil ein tatsächlicher Verdrahtungsbaum nur $(p-1)$ Kanten besitz. Die Verdrahtungsdichte $u'_n(x,y)$ ist also mit dem Faktor λ zu wichten. Dieser Faktor λ wird als Quotient der Manhattan-Länge MH_{Steiner} des minimalen rektilinearen Steinerbaums für dieses Netz und der Manhattan-Länge MH_{Clique} des kompletten Graphen bestimmt. Anstelle der Manhattan-Länge des minimalen Steinerbaums könnte auch die Manhattan-Länge des minimalen rektilinearen Spannbaums verwendet werden. Der Steinerbaum ist jedoch eine genauere Schätzung der Verdrahtungslänge eines Netzes und wurde deswegen bevorzugt:

$$\lambda_n = \frac{MH_{n\ \text{Steiner}}}{MH_{n\ \text{Clique}}} \tag{C.2}$$

$$u_n(x,y) = \lambda_n \cdot u'_n(x,y)\ . \tag{C.3}$$

Typischerweise wird der Faktor $\lambda = \frac{2}{p}$ gewählt. Dies entspricht dem Verhältnis zwischen der Anzahl der Kanten der Clique und der des Verdrahtungsbaumes. Die Untersuchungen zur vorliegenden Arbeit zeigen jedoch, dass die resultierende Vorhersagegenauigkeit besser ist, wenn man λ wie in Gl. (C.2) wählt.

Die zweitbeste Methode ist das Zerlegen anhand des minimalen nicht-rektilinearen Spannbaums. Die Zerlegung anhand eines Steinerbaums ist für die probabilisti-

sche Vorhersage ungeeignet, weil an den Stellen der eingefügten Steinerpunkte Spitzen in der Verdrahtungsdichte entstehen, die häufig nicht der tatsächlichen Verdrahtungsdichte entsprechen. Das Zerlegen in Zweipunktverbindungen anhand eines minimalen rektilinearen Spannbaums ist aus den gleichen Gründen ungeeignet.

Das Zerlegen in einen kompletten Graphen erfordert das Untersuchen von $\frac{p \cdot (p-1)}{2}$ Zweipunktverbindungen pro Mehrpinnetz mit p Pins. Die Anzahl der zu untersuchenden Zweipunktverbindungen ist für Netze mit vielen Pins also sehr groß. Für die Untersuchungen an den Globalverdrahtungsbenchmarks in dieser Arbeit werden deswegen alle Netze mit weniger als 15 Pins in einen kompletten Graphen zerlegt, Netze mit 15 Pins bis 100 Pins dagegen in einen minimalen Spannbaum und Netze mit mehr als 100 Pins in eine minimale Kette. Die **Bilder C.2** und **C.3** zeigen beispielhaft die so vorhergesagte Verdrahtungsdichteverteilung für ein Netz mit 10 bzw. 19 Pins.

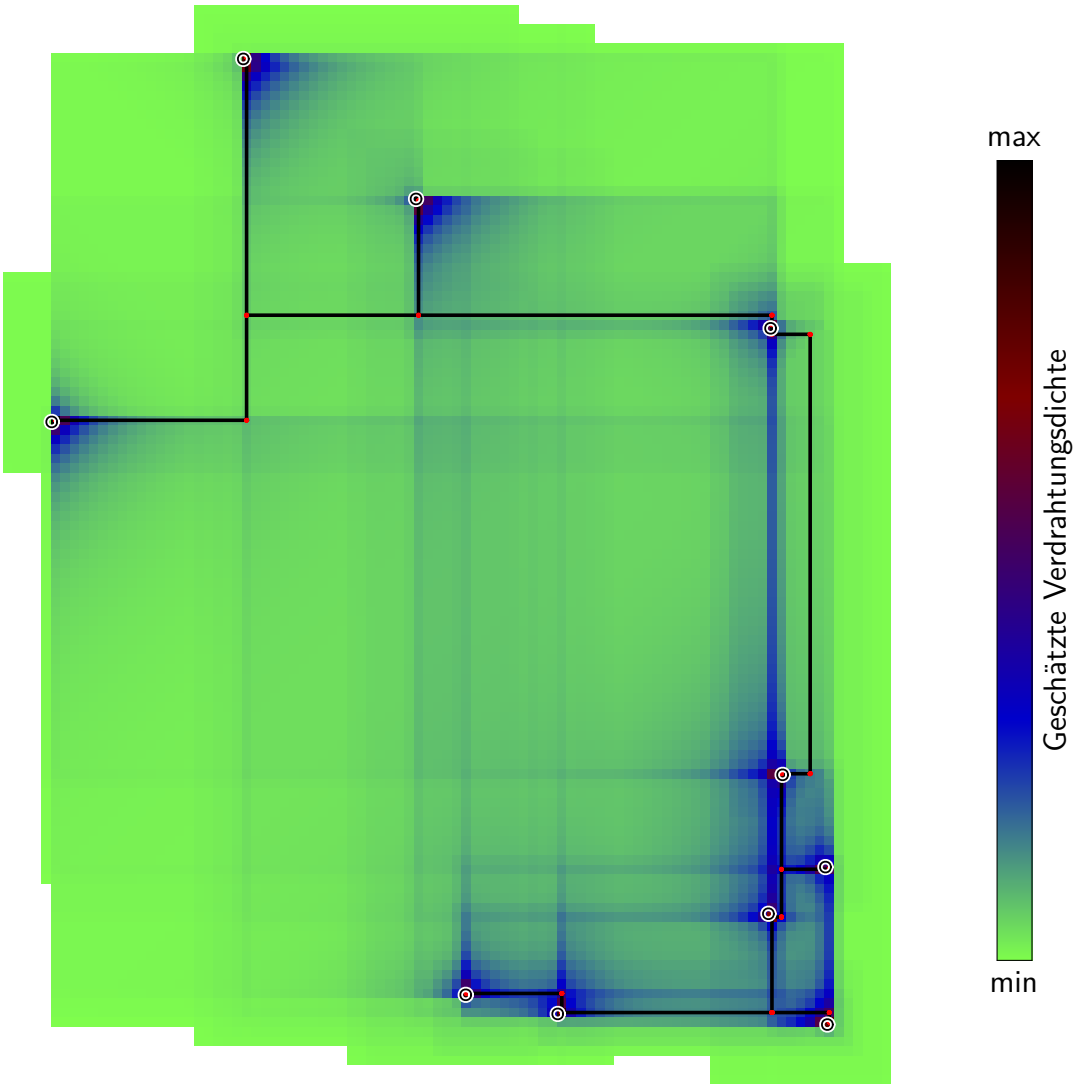


Bild C.2: Probabilistisch vorhergesagte Verdrahtungsdichte für das Netz n_{100} des Benchmarks Adaptec1 mit 10 Pins. Das Netz wurde anhand des kompletten Graphen in 45 Zweipunktverbindungen zerlegt. Die schwarzen Liniensegmente und roten Punkte stellen das Globalverdrahtungsergebnis (Verdrahtungssegmente und Vias) des Globalverdrahters NTHU-Rv2 dar. Die 10 schwarz-weißen Kreise sind die Pins des Netzes.

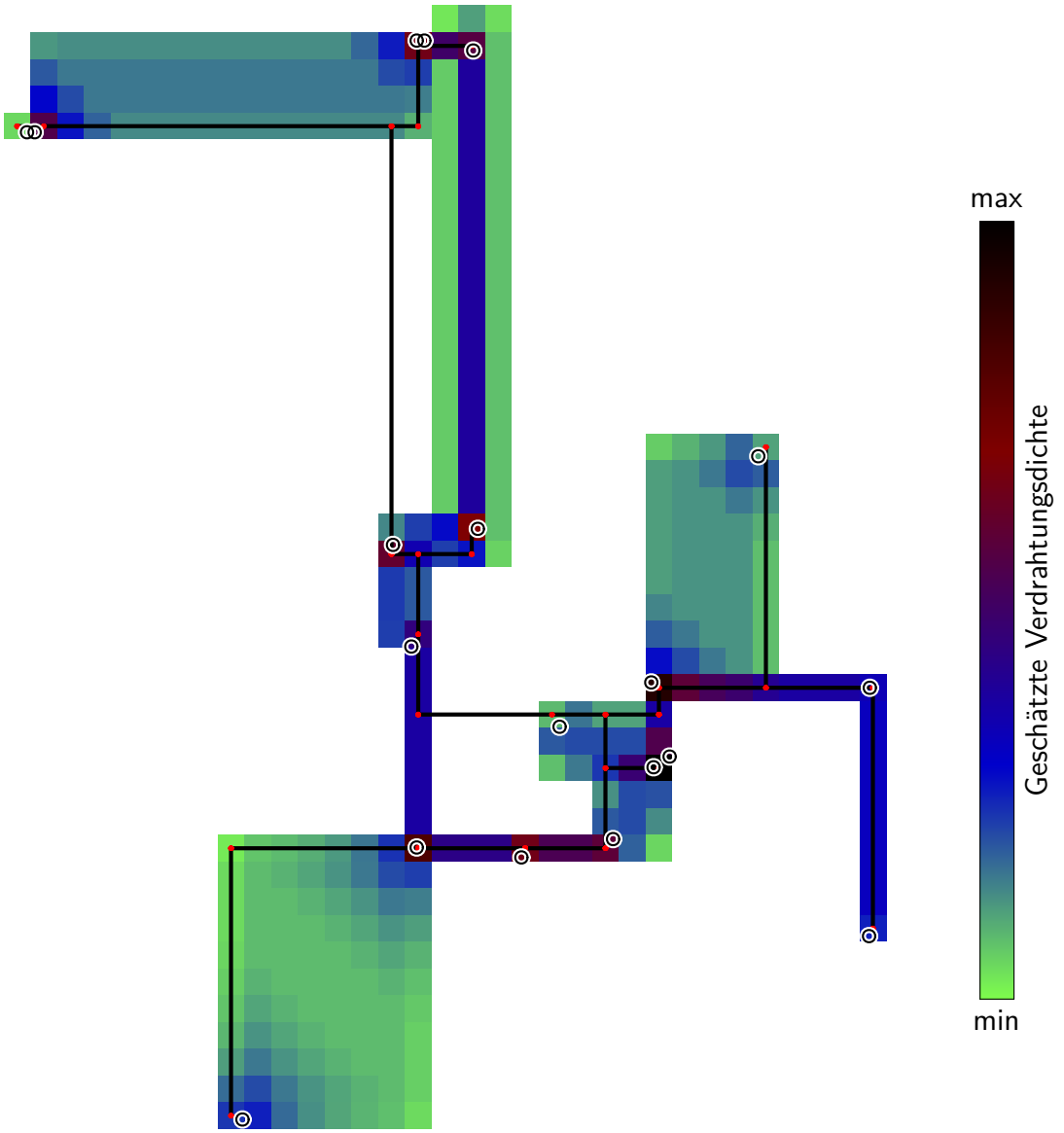


Bild C.3: Probabilistisch vorhergesagte Verdrahtungsdichte für das Netz n_{55} des Benchmarks Adaptec1 mit 19 Pins. Das Netz wurde anhand des minimalen Spannbaums in 18 Zweipunktverbindungen zerlegt. Die schwarzen Liniensegmente und roten Punkte stellen das Globalverdrahtungsergebnis (Verdrahtungssegmente und Vias) des Globalverdrahters NTHU-Rv2 dar. Die 19 schwarz-weißen Kreise sind die Pins des Netzes.

C.2 Genauigkeit der Verdrahtungsvorhersage

Tabelle C.1: Güte der probabilistischen Verdrahtungsdichtevorhersagen. Die Ergebnisse der „Gleichverteilung“ wurden als Referenzwerte (*100.00 %*) verwendet. Werte, die mit steigender Güte anwachsen, sind mit '▲', Werte, die mit steigender Güte kleiner werden, mit '▼' gekennzeichnet (siehe auch Bild 8.3).

Methode	$\eta_{90°}/\omega$	$\overline{\lvert\mathcal{E}\rvert}$ ▼	$s_\mathcal{E}$ ▼	$IQR_\mathcal{E}$ ▼	$\mathbf{shape}_\mathcal{E}$ ▲	r ▲
Gleichv.		*12,4852*	*19,4315*	***13,5240***	0,609	*0,9283*
Lou		+12,27 %	+10,41 %	+ 15,80 %	– 3,85 %	– 0,68 %
Z-Verdr.		+10,27 %	+18,14 %	+ 4,66 %	– 8,76 %	– 3,23 %
Westra	0,20	+10,65 %	+18,58 %	+ 4,63 %	– 9,29 %	– 3,48 %
	0,40	+11,97 %	+19,78 %	+ 5,53 %	– 9,38 %	– 3,72 %
	0,50	+12,79 %	+20,55 %	+ 6,43 %	– 9,27 %	– 3,87 %
	0,60	+14,24 %	+21,71 %	+ 7,63 %	– 8,96 %	– 3,95 %
	0,70	+14,73 %	+22,45 %	+ 7,91 %	– 9,35 %	– 4,23 %
	0,80	+15,83 %	+23,56 %	+ 9,26 %	– 9,00 %	– 4,45 %
	0,90	+17,03 %	+24,78 %	+ 10,14 %	– 9,09 %	– 4,68 %
L-Verdr.		+18,86 %	+26,39 %	+ 12,21 %	– 8,49 %	– 4,83 %
Sham		+ 2,35 %	– 1,80 %	+ 5,44 %	+ 10,42 %	+ 0,17 %
WF	1,00	+ 4,61 %	+ 1,42 %	+ 7,05 %	+ 8,30 %	– 0,31 %
	1,05	+ 4,19 %	+ 0,91 %	+ 6,48 %	+ 8,46 %	– 0,23 %
	1,10	+ 3,58 %	+ 0,09 %	+ 6,27 %	+ 9,05 %	– 0,10 %
	1,15	+ 2,39 %	– 1,76 %	+ 6,17 %	+ 11,19 %	+ 0,19 %
	1,20	+ 1,68 %	– 2,88 %	+ 6,07 %	+ 12,19 %	+ 0,35 %
	1,25	+ 1,08 %	– 3,85 %	+ 6,05 %	+ 13,43 %	+ 0,48 %
	1,30	+ 0,55 %	– 4,69 %	+ 6,04 %	+ 14,38 %	+ 0,60 %
	1,35	+ 0,12 %	– 5,39 %	+ 6,37 %	+ 15,69 %	+ 0,69 %
	1,40	– 0,39 %	– 6,22 %	+ 6,85 %	+ 17,56 %	+ 0,79 %
	1,45	– 0,64 %	– 6,63 %	+ 6,48 %	+ 17,37 %	+ 0,83 %
	1,50	**– 0,95 %**	**– 7,14 %**	+ 6,65 %	**+18,39 %**	**+0,89 %**

C.3 Hierarchische Pinzuordnung

Tabelle C.2: Ermittelte Referenzwerte (siehe Abschnitt 7.3) für „SCM1 Platziert“. Die Algorithmen sind wie in Abschnitt 7.3 in die beiden Gruppen (1) und (2) eingeteilt. Die vorgegebene Pinzuordnung der Steckerleiste und des Chips wurden zum Ermitteln der Referenzwerte ignoriert. Angegeben sind die Bewertungskriterien χ für die gemeinsame Bewertung der Leiterplatte und des Moduls. Beide Ebenen wurden gleich gewichtet.

	Algorithmus	$\overline{u}$	$\hat{u}$	$\overline{w}$	σ_w	HPWL	$\sqrt{\text{MH}^2}$	I
(1)	Min. $\sqrt{\text{MH}^2}$, $\alpha = 0{,}0$	1,572	15,834	284,47	35,676	100.963	72.310	261
	Min. HPWL, $\alpha = 0{,}0$	1,570	14,445	426,67	206,79	100.957	75.203	114.778
	Min. HPWL, $\alpha = 0{,}1$	1,570	15,937	285,28	25,064	100.957	72.300	1
	Wiederh. Unterteilen	1,808	23,142	548,21	133,40	124.746	88.099	337.743
	Keine Kreuzungen	1,571	15,779	285,33	266,51	100.965	72.291	0
	Projizieren	1,652	18,268	366,41	28,370	105.618	76.432	83.666
(2)	Jeweils bester Algorithmus	1,573	15,526	299,82	213,30	101.079	72.714	39.775
	Jeweils schlechtester Algorithmus	1,760	14,445	426,67	206,79	100.957	75.203	114.778
	Bester Wert B_χ	1,570	14,445	284,47	25,064	100.957	72.291	0
	Schlechtester Wert S_χ	3,141	23,142	548,21	75,193	201.913	144.581	351.835

Tabelle C.3: Detaillierte Ergebnisse der Verdrahtbarkeitsvorhersage für „SCM1 Platziert“. Die Pinzuordnungs-Algorithmen sind einmal auf die Teilaufgabe (a) und einmal auf (b) angewendet (siehe Bild 8.15b). Die jeweils andere Teilaufgabe ergibt sich dann aus den vorgegebenen Pinzuordnungen der Steckerleiste und des Chips.

Algorithmus	Teilaufgabe	$\overline{\mathcal{U}}$	$\hat{\mathcal{U}}$	$\overline{\mathcal{W}}$	$\sigma_{\mathcal{W}}$	HPWL	$\sqrt{\text{MH}^2}$	I
Min. $\sqrt{\text{MH}^2}$, $\alpha = 0{,}0$	(a)	1,584	16,222	311,25	165,66	102.457	73.617	62.171
(siehe Abschnitt 5.3)	(b)	1,613	16,341	333,81	163,29	105.542	75.939	56.663
Min. HPWL, $\alpha = 0{,}0$	(a)	1,611	15,632	332,86	53,462	104.669	75.637	130.245
(siehe Abschnitt 5.3)	(b)	1,790	18,084	482,16	80,510	106.554	78.671	160.457
Min. HPWL, $\alpha = 0{,}1$	(a)	1,587	16,285	312,26	164,18	102.383	73.593	61.590
(siehe Abschnitt 5.3)	(b)	1,616	16,315	336,89	165,70	105.800	76.154	58.570
Wiederh. Unterteilen	(a)	1,586	15,993	312,51	44,421	101.363	73.179	55.328
(siehe Abschnitt 5.2.1)	(b)	1,571	16,416	300,19	140,55	101.069	72.753	40.552
Keine Kreuzungen	(a)	1,581	16,112	307,78	3,4154	102.313	73.451	57.527
(siehe Abschnitt 5.2.2)	(b)	1,613	16,264	334,11	162,22	105.534	75.919	57.279
Projizieren	(a)	1,744	16,904	474,49	233,30	121.506	85.303	258.635
(siehe Abschnitt 5.2.3)	(b)	1,618	16,180	350,25	46,398	105.850	76.553	88.684

Tabelle C.4: Detaillierte normierte Ergebnisse der Verdrahtbarkeitsvorhersage für „SCM1 Platziert“. Die Kriterien in Tabelle C.3 wurden, wie in Abschnitt 7.3 beschrieben, auf die ermittelten Referenzwerte (Tabelle C.2) normiert.

Algorithmus	Teilaufgabe	$\phi_{\overline{\mathcal{U}}}$	$\phi_{\hat{\mathcal{U}}}$	$\phi_{\overline{\mathcal{W}}}$	$\phi_{\sigma\mathcal{W}}$	ϕ_{HPWL}	$\phi_{\sqrt{\text{MH}^2}}$	ϕ_{I}
Min. $\sqrt{\text{MH}^2}$, $\alpha = 0{,}0$	(a)	0,991	0,796	0,898	-1,805	0,985	0,982	0,823
(siehe Abschnitt 5.3)	(b)	0,973	0,782	0,813	-1,757	0,955	0,950	0,839
Min. HPWL, $\alpha = 0{,}0$	(a)	0,974	0,864	0,816	0,434	0,963	0,954	0,630
(siehe Abschnitt 5.3)	(b)	0,860	0,582	0,250	-0,106	0,945	0,912	0,544
Min. HPWL, $\alpha = 0{,}1$	(a)	0,990	0,788	0,895	-1,775	0,986	0,982	0,825
(siehe Abschnitt 5.3)	(b)	0,971	0,785	0,801	-1,805	0,952	0,947	0,834
Wiederh. Unterteilen	(a)	0,990	0,822	0,894	0,614	0,996	0,988	0,843
(siehe Abschnitt 5.2.1)	(b)	0,999	0,773	0,940	-1,304	0,999	0,994	0,885
Keine Kreuzungen	(a)	0,993	0,808	0,912	1,432	0,987	0,984	0,836
(siehe Abschnitt 5.2.2)	(b)	0,973	0,791	0,812	-1,736	0,955	0,950	0,837
Projizieren	(a)	0,889	0,717	0,279	-2,000	0,796	0,820	0,265
(siehe Abschnitt 5.2.3)	(b)	0,970	0,801	0,751	0,574	0,952	0,941	0,748

Literaturverzeichnis

[1] EDA CONSORTIUM: *Market Statistics Service Report Q1,2011*. http://www.edac.org/Committees/mss/q1_2011_news.jsp. Version: 2011. Zitiert auf Seite 1.

[2] TREYTNAR, Dieter ; POPP, Ralf: EDA - Eine Voraussetzung für die Nanoelektronik. In: *it - Information Technology* 48 (2006), Nr. 2, S. 112–123. Zitiert auf Seite 2.

[3] LIENIG, Jens: *Layoutsynthese elektronischer Schaltungen - Grundlegende Algorithmen für die Entwurfsautomatisierung*. 1st. Springer, 2006. – 275 S. – ISBN 3540296271. Zitiert auf Seiten 5, 6, 7, 62, 125 und 244.

[4] KAHNG, Andrew B. ; LIENIG, Jens ; MARKOV, Igor L. ; HU, Jin: *VLSI Physical Design: From Graph Partitioning to Timing Closure*. Springer, 2011. – 321 S. – ISBN 9789048195909. Zitiert auf Seite 5.

[5] NAM, Gi-Joon ; SZE, Cliff ; YILDIZ, Mehmet: The ISPD global routing benchmark suite. In: *Proceedings of the 2008 international symposium on Physical design*. New York, NY, USA : ACM, 2008 (ISPD '08). – ISBN 978–1–60558–048–7, 156–159. Zitiert auf Seiten 10, 68, 71, 159 und 160.

[6] KENNEDY, J. ; EBERHART, R.: Particle swarm optimization. In: *Neural Networks, 1995. Proceedings., IEEE International Conference on* Bd. 4, 1995, S. 1942 –1948. Zitiert auf Seite 33.

[7] KIRKPATRICK, S. ; GELATT, C. D. ; VECCHI, M. P.: Optimization by Simulated Annealing. In: *Science* 220 (1983), Nr. 4598, 671-680. Zitiert auf Seite 33.

[8] EIBEN, A. E. ; SMITH, J. E.: *Introduction to Evolutionary Computing (Natural Computing Series)*. Springer, 2008. – ISBN 3540401849. Zitiert auf Seite 33.

[9] JUNGNICKEL, Dieter: *Graphen, Netzwerke und Algorithmen*. 3. BI Wissenschaftsverlag, 1994. Zitiert auf Seiten 38 und 59.

[10] GUSFIELD, Dan ; NAOR, Dalit: Efficient algorithms for generalized cut trees. In: *SODA '90: Proceedings of the first annual ACM-SIAM symposium on Discrete algorithms*. Philadelphia, PA, USA : Society for Industrial and Applied Mathematics, 1990. – ISBN 0–89871–251–3, S. 422–433. Zitiert auf Seiten 38 und 59.

[11] PRABHAKAR, Kudva ; ANDREW, Sullivan ; WILLIAM, Dougherty: *Metrics for Structural Logic Synthesis*. 2002. Zitiert auf Seiten 38, 55 und 59.

[12] STOER, Mechthild ; WAGNER, Frank: A Simple Min-Cut Algorithm. In: *Journal of ACM* 44 (1997), Juli, Nr. 4, S. 585–591. Zitiert auf Seiten 38 und 59.

[13] BONACICH, Phillip: Power and Centrality: A Family of Measures. In: *The American Journal of Sociology* 92 (1987), Nr. 5, 1170–1182. – ISSN 00029602. Zitiert auf Seiten 38 und 59.

[14] BONACICH, Phillip ; LLOYD, Paulette: Eigenvector-like measures of centrality for asymmetric relations. In: *Social Networks* 23 (2001), Nr. 3, 191–201. – ISSN 0378–8733. Zitiert auf Seiten 38 und 59.

[15] KUDVA, P. ; SULLIVAN, A. ; DOUGHERTY, W.: Metrics for structural logic synthesis. In: *Computer Aided Design, 2002. ICCAD 2002. IEEE/ACM International Conference on*, 2002, S. 551–556. Zitiert auf Seite 39.

[16] KUDVA, Prabhakar ; SULLIVAN, Andrew ; DOUGHERTY, William E.: Measurements for structural logic synthesis optimizations. In: *IEEE Trans. on CAD of Integrated Circuits and Systems* 22 (2003), Nr. 6, S. 665–674. Zitiert auf Seite 39.

[17] LANDMAN, B.S. ; RUSSO, R.L.: On a Pin Versus Block Relationship For Partitions of Logic Graphs. In: *Computers, IEEE Transactions on* C-20 (1971), Dezember, Nr. 12, S. 1469–1479. – ISSN 0018–9340. Zitiert auf Seiten 40, 61 und 225.

[18] DONATH, W. E.: Wire length distribution for placements of computer logic. In: *IBM Journal of Research and Development* Bd. 25, 1981, S. 152–155. Zitiert auf Seiten 40, 61 und 225.

[19] STROOBANDT, D.: A priori wire length distribution models with multiterminal nets. In: *Very Large Scale Integration (VLSI) Systems, IEEE Transactions on* 11 (2003), Februar, Nr. 1, S. 35–43. – ISSN 1063–8210. Zitiert auf Seiten 40 und 61.

[20] CHRISTIE, P. ; STROOBANDT, D.: The interpretation and application of Rent's rule. In: *Very Large Scale Integration (VLSI) Systems, IEEE Transactions on* 8 (2000), Dezember, Nr. 6, S. 639–648. – ISSN 1063–8210. Zitiert auf Seiten 40 und 61.

[21] DONATH, W.: Placement and average interconnection lengths of computer logic. In: *Circuits and Systems, IEEE Transactions on* 26 (1979), April, Nr. 4, S. 272–277. – ISSN 0098–4094. Zitiert auf Seite 40.

[22] PEDRAM, M. ; MAREK-SADOWSKA, M. ; KUH, E.S.: Floorplanning with pin assignment. In: *Computer-Aided Design, 1990. ICCAD-90. Digest of Technical Papers., 1990 IEEE International Conference on*, 1990, S. 98–101. Zitiert auf Seiten 45, 49 und 51.

[23] WESTRA, Jurjen ; GROENEVELD, Patrick: Towards Integration of Quadratic Placement and Pin Assignment. In: *Proceedings of the IEEE Computer Society Annual Symposium on VLSI: New Frontiers in VLSI Design*. Washington, DC, USA : IEEE Computer Society, 2005 (ISVLSI '05). – ISBN 0–7695–2365–X, 284–286. Zitiert auf Seiten 45, 53 und 54.

[24] WESTRA, Jurjen ; GROENEVELD, Patrick: *Towards integration of quadratic placement and pin assignment*. ES Report, März 2005. – ISSN: 1574-9517. Zitiert auf Seite 45.

[25] XIANG, Hua ; TANG, Xiaoping ; WONG, M.D.F.: Min-cost flow-based algorithm for simultaneous pin assignment and routing. In: *Computer-Aided Design of Integrated Circuits and Systems, IEEE Transactions on* 22 (2003), Juli, Nr. 7, S. 870–878. Zitiert auf Seiten 45 und 52.

[26] FANG, J. W. ; HO, K. H. ; CHANG, Y. W.: Routing for chip-package-board codesign considering differential pairs. In: *Int. Conference on Computer-Aided Design 2008* (2008), November, S. 512–517. – ISSN 1092–3152. Zitiert auf Seite 45.

[27] AHUJA, Ravindra K. ; MAGNANTI, Thomas L. ; ORLIN, James B.: *Network flows: theory, algorithms, and applications*. Upper Saddle River, NJ, USA : Prentice-Hall, Inc., 1993. – ISBN 0–13–617549–X. Zitiert auf Seite 45.

[28] FANG, J. W. ; HSU, C. H. ; CHANG, Y. W.: An Integer-Linear-Programming-Based Routing Algorithm for Flip-Chip Designs. In: *Computer-Aided Design of Integrated Circuits and Systems* 28 (2009), Nr. 1, S. 98–110. – ISSN 0278–0070. Zitiert auf Seite 46.

[29] FANG, Jia-Wei ; HSU, Chin-Hsiung ; CHANG, Yao-Wen: An Integer Linear Programming Based Routing Algorithm for Flip-Chip Design. In: *Design Automation Conference, 2007. DAC '07. 44th ACM / IEEE*, 2007. – ISSN 0738–100X, S. 606–611. Zitiert auf Seite 46.

[30] YAN, T. ; WONG, M. D. F.: A correct network flow model for escape routing. In: *Design Automation Conference 2009* (2009), Juli, S. 332–335. – ISSN 0738–100X. Zitiert auf Seite 46.

[31] FANG, J. W. ; WONG, M. D. F. ; CHANG, Y. W.: Flip-chip routing with unified area-I/O pad assignments for package-board co-design. In: *Design Automation Conference 2009* (2009), Juli, S. 336–339. – ISSN 0738–100X. Zitiert auf Seiten 46 und 52.

[32] KONG, H. ; YAN, T. ; WONG, M. D. F.: Optimal simultaneous pin assignment and escape routing for dense PCBs. In: *Proceedings of the ASP-DAC 2010*, 2010, S. 275–280. Zitiert auf Seite 46.

[33] KOREN, Norman L.: Pin assignment in automated printed circuit board design. In: *DAC '72: Proceedings of the 9th workshop on Design automation*. New York, NY, USA : ACM Press, 1972, S. 72–79. Zitiert auf Seite 47.

[34] MORY-RAUCH, L.: Pin Assignment on a Printed Circuit Board. In: *Design Automation, 1978. 15th Conference on*, 1978, S. 70–73. Zitiert auf Seiten 47 und 48.

[35] AM, Tran D. ; TANAKA, Masato ; NAKAGIRI, Yojiro: An approach to pin assignment in printed circuit board design. In: *SIGDA Newsl.* 10 (1980), Nr. 2, S. 21–33. – ISSN 0163–5743. Zitiert auf Seiten 47 und 50.

[36] PFÖRTNER, Thomas ; KIEFL, Stefan ; DACHAUER, Reimund: Embedded Pin Assignment for Top Down System Design. In: *European Design Automation Conference. EURO-VHDL '92. EURO-DAC '92* (7.–10. September, 1992), S. 209–214. Zitiert auf Seiten 49 und 51.

[37] CONG, Jingsheng: Pin Assignment with Global Routing for General Cell Designs. In: *IEEE Transactions on Computer-Aided Design* 10 (1991), November, Nr. 11, S. 1401–1412. Zitiert auf Seite 52.

[38] WANG, L. Y. ; LAI, Y. T. ; LIU, B. D.: Simultaneous Pin Assignment and Global Wiring for Custom VLSI Design. In: *IEEE International Symposium on Circuits and Systems* 4 (11. - 14. Juni, 1991), S. 2128–2131. Zitiert auf Seite 52.

[39] KOIDE, Tetsushi ; WAKABAYASHI, Shin'ichi: A Timing-Driven Global Routing Algorithm with Pin Assignment, Block Reshaping, and Positioning for Building Block Layout. In: *Asia and South Pacific Design Automation Conference. Proceedings of the ASP-DAC '98* (10.–13. Februar, 1998), S. 577–583. Zitiert auf Seite 52.

[40] LUI, Le-Chin E. ; SECHEN, Carl: Multilayer Pin Assignment for Macro Cell Circuits. In: *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems* 18 (1999), Oktober, Nr. 10, S. 1452–1461. Zitiert auf Seite 52.

[41] YAO, Xianjin ; YAMADA, Masaaki ; LIU, C. L.: A New Approach to the Pin Assignment Problem. In: *IEEE Transactions on Computer-Aided Design* 8 (1989), September, Nr. 9, S. 566–572. Zitiert auf Seiten 53 und 54.

[42] KRAVETS, Victor N. ; KUDVA, Prabhakar: Understanding metrics in logic synthesis for routability enhancement. In: *Proceedings of the 2003 international workshop on System-level interconnect prediction*. New York, NY, USA : ACM, 2003 (SLIP '03). – ISBN 1–58113–627–7, 3–5. Zitiert auf Seite 55.

[43] LIU, Qinghua ; MAREK-SADOWSKA, Malgorzata: *Pre-layout wire length and congestion estimation*. Version: 2004 (DAC '04). Zitiert auf Seite 55.

[44] WHITE, Douglas R. ; HARARY, Frank: The Cohesiveness of Blocks in Social Networks: Node Connectivity and Conditional Density. In: *Sociological Methodology* 31 (2001), 305–359. – ISSN 00811750. Zitiert auf Seite 55.

[45] MOODY, James ; WHITE, Douglas R.: Structural Cohesion and Embeddedness: A Hierarchical Concept of Social Groups. In: *American Sociological Review* 68 (2003), Nr. 1, 103–127. – ISSN 00031224. Zitiert auf Seite 55.

[46] ARIKATI, Srinivasa R. ; CHAUDHURI, Shiva ; ZAROLIAGIS, Christos D.: All-Pairs Min-Cut in Sparse Networks. In: *Journal of Algorithms* 29 (1998), Nr. 1, 82–110. – ISSN 0196–6774. Zitiert auf Seite 59.

[47] TEIG, Steven L.: The X architecture: not your father's diagonal wiring. In: *Proceedings of the 2002 international workshop on System-level interconnect prediction* - (2002), S. 33–37. ISBN 1–58113–481–9. Zitiert auf Seite 64.

[48] SPINDLER, Peter ; JOHANNES, Frank M.: Fast and robust quadratic placement combined with an exact linear net model. In: *Proceedings of the 2006 IEEE/ACM international conference on Computer-aided design*. New York, NY, USA : ACM, 2006 (ICCAD '06). – ISBN 1–59593–389–1, 179–186. Zitiert auf Seite 64.

[49] KLEINHANS, J.M. ; SIGL, G. ; JOHANNES, F.M. ; ANTREICH, K.J.: GORDIAN: VLSI placement by quadratic programming and slicing optimization. In: *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems* Bd. 10, 1991. – ISSN 0278–0070, S. 356–365. Zitiert auf Seite 64.

[50] NAYLOR, William C. ; DONELLY, Ross ; SHA, Lu: *Non-Linear Optimization System and Method for Wire Length and Delay Optimization for an Automatic Electric Circuit Placer*. US Patent 6301693, Oktober 2001. Zitiert auf Seite 65.

[51] KENNINGS, Andrew A. ; MARKOV, Igor L.: Analytical minimization of half-perimeter wirelength. In: *Proceedings of the 2000 Asia and South Pacific Design Automation Conference*. New York, NY, USA : ACM, 2000 (ASP-DAC '00). – ISBN 0–7803–5974–7, 179–184. Zitiert auf Seite 65.

[52] AJWANI, G. ; CHU, C. ; MAK, Wai-Kei: FOARS: FLUTE Based Obstacle-Avoiding Rectilinear Steiner Tree Construction. In: *Computer-Aided Design of Integrated Circuits and Systems, IEEE Transactions on* 30 (2011), Februar, Nr. 2, S. 194–204. – ISSN 0278–0070. Zitiert auf Seite 66.

[53] SELVAKKUMARAN ; SELVAKKUMARAN, Navaratnasothie ; PARAKH, Phiroze N. ; KARYPIS, George: Perimeter-Degree: A Priori Metric for Directly Measuring and Homogenizing Interconnection Complexity in Multilevel Placement. In: *in Multilevel Placement", SLIP 2003*, ACM, 2003, S. 53–59. Zitiert auf Seiten 67 und 223.

[54] SPINDLER, P. ; JOHANNES, F.M.: Fast and Accurate Routing Demand Estimation for Efficient Routability-driven Placement. In: *Design, Automation Test in Europe Conference Exhibition, 2007. DATE '07*, 2007, S. 1–6. Zitiert auf Seiten 68 und 162.

[55] ERIC CHENG, Chih liang: Risa: Accurate And Efficient Placement Routability Modeling. In: *Computer-Aided Design, 1994., IEEE/ACM International Conference on*, 1994. – ISSN 1063–6757, S. 690–695. Zitiert auf Seite 68.

[56] WESTRA, Jurjen ; BARTELS, Chris ; GROENEVELD, Patrick: Probabilistic congestion prediction. In: *ISPD '04: Proceedings of the 2004 international symposium on Physical design*. New York, NY, USA : ACM, 2004. – ISBN 1–58113–817–2, S. 204–209. Zitiert auf Seiten 68 und 162.

[57] LI, Zhuo ; ALPERT, C.J. ; QUAY, S.T. ; SAPATNEKAR, S. ; SHI, Weiping: Probabilistic Congestion Prediction with Partial Blockages. In: *Quality Electronic Design, 2007. ISQED '07. 8th International Symposium on* (2007), März, S. 841–846. Zitiert auf Seiten 68 und 162.

[58] LOU, Jinan ; THAKUR, S. ; KRISHNAMOORTHY, S. ; SHENG, H.S.: Estimating routing congestion using probabilistic analysis. In: *Computer-Aided Design of Integrated Circuits and Systems, IEEE Transactions on* 21 (2002), Januar, Nr. 1, S. 32–41. – ISSN 0278–0070. Zitiert auf Seiten 68 und 162.

[59] SHAM, Chiu wing ; YOUNG, Evangeline F. Y.: Congestion prediction in early stages. In: *SLIP '05: Proceedings of the 2005 international workshop on System level interconnect prediction*. New York, NY, USA : ACM, 2005. – ISBN 1–59593–033–7, S. 91–98. Zitiert auf Seiten 68 und 162.

[60] SHAM, Chiu-Wing ; YOUNG, Evangeline F. Y. ; LU, Jingwei: Congestion prediction in early stages of physical design. In: *ACM Trans. Des. Autom. Electron. Syst.* 14 (2009), Nr. 1, S. 1–18. – ISSN 1084–4309. Zitiert auf Seiten 68 und 162.

[61] SHAM, Chiu wing ; YOUNG, E.F.Y.: Congestion prediction in floorplanning. In: *Design Automation Conference, 2005. Proceedings of the ASP-DAC 2005. Asia and South Pacific* Bd. 2, 2005, S. 1107–1110. Zitiert auf Seiten 68 und 162.

[62] SCHRIJVER, Alexander: *Theory of linear and integer programming*. New York, NY, USA : John Wiley & Sons, Inc., 1986. – ISBN 0–471–90854–1. Zitiert auf Seite 87.

[63] KUHN, H W.: The Hungarian method for the assignment problem. In: *Naval Research Logistics* 52 (2005), Nr. 1, 7–21. Zitiert auf Seiten 87 und 233.

[64] BURKARD, Rainer ; MAASS, Wolfgang ; WEIBEL, Peter: *Zur Kunst des formalen Denkens*. Passagen Verlag, 2000. – ISBN 3-85165-358-0. Zitiert auf Seite 87.

[65] BURKARD, Rainer ; DERIGS, Ulrich: *Lecture notes in economics and mathematical systems*. Bd. 184: *Assignment and matching problems: Solution methods with FORTRAM-programs*. Springer Verlag, 1980. – ISBN 3-540-10267-1. Zitiert auf Seite 87.

[66] PAPADIMITRIOU, C.H. ; STEIGLITZ, K.: *Combinatorial optimization: algorithms and complexity*. Dover Publications, 1998 (Dover books on mathematics). – ISBN 9780486402581. Zitiert auf Seite 94.

[67] MEISTER, Tilo ; THOMKE, Gisbert: *Verdrahtungsoptimierung von Differential Pairs: Berücksichtigung von Differential Pairs bei der automatisierten Pinzuordnung*. 1. VDM Verlag Dr. Müller, 2008. – 88 S. – ISBN 363–9–01686–6. Zitiert auf Seite 98.

[68] KONG, Hui ; YAN, Tan ; WONG, M.D.F.: Automatic bus planner for dense PCBs. In: *Design Automation Conference, 2009. DAC '09. 46th ACM/IEEE*, 2009. – ISSN 0738–100X, S. 326–331. Zitiert auf Seite 105.

[69] WANG, Maogang ; SARRAFZADEH, H.: Modeling and minimization of routing congestion. In: *Design Automation Conference, 2000. Proceedings of the ASP-DAC 2000. Asia and South Pacific*, 2000, S. 185–190. Zitiert auf Seiten 116 und 118.

[70] HAN, Sung K. ; JEONG, Kwangok ; KAHNG, Andrew ; LU, Jingwei: Stability and Scalability in Global Routing. In: *Proceedings of the 13th ACM/IEEE International Workshop on System Level Interconnect Prediction*, 2011, S. [noch nicht erschienen]. Zitiert auf Seite 117.

[71] MEISTER, Tilo ; LIENIG, Jens ; THOMKE, Gisbert: Pinzuordnungs-Algorithmen für hochkomplexe Area-Array-Komponenteny. In: *GMM-Fachbericht ANALOG '08, Siegen* (2008), April, S. 177–182. Zitiert auf Seite 118.

[72] WANG, Maogang ; SARRAFZADEH, Majid: On the behavior of congestion minimization during placement. In: *Proceedings of the 1999 international symposium on Physical design*. New York, NY, USA : ACM, 1999 (ISPD '99). – ISBN 1–58113–089–9, 145–150. Zitiert auf Seiten 118 und 119.

[73] NAM, Gi-Joon: ISPD 2006 Placement Contest: Benchmark Suite and Results. In: *Proceedings of the 2006 international symposium on Physical design*. New York, NY, USA : ACM, 2006 (ISPD '06). – ISBN 1–59593–299–2, 167–167. Zitiert auf Seite 118.

[74] SCHEFFER, Lou ; NEQUIST, Eric: Why interconnect prediction doesn't work. In: *SLIP '00: Proceedings of the 2000 international workshop on System-level interconnect prediction*. New York, NY, USA : ACM, 2000. – ISBN 1–58113–249–2, S. 139–144. Zitiert auf Seite 120.

[75] WESTRA, Jurjen ; GROENEVELD, Patrick: Is probabilistic congestion estimation worthwhile? In: *SLIP '05: Proceedings of the 2005 international workshop on System level interconnect prediction*. New York, NY, USA : ACM, 2005. – ISBN 1–59593–033–7, S. 99–106. Zitiert auf Seiten 120 und 125.

[76] FISCHBACH, Robert ; LIENIG, Jens ; MEISTER, Tilo: From 3D circuit technologies and data structures to interconnect prediction. In: *SLIP '09: Proceedings of the 11th international workshop on System level interconnect prediction*. New York, NY, USA : ACM, 2009. – ISBN 978–1–60558–576–5, S. 77–84. Zitiert auf Seite 121.

[77] *International Symposium on Physical Design (ISPD)* [Online]. `http://www.ispd.cc/`. – (19. April 2012). Zitiert auf Seite 159.

[78] *ISPD 2007 Global Routing Contest Announcements* [Online]. `http://archive.sigda.org/ispd2007/contest.html`. – (19. April 2012). Zitiert auf Seite 159.

[79] CHANG, Yen-Jung ; LEE, Yu-Ting ; LEE, Tsung-Hsien ; GAO, Jhih-Rong ; WU, Pei-Ci ; WANG, Ting-Chi: *NTHU-Route 2.0* [Online]. `http://www.cs.nthu.edu.tw/~tcwang/nthuroute/`, `NTHU.Route@gmail.com`. – (19. April 2012). Zitiert auf Seite 159.

[80] CHEN, Huang-Yu ; HSU, Chin-Hsiung ; CHANG, Yao-Wen: *NTUgr* [Online]. `http://eda.ee.ntu.edu.tw/~yellowfish/ntugr/`, `arious@eda.ee.ntu.edu.tw`. – (19. April 2012). Zitiert auf Seite 159.

[81] ROY, Jarrod A. ; MARKOV, Igor L.: High-performance routing at the nanometer scale. In: *Proceedings of the 2007 IEEE/ACM international conference on Computer-aided design*. Piscataway, NJ, USA : IEEE Press, 2007 (ICCAD '07). – ISBN 1–4244–1382–6, 496–502. Zitiert auf Seite 161.

[82] MOFFITT, M.D.: MaizeRouter: Engineering an Effective Global Router. In: *Computer-Aided Design of Integrated Circuits and Systems, IEEE Transactions on* 27 (2008), November, Nr. 11, S. 2017–2026. – ISSN 0278–0070. Zitiert auf Seite 161.

[83] CHO, Minsik ; PAN, D.Z.: BoxRouter: a new global router based on box expansion and progressive ILP. In: *Design Automation Conference, 2006 43rd ACM/IEEE*, 2006. – ISSN 0738–100X, S. 373–378. Zitiert auf Seite 161.

[84] CHO, Minsik ; LU, K. ; YUAN, Kun ; PAN, D.Z.: BoxRouter 2.0: architecture and implementation of a hybrid and robust global router. In: *Computer-Aided Design, 2007. ICCAD 2007. IEEE/ACM International Conference on*, 2007. – ISSN 1092–3152, S. 503–508. Zitiert auf Seite 161.

[85] GAO, Jhih-Rong ; WU, Pei-Ci ; WANG, Ting-Chi: A new global router for modern designs. (2008), März, S. 232–237. Zitiert auf Seite 161.

[86] CHANG, Yen-Jung ; LEE, Yu-Ting ; GAO, Jhih-Rong ; WU, Pei-Ci ; WANG, Ting-Chi: NTHU-Route 2.0: A Robust Global Router for Modern Designs. In: *Computer-Aided Design of Integrated Circuits and Systems, IEEE Transactions on* 29 (2010), Dezember, Nr. 12, S. 1931–1944. – ISSN 0278–0070. Zitiert auf Seite 161.

[87] LEE, Tsung-Hsien ; WANG, Ting-Chi: Robust layer assignment for via optimization in multi-layer global routing. In: *Proceedings of the 2009 international symposium on Physical design*. New York, NY, USA : ACM, 2009 (ISPD '09). – ISBN 978–1–60558–449–2, 159–166. Zitiert auf Seite 161.

[88] LEE, Tsung-Hsien ; WANG, Ting-Chi: Congestion-Constrained Layer Assignment for Via Minimization in Global Routing. In: *Computer-Aided Design of Integrated Circuits and Systems, IEEE Transactions on* 27 (2008), September, Nr. 9, S. 1643–1656. – ISSN 0278–0070. Zitiert auf Seite 161.

[89] CHEN, Huang-Yu ; HSU, Chin-Hsiung ; CHANG, Yao-Wen: High-performance global routing with fast overflow reduction. In: *Proceedings of the 2009 Asia and South Pacific Design Automation Conference*. Piscataway, NJ, USA : IEEE Press, 2009 (ASP-DAC '09). – ISBN 978–1–4244–2748–2, 582–587. Zitiert auf Seite 161.

[90] HSU, Chin-Hsiung ; CHEN, Huang-Yu ; CHANG, Yao-Wen: Multi-layer global routing considering via and wire capacities. In: *Computer-Aided Design, 2008. ICCAD 2008. IEEE/ACM International Conference on*, 2008. – ISSN 1092–3152, S. 350–355. Zitiert auf Seite 161.

[91] PAN, Min ; CHU, C.: FastRoute: A Step to Integrate Global Routing into Placement. In: *Computer-Aided Design, 2006. ICCAD '06. IEEE/ACM*

International Conference on, 2006. – ISSN 1092–3152, S. 464–471. Zitiert auf Seite 161.

[92] PAN, Min ; CHU, C.: FastRoute 2.0: A High-quality and Efficient Global Router. In: *Design Automation Conference, 2007. ASP-DAC '07. Asia and South Pacific*, 2007, S. 250–255. Zitiert auf Seite 161.

[93] ZHANG, Yanheng ; XU, Yue ; CHU, Chris: FastRoute 3.0: a fast and high quality global router based on virtual capacity. In: NASSIF, Sani R. (Hrsg.) ; ROYCHOWDHURY, Jaijeet S. (Hrsg.): *ICCAD*, IEEE, 2008. – ISBN 978–1–4244–2820–5, S. 344–349. Zitiert auf Seite 161.

[94] XU, Yue ; ZHANG, Yanheng ; CHU, Chris: FastRoute 4.0: global router with efficient via minimization. In: *ASP-DAC*, IEEE, 2009. – ISBN 978–1–4244–2748–2, S. 576–581. Zitiert auf Seite 161.

[95] CAO, Zhen ; JING, Tom T. ; XIONG, Jinjun ; HU, Yu ; FENG, Zhe ; HE, Lei ; HONG, Xian-Long: Fashion: A Fast and Accurate Solution to Global Routing Problem. In: *Computer-Aided Design of Integrated Circuits and Systems, IEEE Transactions on* 27 (2008), April, Nr. 4, S. 726–737. – ISSN 0278–0070. Zitiert auf Seite 161.

[96] ZIEGLER, M. ; BÜHNER, M.: *Statistik für Psychologen und Sozialwissenschaftler*. Pearson, 2009 (Pearson Studium). – ISBN 9783827372741. Zitiert auf Seiten 164 und 179.

[97] MEISTER, Tilo ; LIENIG, Jens ; THOMKE, Gisbert: Novel Pin Assignment Algorithms for Components with Very High Pin Counts. In: *Design, Automation and Test in Europe, 2008. DATE '08* (2008), März, S. 837–842. ISBN 978–3–9810801–4–8. Zitiert auf Seite 185.

[98] MEISTER, Tilo ; LIENIG, Jens ; THOMKE, Gisbert: Universal Methodology to Handle Differential Pairs during Pin Assignment. In: PIGUET, Christian (Hrsg.) ; REIS, Ricardo (Hrsg.) ; SOUDRIS, Dimitrios (Hrsg.): *VLSI-SoC: Design Methodologies for SoC and SiP* Bd. 313. Springer Boston, 2010. – ISBN 978–3–642–12266–8, S. 22–42. Zitiert auf Seiten 189 und 235.

[99] BRANDTNER, T.: Chip-package codesign flow for mixed-signal SiP designs. In: *Design Test of Computers, IEEE* 23 (2006), may-june, Nr. 3, S. 196 –202. – ISSN 0740–7475. Zitiert auf Seite 204.

[100] GU, Zhenyu ; WANG, Jia ; DICK, R.P. ; ZHOU, Hai: Unified Incremental Physical-Level and High-Level Synthesis. In: *Computer-Aided Design of Integrated Circuits and Systems, IEEE Transactions on* 26 (2007), sept., Nr. 9, S. 1576 –1588. – ISSN 0278–0070. Zitiert auf Seite 204.

[101] SCHEIBLE, Jürgen: Constraint-driven Design – Eine Wegskizze zum Designflow der nächsten Generation. In: *ANALOG '08 - Entwicklung von Analogschaltungen mit CAE-Methoden - Schwerpunkt: Constraint-basierte Entwurfsmethoden - 10. GMM/ITG-Fachtagung*, VDE Verlag, 2008. – ISBN 9783800730834, S. 153–185. Zitiert auf Seite 204.

[102] LEE, Foo Y. ; LIN, Lim S. ; YONG, Wang M.: Concurrent design for robust and cost efficient semiconductor manufacturing. In: *Electronic Manufacturing Technology Symposium (IEMT), 2010 34th IEEE/CPMT International*, 2010. – ISSN 1089–8190, S. 1 –6. Zitiert auf Seite 204.

[103] LU, Yinghai ; ZHOU, Hai ; SHANG, Li ; ZENG, Xuan: Multicore Parallelization of Min-Cost Flow for CAD Applications. In: *Computer-Aided Design of Integrated Circuits and Systems, IEEE Transactions on* 29 (2010), oct., Nr. 10, S. 1546 –1557. – ISSN 0278–0070. Zitiert auf Seite 204.

[104] WILLIAMSON, James ; LU, Yinghai ; SHANG, Li ; ZHOU, Hai ; ZENG, Xuan: Parallel cross-layer optimization of high-level synthesis and physical design. In: *Proceedings of the 16th Asia and South Pacific Design Automation Conference*. Piscataway, NJ, USA : IEEE Press, 2011 (ASPDAC '11). – ISBN 978–1–4244–7516–2, 467–472. Zitiert auf Seite 204.

[105] WANG, Renshen ; SHI, Rui ; CHENG, Chung-Kuan: Layer minimization of escape routing in area array packaging. In: *Proceedings of the 2006 IEEE/ACM international conference on Computer-aided design*. New York, NY, USA : ACM, 2006 (ICCAD '06). – ISBN 1–59593–389–1, 815–819. Zitiert auf Seite 217.

[106] CHU, C. ; WONG, Yiu-Chung: FLUTE: Fast Lookup Table Based Rectilinear Steiner Minimal Tree Algorithm for VLSI Design. In: *Computer-Aided Design of Integrated Circuits and Systems, IEEE Transactions on* 27 (2008), Januar, Nr. 1, S. 70–83. – ISSN 0278–0070. Zitiert auf Seite 245.